

NOVAS IMPLEMENTAÇÕES CMOS DE TRANSPORTADORES DE CORRENTE

M. Mortensen Wanderley M. C. Schneider S. Noceti Filho

Laboratório de Instrumentação Eletrônica - LINSE

Departamento de Engenharia Elétrica

Universidade Federal de Santa Catarina

Cx. Postal 476 Fone: (0482) 31-9504 FAX: (0482) 341524

CEP 88049 Florianópolis SC

RESUMO: Neste artigo são apresentadas duas novas implementações CMOS de transportadores de corrente do tipo II ("current conveyors" de segunda geração, ou CCII). Estas estruturas são bastante fáceis de projetar por quem tem razoável conhecimento de projeto de amplificadores operacionais. Além disso, são particularmente indicadas para uso em circuitos com tensão de alimentação reduzida.

Também são apresentadas duas configurações de amplificadores de tensão usando uma das estruturas de CCII propostas neste trabalho, sendo as mesmas comparadas entre si e em relação aos amplificadores de tensão realizados com amplificadores operacionais.

ABSTRACT: This paper presents two new implementations of the second generation current conveyor (CCII). These structures are easy to design and suitable for use in circuits with low power supply voltage.

Two configurations of voltage amplifiers using one of the conveyors presented here are also shown. These amplifiers are compared to each other and to voltage amplifiers based on traditional operational amplifiers.

INTRODUÇÃO:

Circuitos integrados analógicos têm tido avanços consideráveis devido ao desenvolvimento e aplicações de técnicas de processamento de sinais no modo corrente [1]. Nestas, a corrente, ao invés da tensão, é utilizada como a principal variável de processamento. Algumas vantagens que podem ser conseguidas através desta técnica são relativas à melhoria de performance no que concerne à largura de banda, precisão e compatibilidade com a tecnologia CMOS digital. Um dos blocos básicos para processamento de sinais no modo corrente é o transportador de corrente ("current conveyor") [2-3], um circuito que transporta corrente entre dois terminais com níveis de impedância bastante diferentes.

O conceito de transportador de corrente foi introduzido em 1968 [2]. Esta primeira idéia foi posteriormente chamada de "current conveyor I". Em 1970 foi apresentada uma evolução deste conceito [3], chamada de "current conveyor" de 2ª geração, ou CCII. Pode-se representar um "current conveyor" ideal de segunda geração através da relação matricial apresentada na fig. 1.



Fig. 1: Equação matricial do CCII ideal e símbolo.

O terminal de entrada Y, de impedância infinita, pode ser aterrado ou conectado a uma fonte de tensão \$v_y\$, cujo valor é copiado para o terminal X, de impedância zero. A corrente fornecida ao terminal X é transportada (no caso onde \$A_1 = 1\$) para o terminal de saída Z que apresenta impedância infinita. A polaridade da corrente em Z indicará o tipo do transportador, CCII+ ou CCII-.

A primeira implementação de CCII com bom desempenho só surgiu em 1984 [4] e a partir daí novas estruturas têm sido propostas [1,5-6].

Neste artigo são apresentados dois novos circuitos para a implementação CMOS de transportadores de corrente e mostrados seus desempenhos. Também serão determinadas as respostas em frequência de amplificadores de tensão realizados a partir destes transportadores e

comentados seus desempenhos em relação aos amplificadores obtidos com o uso de amplificadores operacionais (amp op's).

ESTRUTURAS PROPOSTAS DE CCII:

Foram desenvolvidas duas estruturas para a implementação do transportador de corrente de segunda geração. Ambas são realizadas a partir do circuito de um amp op de dois estágios que pode, por exemplo, ser projetado por um programa de síntese de amp op's, como o PACAO [7].

A primeira estrutura proposta é mostrada na fig. 2 e consiste de um amp op na configuração seguidor com estágio de saída duplicado. Suas principais características são a facilidade de projeto e a possibilidade de operar nos nós X e Y com níveis de tensão superiores àqueles possíveis em algumas estruturas propostas anteriormente [1,5-6]. Esta última característica é muito importante quando levamos em conta as tensões de alimentação características das tecnologias mais atuais. A maior restrição desta primeira estrutura é a impedância da entrada X, normalmente elevada para algumas aplicações.

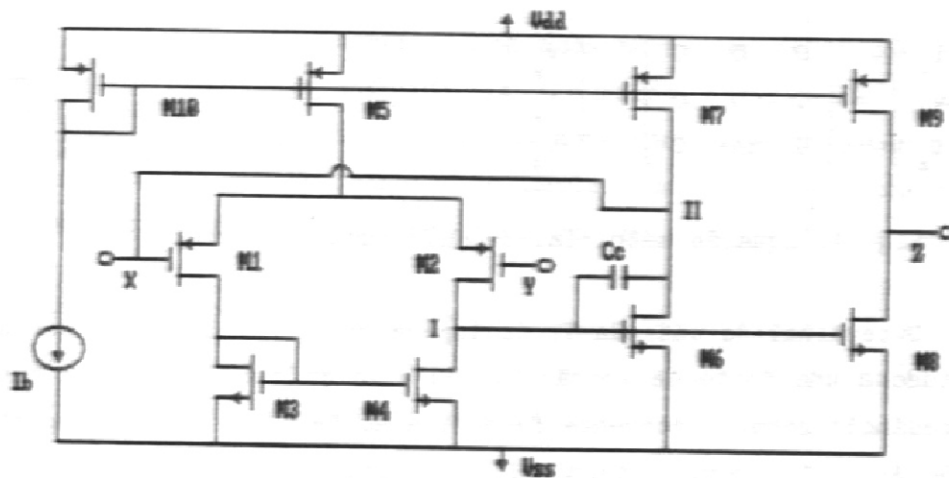


Fig. 2: Circuito da primeira estrutura proposta de CCII.

Foi concebida uma segunda estrutura para a implementação do CCII+ que apresenta menor impedância em X, conforme mostrado na fig. 3. Novamente a estrutura é derivada de um amp op de dois estágios e, desta vez, utilizou-se um seguidor de tensão (M11, M12) a fim de reduzir a impedância do nó X. O espelho M13 - M8 transfere as variações de corrente no terminal X para o terminal Z. A fim de aumentar a excursão negativa do sinal em X, o

poço de M12 deve ser conectado a sua fonte.

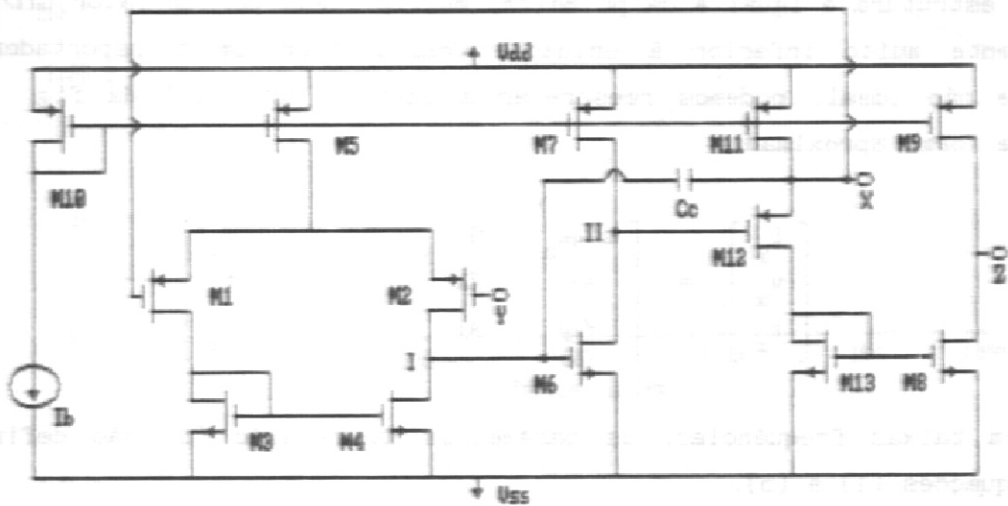


Fig. 3: Circuito da segunda estrutura proposta de CCII.

Foi realizada uma análise teórica das estruturas propostas [8] sendo que, em baixa frequência, para pequenos sinais, resultam as seguintes equações aproximadas:

$$\left. \frac{V_x}{i_x} \right|_{\text{estrut. I}} = \frac{G_I}{g_{m1}g_{m6}} \quad (1a)$$

$$\left. \frac{V_x}{i_x} \right|_{\text{estrut. II}} = \frac{G_I}{g_{m1}g_{m6}} \times \frac{G_{II}}{g_{m12}} \quad (1b)$$

$$\frac{i_z}{i_x} = 1 \quad (2)$$

$$\frac{V_x}{V_y} = 1 \quad (3)$$

$$\left. \frac{i_z}{V_y} \right|_{\text{estrut. I}} = g_{ds6} + g_{ds7} \quad (4a)$$

$$\left. \frac{i_z}{V_y} \right|_{\text{estrut. II}} = g_{ds11} \quad (4b)$$

$$\frac{i_z}{V_z} = g_{ds8} + g_{ds9} \quad (5)$$

onde G_I e G_{II} são as condutâncias associadas aos nós I e II.

Como se pode ver de (1a) e (1b), a impedância de entrada da segunda estrutura é igual à da primeira, multiplicada por um fator G_{11}/g_{m12} , tipicamente muito inferior à unidade. Considerando um transportador de corrente não ideal, podemos reescrever a equação matricial da fig. 1 da seguinte forma aproximada:

$$\begin{bmatrix} i_y \\ v_x \\ i_z \end{bmatrix} = \begin{bmatrix} sC_{gs2} & 0 & 0 \\ A_v & Z_x & 0 \\ Y_{zy} & A_1 & Y_{z0} \end{bmatrix} \begin{bmatrix} v_y \\ i_x \\ v_z \end{bmatrix} \quad (6)$$

onde, em baixas frequências, os parâmetros da relação (6) são definidos pelas equações (1) a (5).

Realizou-se a simulação do circuito da fig. 3 com as dimensões indicadas na tabela 1.

Tabela 1: Dimensões do circuito da fig. 3.

Transistor	W (um)	L (um)	VDD = -VSS = 2,5V Cc = 3,6pF Ib = 7,1uA
M1, M2	38	10	
M3, M4	09	10	
M5, M7	38	10	
M6, M8	143	10	
M9 - M11	38	10	
M12	50	10	
M13	143	10	

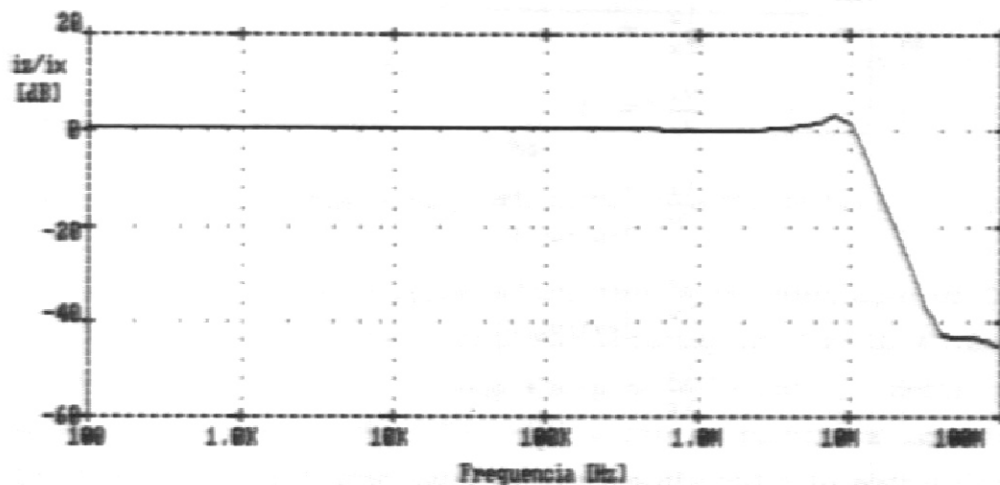


Fig. 4: Transferência de corrente entre os terminais X e Z.

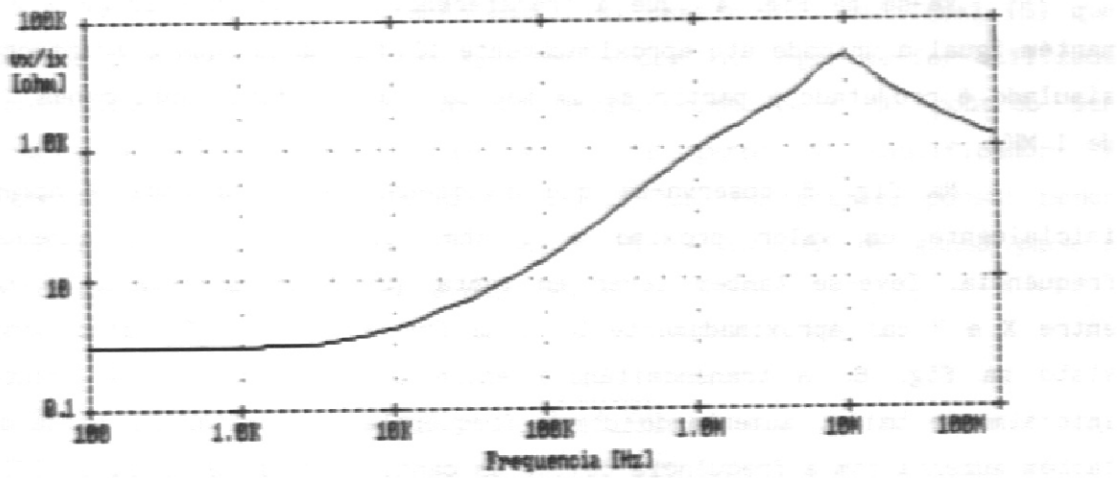


Fig. 5: Impedância da entrada X.

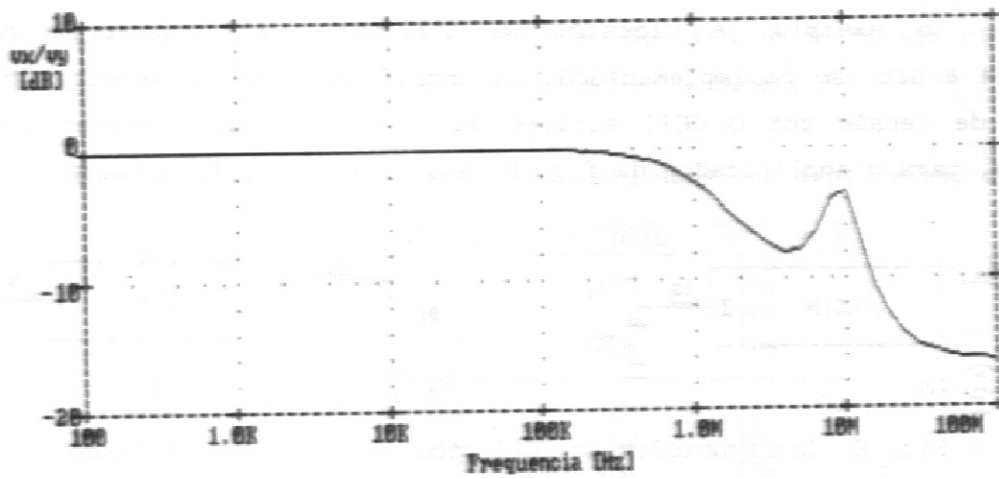


Fig. 6: Transferência de tensão entre os terminais X e Y.

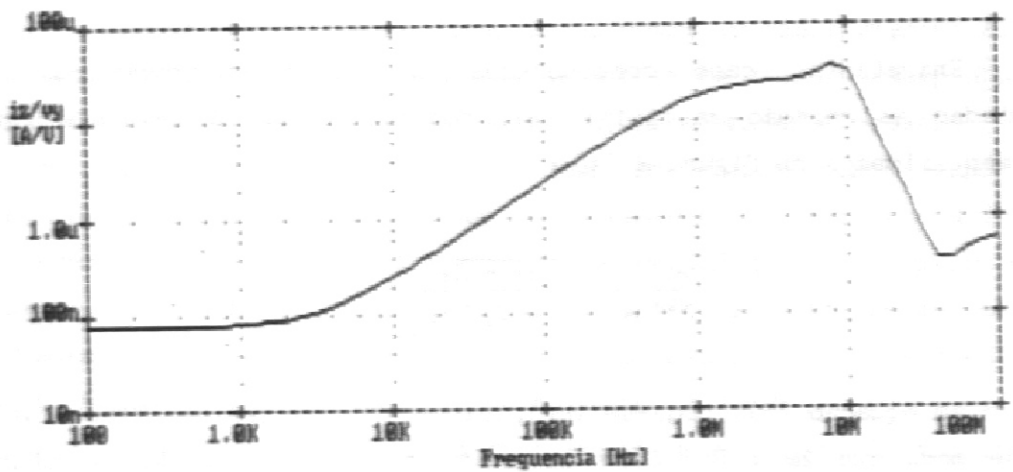


Fig. 7: Transadmitância entre os terminais Y e Z.

Vê-se na fig. 4 que a transferência de corrente entre X e Z se mantém igual à unidade até aproximadamente 10 MHz, sendo que o transportador simulado é projetado a partir de um amp op com produto ganho-banda (PGB) de 1 MHz.

Na fig. 5 observa-se que a impedância da entrada X apresenta inicialmente um valor próximo a 1 ohm, crescendo com o aumento da frequência. Deve-se também levar em conta que a transferência de tensão entre X e Y cai aproximadamente 3 dB na frequência do PGB, como pode ser visto na fig. 6. A transadmitância entre Z e Y, na fig. 7, mantém-se inicialmente baixa, aumentando com a frequência. A admitância de saída Y_{z0} também aumenta com a frequência devido às capacitâncias de saída do CCII.

EXEMPLO DE APLICAÇÃO:

Um exemplo já clássico da utilização de transportadores de corrente é seu uso na implementação de amplificadores de tensão. Obtém-se ganhos de tensão com o CCII através da razão de duas resistências; por exemplo, para o amplificador da fig. 8 (a), $G_v = \frac{R_2}{R_1} A_1$, se o transportador é ideal.

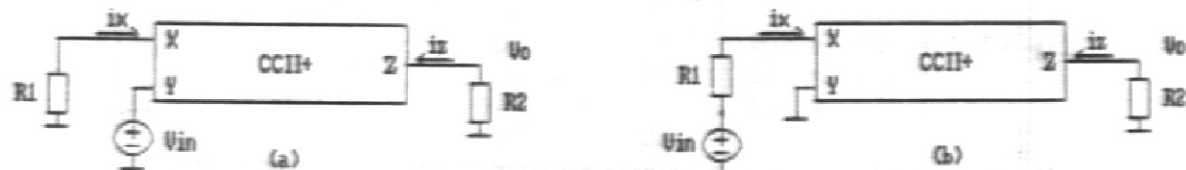


Fig. 8: Configurações do CCII como amplificador de tensão.

(a) AI - Configuração não inversora;

(b) AII - Configuração inversora.

Entretanto, caso consideremos as não idealidades do CCII, apresentadas na relação matricial (6), podemos chegar à seguinte equação para o amplificador da figura 8 (a):

$$\frac{v_o}{v_{in}} = \frac{\frac{A_v A_1}{R_1 + Z_x} - Y_{zy}}{Y_{z0} + \frac{1}{R_2}} \quad (7)$$

Na equação (7), pode-se verificar que devem ser utilizados valores de R_1 de modo que $Z_x \ll R_1$. Cabe ao projetista a escolha da estrutura de CCII mais apropriada para um uso específico.

Pode-se notar da relação matricial para o CCII não ideal (6) que existe uma dependência de i_z com v_y e de v_x com v_y . Logo, se for utilizada uma configuração de amplificador de tensão onde $v_y = 0$, poderão ser eliminadas as influências de Y_{zy} e A_v no ganho do amplificador. A configuração citada é mostrada na fig.8 (b) que, entretanto, possui menor impedância de entrada, de valor igual a R_1 . A equação do ganho para o circuito mostrado na fig. 8 (b) é dada por:

$$\frac{v_o}{v_{in}} = - \frac{A_1}{Y_{z0} + \frac{1}{R_2}} \quad (8)$$

Realizou-se a simulação das duas configurações amplificadoras citadas (figs. 8 (a) e (b)), com os valores dos ganhos de tensão obtidos a partir dos valores dos resistores R_1 e R_2 dados na tabela 2.

Tabela 2: Valores das resistências usadas nos amplificadores.

Amplificador	G_v (dB)	R_1 (ohms)	R_2 (ohms)
AI	40	100	10k
	20	1k	10k
	0	10k	10k
AII	40	100	10k
	20	1k	10k
	0	10k	10k

Pode-se ver na fig. 9 (comparação entre as configurações AI e AII) que, de modo geral, a configuração AII apresenta um melhor desempenho, sendo que este fato se torna mais nitido à medida que o ganho é reduzido. Para um ganho de 0dB, o amplificador AII tem um comportamento superior em frequências próximas ao GB do amp op, mantendo a resposta linear até aproximadamente 7MHz, enquanto a frequência de 3dB do amplificador AI está próxima de 1MHz. Esta diferença poderia ser antecipada através da observação das equações (7) e (8) e da resposta em frequência do CCII, e é creditada ao ganho de tensão do CCII, cuja frequência de corte é da ordem de 1 MHz. Entretanto, deve-se apontar aqui o problema de a configuração amplificadora AII apresentar impedância de entrada baixa (igual a R_1), característica que

muitas vezes poderá degradar a performance da fonte de sinal.

Comparando-se tais amplificadores de tensão com os obtidos a partir de amplificadores operacionais, pode-se dizer que estes teriam bandas passantes de cerca de $PGB/10$ e $PGB/100$ caso os ganhos fossem de 20 dB e 40 dB, respectivamente. A observação da fig. 9 mostra que larguras de banda bastante superiores podem ser obtidas com as estruturas de amplificadores utilizando transportadores de corrente.

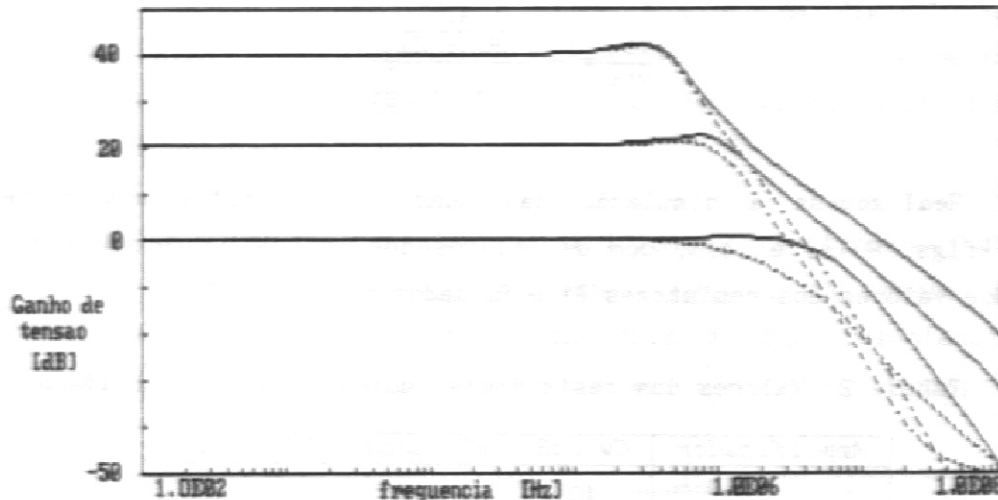


Fig. 9: Comparação entre os amplificadores da fig. 8
(a) pontilhada e (b) contínua.

CONCLUSÕES:

Foram apresentadas duas novas estruturas CMOS de transportadores de corrente de segunda geração adequadas para circuitos VLSI. A arquitetura dos CCII propostos é baseada no circuito convencional de amplificadores operacionais CMOS; portanto, estes transportadores de corrente são bastante simples de projetar por quem tenha alguma experiência em projeto de amp op's.

A primeira estrutura proposta para o CCII pode ser utilizada em aplicações onde se necessite maior excursão do sinal de entrada e os requisitos sobre a impedância de entrada possam ser relaxados. A segunda, por sua vez, apresenta a impedância da entrada X bastante inferior à da primeira, obtida a expensas de um estágio seguidor de tensão adicional.

Sobre as duas configurações de amplificadores de tensão, mostrou-se que o amplificador AII tem a melhor resposta em frequência, apresentando, entretanto, o problema de baixa impedância de entrada. Pôde-se constatar que o uso de circuitos que processam sinais de corrente na implementação de amplificadores de tensão pode conduzir a melhores resultados do que os obtidos com os tradicionais amplificadores de tensão baseados em amplificadores operacionais.

BIBLIOGRAFIA:

- [1] TOUMAZOU, C.; LIDGEY, F. J. and HAIGH, D. G. - Analog IC Design: The Current-Mode Approach - Peter Peregrinus Ltd - London 1990 - IEE.
- [2] SMITH, K. C. and SEDRA, A. S. - The Current Conveyor - A New Circuit Building Block - Proc. IEEE (Lett.), Vol. 56, pp. 1368-1369 - August 1968.
- [3] SEDRA, A. S. and SMITH, K. C. - A Second-Generation Current Conveyor and its Applications - IEEE Transactions on Circuit Theory, Vol. CT-17, pp. 132-134 - February 1970.
- [4] WILSON, B. - High-Performance Current Conveyor Implementation - Electronics Letters - Vol. 20 - No 24, pp 990-991 - 1984.
- [5] LIU, S-I. et al. - Design and Optimization of MOSFET - Capacitor Filters Using CMOS Current Conveyors - Proc. IEEE Int. Symp. Circuits and Systems, pp 2283-2286 - 1990.
- [6] NISHIO, M.; SATO, H. and SUZUKI, T. - A Gyrator Constructed by CCII with Variable Current Transfer Ratio - Proc. IEEE Int. Symp. Circuits and Systems, pp 93-96 - 1985.
- [7] SCHNEIDER, M. C. e GOUVEIA F₀, O. C. - PACAO - Um sistema para projeto de Amplificadores Operacionais CMOS - 5^o Congresso da SBMICRO - 1990.
- [8] MORTENSEN WANDERLEY, M. - Implementações CMOS de Transportadores de Corrente e Aplicações - Dissertação de Mestrado (em preparação).