

BRIAM CAVALCA BORK

**EFEITOS DA SATURAÇÃO DE VELOCIDADE EM
APLICAÇÕES DE ALTA FREQUÊNCIA DO MOSFET**

FLORIANÓPOLIS

2003

UNIVERSIDADE FEDERAL DE SANTA CATARINA
PÓS-GRADUAÇÃO EM ENGENHARIA ELÉTRICA

**EFEITOS DA SATURAÇÃO DE VELOCIDADE EM
APLICAÇÕES DE ALTA FREQUÊNCIA DO MOSFET**

DISSERTAÇÃO SUBMETIDA
À UNIVERSIDADE FEDERAL DE SANTA CATARINA
PARA OBTENÇÃO DO GRAU DE MESTRE
EM ENGENHARIA ELÉTRICA

BRIAM CAVALCA BORK

FLORIANÓPOLIS, AGOSTO 2003

Sumário

Sumário	ii
Lista de figuras	iv
Lista de tabelas	vi
Lista de símbolos	vii
Lista de abreviações	xi
Resumo	xii
Abstract	xiii
1 – Introdução	1
2 – Fundamentos do modelo do MOSFET	3
2.1 – Considerações gerais	3
2.2 – Principais aproximações	4
2.3 – Corrente de dreno	5
2.4 – Cargas totais	6
2.5 – Relação entre corrente de dreno e tensões terminais	6
2.6 – Parâmetros pequenos sinais	8
2.6.1 – Transcondutâncias	8
2.6.2 – Capacitâncias intrínsecas	9
3 – Efeitos da saturação de velocidade e redução da mobilidade devido ao campo transversal	13
3.1 – Considerações gerais	13

3.2 – Velocidade de saturação dos portadores	14
3.3 – Inclusão da saturação de velocidade nas expressões das transcondutâncias e capacitâncias	20
3.3.1 – Transcondutâncias de porta g_{mg} e de fonte g_{ms}	20
3.3.2 – Cargas totais e capacitâncias	26
3.4 – Outras formulações da dependência da corrente com a velocidade de saturação	27
3.5 – Redução da mobilidade devido ao campo transversal	29
4 – Figuras de mérito em amplificadores para alta frequência	36
4.1 – Considerações gerais	36
4.2 – Ruído no transistor MOS e figura de ruído NF (noise figure)	36
4.3 – Frequências de transição (ω_T) e de ganho de potência unitário (ω_{MAX})	39
4.4 – IIP3 e ponto de compressão	42
5 – Aplicação: Projeto de um amplificador RF de baixo ruído	44
5.1 – Amplificador porta comum	44
5.2 – Diretrizes para projeto de amplificadores de estágio simples	47
5.2.1 – Projeto com comprimento do canal mínimo	47
5.2.2 – Projeto com comprimento do canal como grau de liberdade	51
5.3 – Exemplo de projeto usando MOSVIEW	53
6 – Conclusão	60
A – Parâmetros tecnológicos preditos do modelo BSIM 3v3 em tecnologias 100nm	62
B - Parâmetros tecnológicos utilizados em simulações MATLAB	64
Referências bibliográficas	65

Lista de Figuras

2.1 - Estrutura idealizada de um transistor NMOS intrínseco	3
2.2 – Tensão de saturação normalizada em f_i versus corrente normalizada segundo expressão(2.11) com $\xi = 0.01$	7
2.3 – Modelo quasi-estático pequenos sinais completo do MOSFET correspondendo à escolha do conjunto $(C_{gs}, C_{gb}, C_{gd}, C_{bs}, C_{bd}, C_{ds}, C_{sd}, C_{dg}, C_{sg})$ de nove parâmetros capacitivos independentes	10
2.4 – Modelo quasi-estático pequenos sinais simplificado do MOSFET	11
3.1 – Magnitude da velocidade dos portadores na camada de inversão versus magnitude do campo elétrico longitudinal	14
3.2 – Carga no dreno normalizada em $q's$ versus carga na fonte em saturação	18
3.3 – Corrente de dreno x carga na fonte com $\epsilon = 0$ e $\epsilon = 0.045$	19
3.4 – Razão g_{mg}/I_D canal curto ($L = 100\text{nm}$)	21
3.5 – Transcondutância de porta normalizada versus corrente de dreno normalizada com $L = L_{MIN}, 5L_{MIN}$ e $25L_{MIN}$	22
3.6 – g_{mg}/I_D com $\epsilon = 0.00045(L=10\mu\text{m}); 0.0045(L=1\mu\text{m}); 0.015(L=300\text{nm}); 0.045(L=100\text{nm})$ em tecnologia 100nm	24
3.7 – Regiões de operação do transistor MOSFET segundo [17] comparado com o nível de inversão equivalente no modelo ACM	28
3.8a – Corrente de dreno normalizada versus carga na fonte	33
3.8b – Carga no dreno normalizada versus carga na fonte	33
3.8c – Mobilidade efetiva versus corrente de dreno normalizada	34
4.1 – Circuito equivalente porta-fonte do MOSFET	38
4.2a – Frequência de corte intrínseca versus i_{dsat} em tecnologia 100nm	41
4.2b – Frequência de corte intrínseca versus $V_G - V_T$ em tecnologia 100nm	41
4.3 – Ponto de Compressão de 1dB e ponto de interceptação de terceira	

ordem ($IP3$)	43
5.1 – Amplificador porta comum	45
5.2 – Ganho DC do amplificador porta comum x corrente de dreno normalizada com $L = 100\text{nm}$	46
5.3 – Figura de ruído no amplificador porta comum	46
5.4a – Frequência de corte intrínseca versus largura do canal	50
5.4b – Ganho DC versus largura do canal	50
5.4c – Consumo de corrente versus largura do canal	51
5.5a – $A_{VO} \times L$	52
5.5b – $f_i \times L$	52
5.6 – Ganho DC versus comprimento do canal com $f_{iMIN} = 8\text{GHz}$ e $f_{iMAX} = 20\text{GHz}$	54
5.7 – Razão de transcondutância de fonte por corrente para $L = 100\text{nm}$	56
5.8 – Simulação do amplificador no simulador SMASH.	57
5.9 – Ponto de compressão de 1dB e ponto de interceptação de terceira ordem	58

Lista de Tabelas

2.1 – Limites das regiões de operação em função do nível de in- versão.	6
3.1 – Valores simulados em SMASH utilizando o modelo B SIM(Apêndice A) e tecnologia 100nm	25
3.1 – Comparações entre o modelo ACM e o modelo descrito por Sansen e Laker	28
5.1 – Parâmetros do amplificador <i>porta comum</i> com $g_{ms} = 20\text{mA/V}$ e $L = L_{min} = 100\text{nm}$	49

Lista de Símbolos

A_{vo}	-	Ganho de tensão em baixa frequência
a_q	-	Constante de degradação da mobilidade transversal
C_{bs}	-	Capacitância entre substrato e fonte
C_{bd}	-	Capacitância entre substrato e dreno
C_{gs}	-	Capacitância entre porta e fonte
C_{gso}	-	Capacitância entre porta e fonte do transistor canal longo
C_{gb}	-	Capacitância entre porta e substrato
C_{gd}	-	Capacitância entre porta e dreno
C_{gdo}	-	Capacitância entre porta e dreno do transistor canal longo
C_m	-	Combinação das capacitâncias $C_{gs} - C_{sg}$
C_{OX}	-	Capacitância de óxido
C'_{OX}	-	Capacitância de óxido por unidade de área
$E_x, E_{//}$	-	Campo elétrico longitudinal
E_{\perp}	-	Campo elétrico transversal
e	-	Parâmetro de inclusão de v_{lim}
ϵ_s	-	Permissividade elétrica do silício
F_1	-	Função intermediária em função das cargas de injeção normalizadas
f_T	-	Frequência de corte intrínseca
f_{TMAX}	-	Máxima frequência de corte intrínseca
f_{TMIN}	-	Mínima frequência de corte intrínseca
ϕ_F	-	Potencial de Fermi
ϕ_t	-	Tensão termodinâmica
ϕ_s	-	Potencial de superfície
g	-	Fator de corpo
g_{ds}	-	Condutância de saída
g_{mb}	-	Transcondutância de substrato
g_{md}	-	Transcondutância de dreno
g_{mg}	-	Transcondutância de porta

g_{mgsat}	-	Transcondutância de porta na saturação da velocidade dos portadores
g_{mgwi}	-	Transcondutância de porta em inversão fraca
g_{ms}	-	Transcondutância de fonte
$G_{N,th}$	-	Transcondutância equivalente de ruído
I_{BIAS}	-	Corrente de polarização
i_d	-	Corrente de dreno normalizada
I_D, I_{DS}	-	Corrente de dreno
I_{DMIN}	-	Mínima corrente de dreno
I_{DMAX}	-	Máxima corrente de dreno
i_{dsat}	-	Corrente de dreno normalizada em saturação
i_f	-	Corrente direta normalizada
i_r	-	Corrente reversa normalizada
I_F	-	Corrente direta
$\overline{I_n^2}$	-	Densidade espectral do ruído térmico
$\overline{I_{gs}^2}$	-	Ruído induzido de porta
I_R	-	Corrente reversa
I_S	-	Corrente de normalização
k	-	Constante de Boltzmann
KP	-	Coefficiente de transcondutância
L	-	Comprimento do canal
L_{eq}	-	Comprimento efetivo do canal
L_{MIN}	-	Menor comprimento do canal realizável em determinada tecnologia
n	-	Fator de rampa
N_{AMP}	-	Ruído do amplificador
NF	-	Figura de ruído
N_{FILTRO}	-	Ruído do filtro
N_{IN}	-	Ruído na entrada
N_{OUT}	-	Ruído na saída
m, m_{eff}	-	Mobilidade efetiva
m_S	-	Mobilidade

m_0	-	Mobilidade para baixos campos elétricos
$m_{//}$	-	Mobilidade longitudinal
m_{\perp}	-	Mobilidade transversal
P_L	-	Potência casada na carga
P_{IN}	-	Potência de entrada
q'_D	-	Carga de inversão no dreno normalizada
q'_{Dsat}	-	Carga de inversão no dreno normalizada em saturação
q'_f	-	Carga direta normalizada
q'_s	-	Carga de inversão na fonte normalizada
q'_r	-	Carga reversa normalizada
Q_0	-	Carga efetiva na interface óxido -semicondutor
Q_B	-	Carga total de depleção
Q_D	-	Carga total de inversão associada ao terminal de dreno
Q_I	-	Carga total de inversão
Q_G	-	Carga total no terminal de porta
Q_S	-	Carga total de inversão associada ao terminal de fonte
Q'_B	-	Densidade de carga de depleção
Q'_{ID}	-	Densidade de carga de inversão no terminal de dreno
Q'_{IDsat}	-	Densidade de carga de inversão no terminal de dreno em saturação
Q'_I	-	Densidade de carga de inversão
Q'_{IP}	-	Carga de <i>pinch-off</i>
Q'_{IS}	-	Densidade de carga de inversão no terminal de fonte
r_g	-	Resistência do terminal de porta
R_{gs}	-	Resistência equivalente entre porta e fonte
r_{IN}	-	Resistência de entrada
R_S	-	Resistência de saída
r_q	-	Parâmetro de degradação da mobilidade transversal
σ	-	Parâmetro de inclusão de <i>DIBL</i>
T	-	Temperatura absoluta
t_1, t_2	-	Constantes de tempo do modelo não quísi-estático
U_{CRIT}	-	Campo elétrico crítico

V_A	-	Tensão de Early
V_{BIAS}	-	Tensão de polarização
V_C	-	Tensão no canal
V_E	-	Tensão de Early por unidade de comprimento do canal
v_d	-	Velocidade de deriva dos portadores
V_D	-	Tensão de dreno
V_{DD}	-	Tensão de alimentação
V_{DS}	-	Tensão entre dreno e fonte
V_{DSsat}	-	Tensão de saturação entre dreno e fonte
V_G	-	Tensão de porta
V_{IN}	-	Tensão de entrada
v_{lim}, v_{sat}	-	Velocidade de saturação dos portadores
V_{out}	-	Tensão de saída
V_P	-	Tensão de <i>pinch-off</i>
V_S	-	Tensão de fonte
V_{T0}	-	Tensão de limiar
W	-	Largura do canal
W_{eff}	-	Largura efetiva do canal
ω	-	Frequência
ω_0	-	Frequência de normalização
ω_T	-	Frequência de corte intrínseca do transistor
ω_{MAX}	-	Frequência de ganho de potência unitário
x	-	Deslocamento na direção do canal
χ	-	Razão entre a carga de inversão no dreno e na fonte
Z_{gs}	-	Transimpedância entre porta e fonte
Z_{OUT}	-	Impedância de saída

Lista de abreviações

ACM	-	Advanced Compact MOSFET
B	-	Terminal de substrato
CLM	-	Modulação do comprimento do canal
CP	-	Ponto de compressão
D	-	Terminal de dreno
DIBL	-	Redução da barreira induzida pelo dreno
G	-	Terminal de porta
GBW	-	Produto ganho banda
GSM	-	Global System for Mobile Telecommunication
IIP3	-	Ponto de interceptação de 3 ^a . ordem
LNA	-	Amplificador de baixo ruído
MOS	-	Abreviação de metal-oxide-semiconductor
MOSFET	-	Metal Oxide Semiconductor Field Effect Transistor
NF	-	Figura de ruído
NMOS	-	Transistor MOS do tipo N
RF	-	Rádio frequência
S	-	Terminal de fonte
sat	-	Saturação
SNR	-	Razão sinal ruído
UCCM	-	Unified Charge Control Model
WI	-	Weak inversion (inversão fraca)

Resumo da Dissertação apresentada à UFSC como parte dos requisitos necessários para
obtenção do grau de Mestre em Engenharia Elétrica

EFEITOS DA SATURAÇÃO DA VELOCIDADE EM APLICAÇÕES DE ALTA
FREQUÊNCIA DO MOSFET

Briam Cavalca Bork

Agosto/2003

Orientador: Márcio Cherem Schneider

Área de Conhecimento: Circuitos e Sistemas Integrados

Palavras Chave: Amplificador Alta Frequência, Saturação da Velocidade dos
Portadores, Campo Elétrico Transversal.

Número de páginas: 65

Este trabalho apresenta análise dos efeitos da saturação da velocidade dos portadores e do campo elétrico transversal na corrente de dreno do transistor MOS, utilizando equacionamento e parâmetros físicos do modelo ACM (Advanced Compact MOSFET). É mostrada a influência da velocidade de saturação em parâmetros essenciais do transistor, como as transcondutâncias de porta e fonte, e capacitâncias intrínsecas e frequência de transição. São feitas comparações entre o modelo da saturação de velocidade utilizado em ACM e por outros autores. Diretrizes de projeto bem como a inclusão dos efeitos de saturação de velocidade numa ferramenta de projeto (MOSVIEW) desenvolvida recentemente para um caso específico de um amplificador de estágio simples são abordadas. Usando MOS VIEW é realizado um projeto de um amplificador para RF com ganho de 20dB, impedância de entrada de 50 Ω para operação em 2GHz utilizando tecnologia de integração de 100nm. Para comprovação do funcionamento do amplificador foram realizadas simulações computacionais utilizando o programa SMASH.

Abstract of Dissertation presented to UFSC as a partial Fulfillment of the requirements for the degree of Master in Electrical Engineering

VELOCITY SATURATION EFFECTS IN HIGH FREQUENCY APPLICATIONS OF
MOSFET

Briam Cavalca Bork

August/2003

Advisor: Márcio Cherem Schneider

Area: Integrated Circuits and Systems

Keywords: High Frequency Amplifier, Carrier Velocity Saturation, Transversal Electric Field

Number of Pages: 65

This work presents an analysis of the effects of the velocity saturation and of the transversal electrical field in the drain current equation of the MOSFET, using the Advanced Compact MOSFET (ACM) model together with its physical parameters. We show the influence of the saturation velocity on MOSFET essential parameters such as gate and source transconductances, intrinsic capacitances, and intrinsic cut-off frequency. We compare the ACM model with other models. Guidelines for MOS amplifier design as well as the inclusion of velocity saturation effect in a recently developed design tool (MOSVIEW) for the case of a single stage common gate amplifier has been studied. Finally a 20dB gain, 50 Ω input impedance and 2GHz operating frequency has been designed using a 100nm predictive technology. To prove the feasibility of the circuit, computational simulations were run in SMASH.

Capítulo 1

INTRODUÇÃO

A operação dos transistores MOS na faixa de GHz tornou-se possível graças à produção de dispositivos com canal de comprimento submicrométrico. No entanto, com a redução do comprimento do canal, efeitos de segunda ordem que podem ser desprezados em transistores longos tornam-se importantes e necessitam ser equacionados. Entre os efeitos mais importantes está o efeito da saturação da velocidade dos portadores. Tal efeito pode ser reduzido com operação do dispositivo em inversão moderada ou fraca, porém com redução da resposta em frequência do circuito. Outro efeito importante em transistores MOS é o da degradação da mobilidade devido ao campo elétrico transversal. Esse efeito se origina quando mais altas tensões são aplicadas no terminal de porta, necessárias para circuitos que operam em altas frequências, estando presente também em dispositivos longos.

O uso de um modelo inapropriado desses efeitos pode, às vezes, num projeto conservador, conduzir a um consumo desnecessário de corrente, que ocasiona um aumento no consumo de potência do aparelho, reduzindo a vida útil da bateria ou requerendo recargas frequentes. Tal fato se torna importante, no custo final de dispositivos “wireless”, tais como telefones celulares e “pagers”, já que aproximadamente 20% deste custo é devido à bateria. O uso de tecnologia CMOS em aplicações RF somente se torna competitivo com os níveis de consumo de corrente de tecnologias bipolares, operando na faixa de 1 – 2 GHz, com o emprego de dispositivos com comprimento de canal inferiores a $0.25\mu\text{m}$. Acima disto, qualquer ganho oriundo do menor custo de integração da tecnologia CMOS seria imediatamente anulado por aumentos no custo da bateria [20]. Essa situação pode se agravar ainda mais se o modelo do transistor utilizado for inconsistente, levando a um projeto com resultados insuficientes sob ponto de vista da obtenção de especificações tais como largura de banda e ganho na banda de passagem.

Torna-se, então, importante a existência de um modelo do transistor MOS que inclua a saturação da velocidade na sua formulação. Muitos modelos representam tal efeito, porém de maneira isolada, ou ainda definem várias regiões de operação do transistor de forma assintótica conduzindo, portanto, a imprecisões bastante grandes na transição entre tais regiões. Há ainda modelos que representam todas as regiões de maneira contínua, porém com uma complexidade muito elevada e fazendo uso de parâmetros empíricos. Idealiza-se então, que o modelo inclua efeitos como saturação de velocidade e degradação da mobilidade com o campo transversal na sua formulação e ainda represente todas as regiões de operação de forma contínua de maneira simples, precisa e com o uso de parâmetros físicos.

Apresentaremos nesse trabalho uma análise da saturação da velocidade dos portadores e da dependência da mobilidade com o campo transversal em transistores MOS tendo como base o modelo ACM. Equacionaremos no capítulo 2, o funcionamento do dispositivo MOS em todas as regiões de operação para um dispositivo canal longo, onde a saturação da velocidade dos portadores não é considerada. O circuito de pequenos sinais do transistor MOS será apresentado para operação não quasi-estática e dele apresentaremos uma versão simplificada para cálculos rápidos à mão. No capítulo 3 detalhamos a inclusão da saturação da velocidade e do campo elétrico transversal no modelo canal longo dos MOSFET reescrevendo as relações de alguns parâmetros do transistor, como a corrente de dreno e parâmetros de pequenos sinais importantes para este trabalho. Algumas comparações com outros modelos e a definição de alguns conceitos importantes também serão estudados. No capítulo 4 explicamos algumas figuras de mérito para amplificadores RF, em especial a frequência de transição que é fortemente ligada à transcondutância de porta. Outra figura de mérito importante é a figura de ruído. O Capítulo 5, por sua vez, apresenta diretrizes para projetos de amplificadores de estágio simples para RF, variando o comprimento do canal, a largura do canal e a corrente de polarização. Por fim projetamos um amplificador utilizando uma ferramenta de projeto gráfico MOSVIEW, modificada para permitir a inclusão dos efeitos de segunda ordem estudados. Um amplificador elementar foi projetado utilizando tal ferramenta e sua performance foi verificada com simulações no simulador de circuitos SMASH.

Capítulo 2

FUNDAMENTOS DO MODELO DO MOSFET

2.1 – Considerações gerais

Este capítulo apresenta um resumo do modelo do MOSFET, elaborado a partir das referências [3] e [5].

Para apresentar o funcionamento do transistor MOS, consideraremos um dispositivo do tipo N a quatro terminais, dreno, porta, fonte e substrato e comprimento de canal suficientemente longo e largo a fim de serem desconsiderados efeitos de segunda ordem.

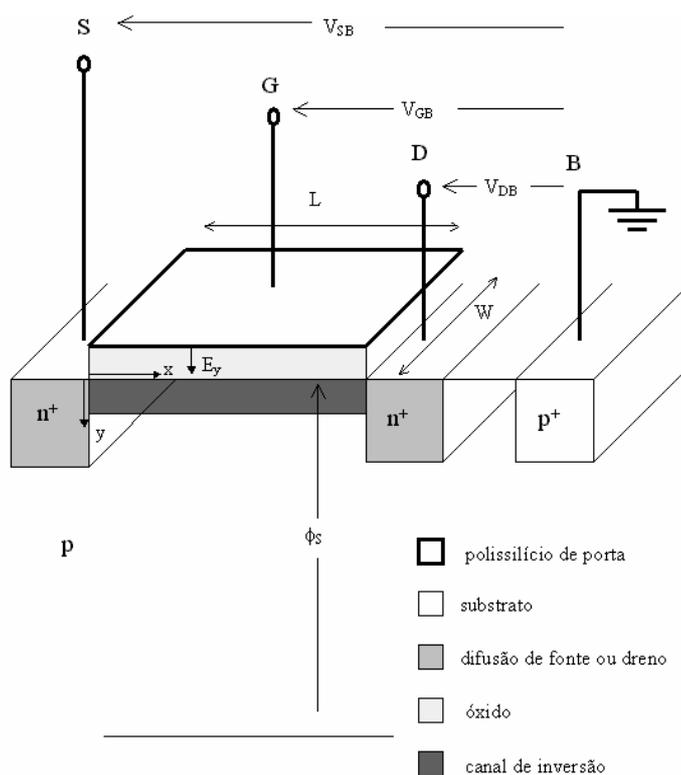


Figura 2.1 - Estrutura idealizada de um transistor NMOS intrínseco

O dispositivo operará no regime de inversão, onde tensões positivas entre porta e substrato serão aplicadas de modo a atrair elétrons para a formação do canal entre os terminais de dreno e fonte. Com o canal formado, aplicada uma diferença de potencial entre dreno e fonte circulará pelos terminais uma corrente elétrica. Aumentando-se V_D , as vizinhanças do dreno vão sendo depletadas de elétrons, estrangulando o canal condutor, dando origem ao fenômeno de saturação. A tensão no canal correspondente à estrangulação do canal é chamada de *tensão de saturação*. Aumentos posteriores em V_D pouco alteram a corrente de dreno, caracterizando a região de saturação.

2.2 – Principais Aproximações

A densidade de carga total no semiconductor obtida através da integração de equação de Poisson é dada por

$$Q'_B + Q'_I = -gC'_{OX} \sqrt{f_s + f_t e^{(f_s - 2f_F - V_C)/f_t}} \quad (2.1)$$

onde C'_{OX} , a capacitância por unidade de área, é um parâmetro dependente da tecnologia, f_s é o potencial de superfície, V_C é a tensão no canal condutor, f_F é o potencial de Fermi, g é o fator de corpo e f_t é o potencial térmico [2]. A carga de depleção Q'_B , de acordo com o modelo folha de carga é aproximada por:

$$Q'_B = -gC'_{OX} \sqrt{f_s} \quad (2.2)$$

A principal aproximação do modelo ACM [1] é considerar as densidades de carga de inversão e depleção como funções lineares do potencial de superfície f_s . A relação entre carga de inversão e potencial de superfície é dada por

$$\partial Q'_I = nC'_{OX} \partial f_s \quad (2.3)$$

onde n é o fator de rampa, função da tensão de porta, que será considerado constante com valor típico entre 1,2.....1,6. A tensão de *pinch-off* é a tensão do canal correspondente a uma carga de inversão bem definida por $Q'_{IP} = -nC'_{OX}f_t$. Ao longo deste trabalho adotaremos:

$$V_P = \frac{V_G - V_{T0}}{n} \quad (2.4)$$

onde V_{T0} é a tensão de limiar no equilíbrio medida para $V_C = 0$, dependente da tecnologia de integração, e V_P é a tensão de *pinch-off* do canal.

2.3 - Corrente de dreno

Usando a relação (2.3), e integrando-se a expressão geral da corrente de dreno [2,3] ao longo do comprimento do canal L , a corrente de dreno I_D do transistor MOSFET pode ser representada [3] por

$$I_D = I_F - I_R = I(V_G, V_S) - I(V_G, V_D) \quad (2.5)$$

e

$$I_{F(R)} = mnC'_{OX} \frac{W}{L} \frac{f_t^2}{2} \left[\left(\frac{Q'_{IS(D)}}{nC'_{OX}f_t} \right)^2 - 2 \frac{Q'_{IS(D)}}{nC'_{OX}f_t} \right] \quad (2.6)$$

onde $I_{F(R)}$ é a corrente de saturação direta(reversa) e $Q'_{IS(D)}$ é a carga de inversão no terminal da fonte (dreno). Definindo $i_{f(r)} = I_{F(R)}/I_S$ e $I_S = mnC'_{OX}f_t^2W/2L$ como a corrente direta (reversa) normalizada e a corrente de normalização, a relação entre carga de inversão e corrente normalizada pode ser escrita como

$$q'_{S(D)} = \sqrt{1 + i_{f(r)}} - 1 \quad (2.7)$$

onde $q_{S(D)} = \frac{Q_{IS(D)}}{Q_{IP}}$. Quando o dispositivo opera na saturação, $I_D = I_F - I_R \gg I_F$,

a corrente de dreno normalizada é também conhecida como nível de inversão. A tabela 2.1 resume as regiões de operação em função do nível de inversão.

Tabela 2.1 – Limites das regiões de operação em função do nível de inversão.

Inversão fraca	$i_f < 1$
Inversão moderada	$1 < i_f < 100$
Inversão forte	$i_f > 100$

2.4 - Cargas totais

As cargas totais de inversão e depleção são definidas como [3]

$$Q_I = W \int_0^L Q_I' dx \quad (2.8a)$$

$$Q_B = W \int_0^L Q_B' dx \quad (2.8b)$$

$$Q_G = -Q_B - Q_I - Q_0 \quad (2.8c)$$

$$Q_S = W \int_0^L \left(1 - \frac{x}{L}\right) Q_I' dx \quad (2.8d)$$

$$Q_D = Q_I - Q_S \quad (2.8e)$$

onde Q_0 é a carga efetiva na interface óxido-semicondutor considerada independente das tensões nos terminais do dispositivo [2].

2.5 - Relação entre corrente de dreno e tensões terminais

A relação adotada entre a densidade de carga de inversão e o potencial no canal, em qualquer ponto do canal é conhecida como *UCCM* (Unified Charge Control Model) [3] e é representada pela equação (2.9)

$$V_P - V_C = \frac{Q'_{IP} - Q'_I}{nC'_{OX}} + f_t \ln\left(\frac{Q'_I}{Q'_{IP}}\right) \quad (2.9)$$

onde V_C é o potencial do canal. Utilizando esta relação e a expressão (2.7), pode-se encontrar a relação entre as tensões terminais e os níveis de inversão[3]

$$\frac{V_P - V_{S(D)}}{f_t} = \sqrt{1 + i_{f(r)}} - 2 + \ln(\sqrt{1 + i_{f(r)}} - 1) \quad (2.10)$$

a qual pode ser simplificada para o caso de inversão forte, onde $i_{f(r)} \gg 1$, por $V_P - V_{S(D)} \cong f_t \left(\sqrt{i_{f(r)}}\right)$

Da expressão (2.9) pode-se ainda obter a tensão ente dreno e fonte V_{DS} para o caso especial do dispositivo operando na saturação. Assim

$$V_{DSsat} = f_t \left[\ln\left(\frac{1}{\chi}\right) + \sqrt{1 + i_f} - 1 \right] \quad (2.11)$$

onde $\chi = Q'_{ID} / Q'_{IS}$ [3], a razão entre a carga de inversão no dreno e na fonte, é um valor muito menor que 1 o qual define a saturação do dispositivo. A Figura 2.2 mostra a tensão de saturação em função do nível de inversão, com $\xi = 0.01$.

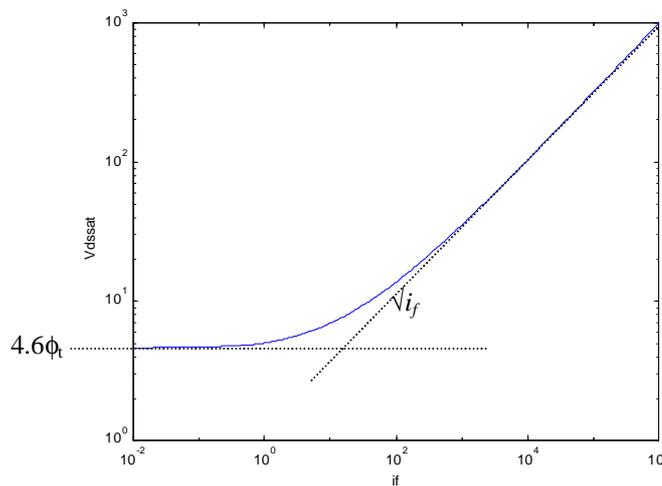


Figura 2.2 – Tensão de saturação normalizada em f_t versus corrente normalizada, segundo a expressão (2.11) com $\xi = 0.01$

A definição de tensão de saturação pela equação (2.11) é um dado muito importante para projeto de circuitos, pois ela define os limites entre a região de saturação e a região triodo em função do nível de inversão[3,26]. Note que a tensão de saturação é independente do nível de inversão quando da operação em inversão fraca e é proporcional à raiz quadrada do nível de inversão em inversão forte.

2.6 - Parâmetros de pequenos sinais

2.6.1 - Transcondutâncias

Em baixas frequências, a variação da corrente de dreno devido a pequenas variações nas tensões de porta, fonte, dreno e substrato é dada [3] por

$$\Delta I_D = \left. \frac{\partial I_D}{\partial V_G} \right|_{V_S, V_D, V_B} \Delta V_G + \left. \frac{\partial I_D}{\partial V_S} \right|_{V_G, V_D, V_B} \Delta V_S + \left. \frac{\partial I_D}{\partial V_D} \right|_{V_S, V_G, V_B} \Delta V_D + \left. \frac{\partial I_D}{\partial V_B} \right|_{V_S, V_D, V_G} \Delta V_B \quad (2.12)$$

As transcondutâncias são definidas por

$$g_{mg} = \left. \frac{\partial I_D}{\partial V_G} \right|_{V_S, V_D, V_B} \quad g_{ms} = - \left. \frac{\partial I_D}{\partial V_S} \right|_{V_G, V_D, V_B} \quad g_{md} = \left. \frac{\partial I_D}{\partial V_D} \right|_{V_G, V_S, V_B} \quad g_{mb} = \left. \frac{\partial I_D}{\partial V_B} \right|_{V_G, V_D, V_S} \quad (2.13)$$

Se as variações das tensões de porta, fonte, substrato e dreno forem iguais, então $\Delta I_D = 0$. Pode-se concluir então que $g_{mg} + g_{md} + g_{mb} = g_{ms}$. Deste modo, três transcondutâncias são suficientes para caracterizar o comportamento de pequenos sinais baixa frequência do MOSFET. Aplicando a equação (2.6) da corrente de dreno às definições de g_{ms} e g_{md} , chega-se a

$$g_{ms(d)} = \frac{2I_S}{f_t} \left(\sqrt{1 + i_{f(r)}} - 1 \right) \quad (2.14)$$

Aplicando a mesma relação para a transcondutância de porta g_{mg} , e desprezando variações do fator de rampa n e da mobilidade com a variação de V_G e lembrando que $dV_p/dV_G = 1/n$ obtém-se:

$$g_{mg} = \frac{1}{n}(g_{ms} - g_{md}) \quad (2.15)$$

Na saturação a corrente direta é muito maior que a corrente reversa ($i_f \gg i_r$) e $g_{ms} \gg g_{md}$. Logo $g_{mg} \gg g_{ms}/n$. As expressões apresentadas para as transcondutâncias são muito úteis para projeto de circuitos por serem compactas, válidas em todo o regime de inversão e utilizar parâmetros de fácil obtenção. São relações universais para o MOSFET, apresentando um único parâmetro dependente da tecnologia, a corrente de normalização I_S , a qual depende da razão de aspecto do dispositivo.

2.6.2 - Capacitâncias intrínsecas

As capacitâncias intrínsecas para operação quasi-estática do transistor MOSFET são definidas [2] por:

$$C_{XY} = - \left. \frac{\partial Q_X}{\partial V_Y} \right|_0, X \neq Y \quad \text{e} \quad C_{XX} = \left. \frac{\partial Q_X}{\partial V_X} \right|_0 \quad (2.16)$$

onde Q_X pode ser qualquer uma das cargas Q_S , Q_D , Q_B ou Q_G e V_X e V_Y podem ser uma das tensões V_G , V_S , V_D ou V_B . A notação 0 indica que as derivadas são calculadas no ponto de operação. As capacitâncias C_{XY} não são recíprocas, isto é, em geral, $C_{XY} \neq C_{YX}$. Considerando a conservação das cargas $Q_S + Q_D + Q_G + Q_B = 0$ e que três diferenças de potencial podem ser escolhidas independentemente, então nove capacitâncias independentes caracterizam o comportamento AC do MOSFET [2]. Além das cinco capacitâncias convencionais introduzidas (C_{gs} , C_{gb} , C_{gd} , C_{bs} , C_{bd}), quatro outras capacitâncias independentes são necessárias. Escolhendo o conjunto de nove capacitâncias

independentes (C_{gs} , C_{gb} , C_{gd} , C_{bs} , C_{bd} , C_{ds} , C_{sd} , C_{dg} , C_{sg}), o modelo de pequenos sinais do transistor MOS é representado pela Figura 2.3

Para operação em baixas e médias frequências, as capacitâncias C_{gs} , C_{gb} , C_{gd} , C_{bs} e C_{bd} modelam corretamente o comportamento AC do transistor MOS. Entretanto, para que o modelo conserve a carga elétrica, outras capacitâncias necessitam ser adicionadas [2].

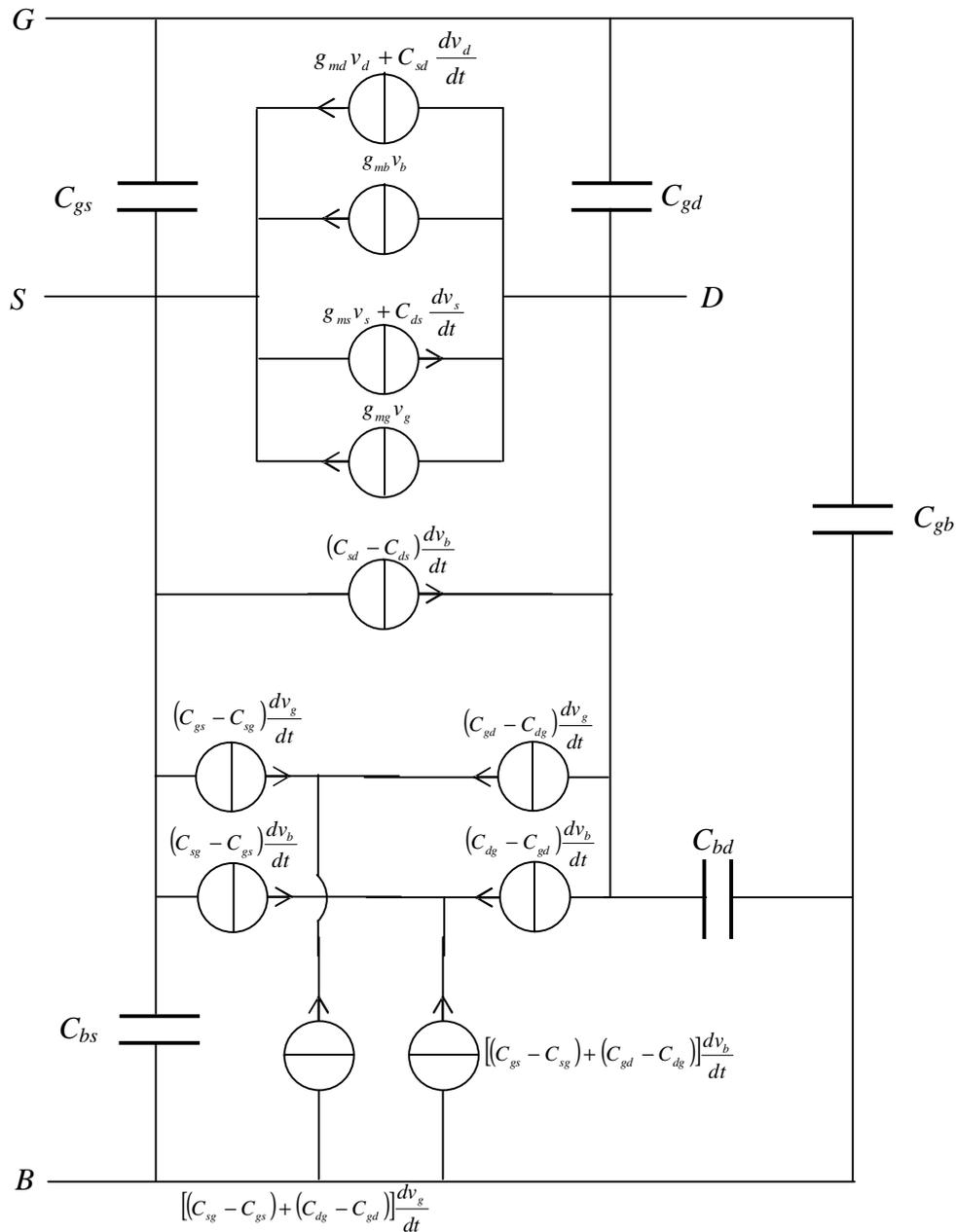


Figura 2.3 – Modelo quasi-estático de pequenos sinais completo do MOSFET correspondendo à escolha do conjunto (C_{gs} , C_{gb} , C_{gd} , C_{bs} , C_{bd} , C_{ds} , C_{sd} , C_{dg} , C_{sg}) de nove parâmetros capacitivos independentes

Se $C_{bg} = C_{gb}$ [3], então o modelo quasi-estático de pequenos sinais fica reduzido ao da Figura 2.4, onde, neste caso $C_m = C_{dg} - C_{gd} = C_{gs} - C_{sg}$

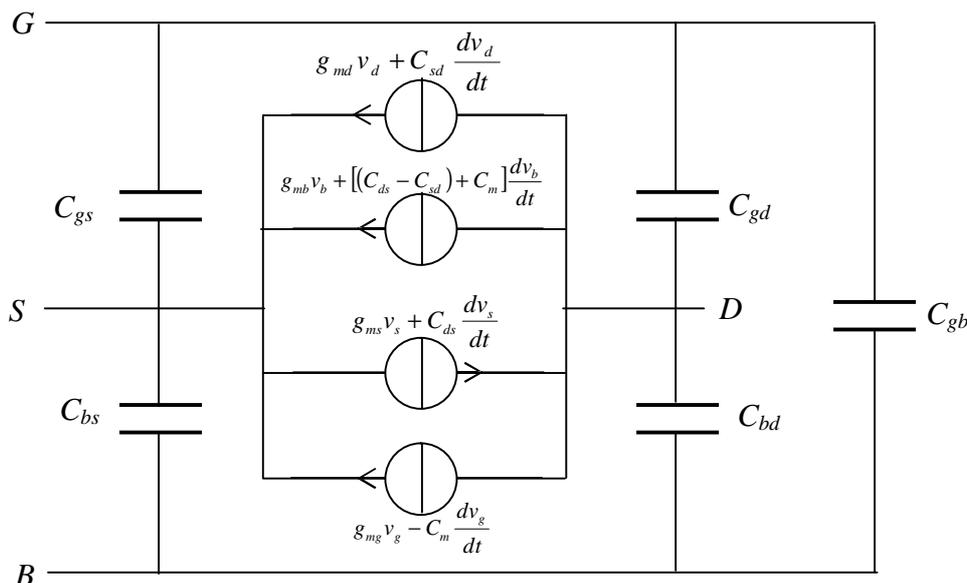


Figura 2.4 – Modelo quasi estático de pequenos sinais simplificado do MOSFET

Do modelo da Figura 2.4, podemos observar que as componentes da corrente entre fonte e dreno proporcionais a $\frac{dv_s}{dt}$, $\frac{dv_d}{dt}$, $\frac{dv_b}{dt}$ e $\frac{dv_g}{dt}$ serão desprezíveis em relação a $g_{ms}v_s$, $g_{md}v_d$, $g_{mb}v_b$, $g_{mg}v_g$ se a frequência é suficientemente baixa. De fato, em [3] foi mostrado que se $\omega t_l \ll 1$, onde t_l é uma constante de tempo dependente dos níveis de inversão na fonte e no dreno e do comprimento do canal [3], então o modelo da Figura 2.4 com os termos proporcionais a $\frac{dv_s}{dt}$, $\frac{dv_d}{dt}$, $\frac{dv_b}{dt}$ e $\frac{dv_g}{dt}$ sendo eliminados, é uma boa representação do comportamento do MOSFET para pequenos sinais. Finalmente, a escolha de nove capacitâncias que originaram a Figura 2.3 não é arbitrária. A seleção de C_{gs} , C_{gd} , C_{gb} , C_{bs} e C_{bd} foi, historicamente, motivada pela não necessidade de particionar a carga de inversão em componentes de carga de fonte e dreno. As demais capacitâncias, C_{ds} , C_{sd} , C_{sg} , C_{dg} foram por nós escolhidas para preservar a simetria do modelo do MOSFET em relação aos terminais de fonte e dreno.

Aplicando as definições (2.16) e o conhecimento das dependências das cargas com as tensões terminais, podemos derivar as expressões para as cinco capacitâncias, conforme demonstrado em [3] e transcrito abaixo.

$$C_{gs(d)} = \frac{2}{3} C_{OX} \left(\sqrt{1+i_{f(r)}} - 1 \right) \frac{\sqrt{1+i_{f(r)}} + 2\sqrt{1+i_{r(f)}}}{\left(\sqrt{1+i_f} + \sqrt{1+i_r} \right)^2} \quad (2.17)$$

$$C_{gb} = \frac{n-1}{n} (C_{OX} - C_{gs} - C_{gd}) \quad (2.18)$$

$$C_{bs(d)} = (n-1)C_{gs(d)} \quad (2.19)$$

Neste capítulo apresentamos toda a teoria necessária para entender o funcionamento canal longo do transistor MOS, onde abordamos conceitos importantes como as transcondutâncias de porta e fonte, a condutância de saída e as capacitâncias que descrevem o comportamento de pequenos sinais do transistor MOS, utilizando um equacionamento compacto, válido em todo o regime de inversão, onde apenas um parâmetro é dependente da tecnologia de integração, I_S .

Toda esta definição servirá de base para o próximo capítulo, onde estenderemos a validade do modelo para dispositivos “canal curto”, onde efeitos de segunda ordem, como a saturação da velocidade dos portadores, passam a ter maior importância no comportamento do transistor.

Capítulo 3

EFEITOS DA SATURAÇÃO DE VELOCIDADE E REDUÇÃO DE MOBILIDADE DEVIDO AO CAMPO TRANSVERSAL

3.1 – Considerações gerais

Com a redução do comprimento do canal do transistor, efeitos de segunda ordem tornam-se mais importantes no comportamento do dispositivo, entre eles, redução da barreira induzida pelo dreno (DIBL), modulação do comprimento do canal (CLM) e saturação da velocidade dos portadores. Particularmente, a redução da mobilidade devido ao campo transversal é um mecanismo que também afeta as características dos transistores de canal longo.

Neste capítulo determinaremos os parâmetros de pequenos sinais do transistor na chamada região de saturação. A fim de obter um tratamento analítico simples e que permita uma boa aproximação para o cálculo dos parâmetros de pequenos sinais, iremos adotar as seguintes aproximações:

- 1) Na região de operação analisada os efeitos DIBL e CLM têm uma contribuição desprezível na determinação de g_{ms} e g_{mg} .
- 2) As variações do fator de rampa com o potencial de porta são desprezíveis, isto é,

$$\frac{dn}{dV_G} = 0 \quad (3.1)$$

A corrente de normalização $I_S = m_0 n C_{ox}' \frac{f_t^2 W}{2 L}$ passa a representar a corrente calculada com mobilidade de baixos campos, tanto longitudinal quanto transversal, com n

constante e com comprimento do canal L igual ao comprimento efetivo do canal para baixos campos

3) É válida a relação $UCCM$ do canal longo para determinar a dependência das cargas com os potenciais

$$\frac{V_P - V_{S(D)}}{f_t} = q'_{S(D)} - 1 + \ln(q'_{S(D)}) \quad (3.2)$$

3.2 - Velocidade de saturação dos portadores

Dispositivos com comprimento do canal cada vez menor têm colocado em evidência vários efeitos devido ao alto campo elétrico. O principal efeito é o da velocidade de saturação dos portadores onde, devido a campos elétricos muito elevados, a velocidade dos portadores deixa de crescer linearmente com o aumento do campo elétrico.

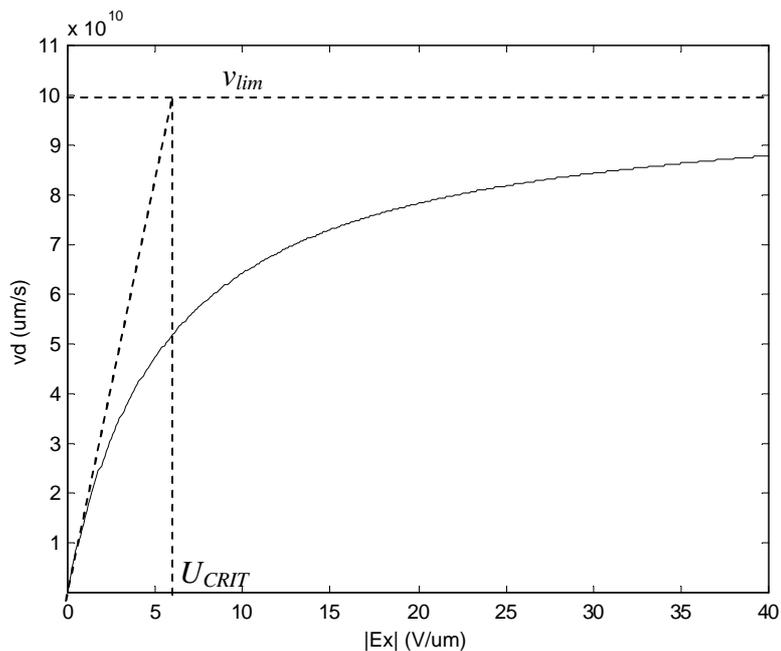


Figura 3.1 – Magnitude da velocidade dos portadores na camada de inversão versus magnitude do campo elétrico longitudinal
Dados de simulação no apêndice B

Até agora consideramos que o campo elétrico longitudinal (paralelo ao sentido do fluxo de corrente no canal) era suficientemente pequeno de maneira que a velocidade dos portadores respondia proporcionalmente ao campo aplicado [2]. É conveniente definir um valor crítico do campo elétrico, representado na Figura 3.1 por U_{CRIT} , onde a tangente à curva de $v_d(E_x)$ na origem intercepta o valor máximo (v_{lim}) da velocidade dos portadores.

Desta maneira o valor de U_{CRIT} é:

$$U_{CRIT} = \frac{v_{lim}}{m} \quad (3.3)$$

No silício, à medida que o campo elétrico se aproxima de 10^6 V/m, a velocidade do elétron começa a apresentar uma dependência não linear com o a intensidade do campo elétrico e tende a saturar por volta de 10^5 m/s [6]. Uma maneira simples de modelar o comportamento da velocidade dos portadores [2] é mostrada na expressão (3.4).

$$|v_d| = |v_{lim}| \frac{|E_x|/U_{CRIT}}{1 + |E_x|/U_{CRIT}} \quad (3.4)$$

Outras aproximações [27, 32] sugerem modelos mais precisos da dependência da velocidade dos portadores com o campo elétrico e ainda diferenciam o comportamento da velocidade dos elétrons e das lacunas [28], porém dificultam o equacionamento da corrente de dreno. A expressão (3.4) é aproximadamente válida tanto para elétrons quanto para lacunas, sendo as velocidades limites praticamente as mesmas, embora U_{CRIT} difira para os dois tipos de portadores. Outra maneira de escrever a expressão (3.4) é

$$m_s = \frac{m}{1 + (m/v_{lim})(\partial f_s / \partial x)} \quad (3.5)$$

onde $m = v_{lim}/U_{CRIT}$ é a mobilidade para campo longitudinal baixo e $\partial f_s / \partial x$ é o campo elétrico aplicado. À medida que o campo elétrico se aproxima do valor de U_{CRIT} , o

valor da mobilidade efetiva tem seu valor reduzido e para $\partial f_s / \partial x = U_{CRIT}$, tem seu valor reduzido à metade.

A substituição da aproximação fundamental entre carga de inversão e potencial de superfície, (2.3), juntamente com a formulação da mobilidade dada por (3.5) na equação diferencial da corrente dreno [3] resulta na seguinte corrente normalizada de dreno

$$i_d = \frac{(q'_S - q'_D)}{1 + e^{(q'_S - q'_D)}} (q'_S + q'_D + 2) \quad (3.6)$$

onde

$$e = \frac{f_t}{L \times U_{CRIT}} \quad (3.7)$$

$$q'_{S(D)} = \frac{Q'_{IS(D)}}{Q'_{IP}} \quad (3.8)$$

$$Q'_{IP} = -nC'_{OX} f_t \quad (3.9)$$

$$i_d = \frac{I_D}{I_S} \quad (3.10)$$

A expressão (3.6) mostra a dependência da corrente de dreno com a carga nos terminais de fonte e dreno, levando em consideração a saturação da velocidade dos portadores através do parâmetro ε . Note que para transistores canal longo, o valor de ε é muito menor do que 1 ($\varepsilon = 0.0045$ para um transistor com $L = 1 \mu\text{m}$) e o efeito da saturação da velocidade tem pouca influência na corrente de dreno.

De acordo com (3.6) para uma carga fixa no lado da fonte, a corrente cresce à medida que a carga de portadores no lado do dreno diminui. Entretanto, à medida que a carga no lado do dreno é reduzida, os portadores devem deslocar-se com velocidade média maior, que, entretanto, não pode exceder a velocidade de saturação. Portanto a máxima

corrente que pode fluir no canal é limitada pela velocidade de saturação e pela mínima quantidade de portadores (Q'_{IDsat}) no extremo do canal do lado do dreno [2,5,6] de acordo com a expressão

$$I_D = -Wv_{lim} Q'_{IDsat} \quad (3.11a)$$

ou, de forma normalizada,

$$i_{dsat} = \frac{2}{e} q'_{Dsat} \quad (3.11b)$$

De (3.6) e da expressão para a corrente de dreno na saturação em função da carga de inversão no terminal de dreno, (3.11b), pode-se obter o valor da carga de inversão no terminal de dreno normalizada na saturação q'_{Dsat} em função da carga de inversão no terminal da fonte q'_s .

$$q'_{Dsat} = q'_s + \frac{e+1}{e} \left(1 - \sqrt{1 + \frac{2e}{(e+1)^2} q'_s} \right) \quad (3.12)$$

A Figura 3.2 ilustra a carga de saturação no dreno, normalizada em relação à da fonte, versus carga normalizada na fonte. Observar que, para inversão fraca, o modelo representado por (3.12) resulta em carga de saturação normalizada igual a $\frac{e}{(1+e)} \approx e$. Por outro lado, para inversão extremamente forte, a relação entre carga de saturação e carga na fonte tende a 1, significando que os portadores têm velocidade média praticamente igual à velocidade de saturação desde a fonte até o dreno.

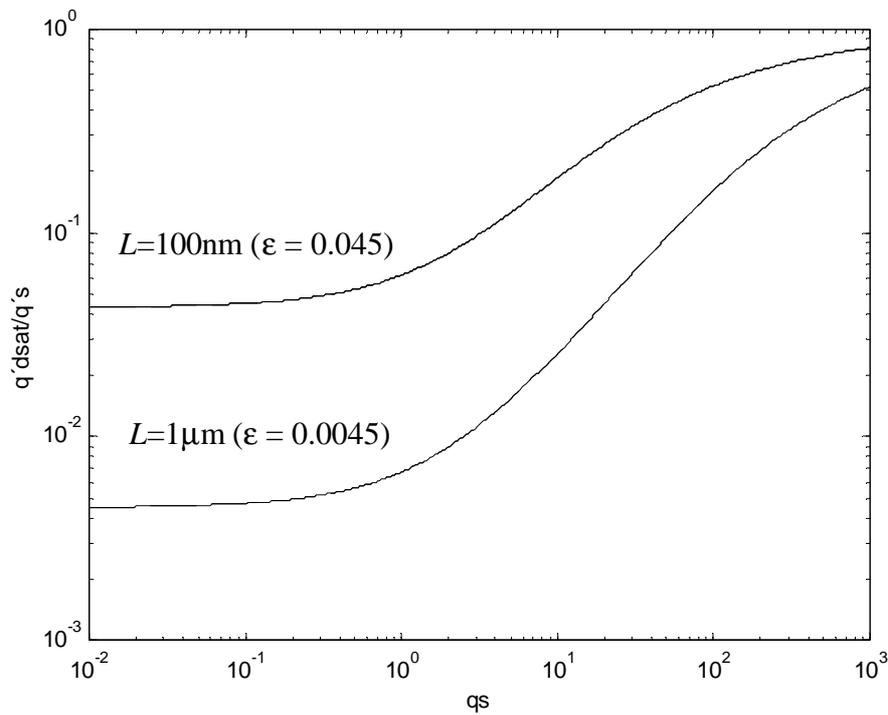


Figura 3.2 – Carga no dreno normalizada em $q's$ versus carga na fonte em saturação
Dados de simulação no apêndice B

Por sua vez a equação de $q's$ em função da carga normalizada do dreno na condição de saturação é

$$q'_s = \sqrt{1 + \frac{2}{e} q'_{Dsat}} - 1 + q'_{Dsat} \quad (3.13)$$

Utilizando a relação *UCCM*, (2.9), e (3.13), obtemos a denominada tensão de saturação V_{DSsat} , isto é, o valor de V_{DS} a partir do qual os portadores no lado do dreno adquirem a velocidade de saturação.

$$V_{DSsat} = f_t \left[\ln \left(1 + \frac{\sqrt{1 + i_{dsat}} - 1}{\frac{1}{2} e i_{dsat}} \right) + \sqrt{1 + i_{dsat}} - 1 \right] \quad (3.14a)$$

A expressão (3.14) ainda pode ser simplificada observando que o termo em \ln é significativo em relação ao termo $\sqrt{1+i_{dsat}} - 1$ apenas em inversão fraca ou início de inversão moderada. Daí, então, podemos aproximar (3.14a) por

$$V_{DSsat} \cong f_t \left[\ln \left(1 + \frac{1}{e} \right) + \sqrt{1+i_{dsat}} - 1 \right] \cong f_t \left[\ln \left(\frac{1}{e} \right) + \sqrt{1+i_{dsat}} - 1 \right] \quad (3.14b)$$

pois $\varepsilon \ll 1$, tipicamente. Notar a semelhança de (3.14b) com (2.11), que fornece a tensão de saturação para dispositivos canal longo.

Finalmente, a Figura 3.3 mostra a dependência da corrente de dreno em saturação com a carga no terminal de fonte, utilizando as relações (3.11b) e (3.12), para o transistor canal longo ($\varepsilon = 0$) e para o transistor canal curto ($\varepsilon = 0.045$).

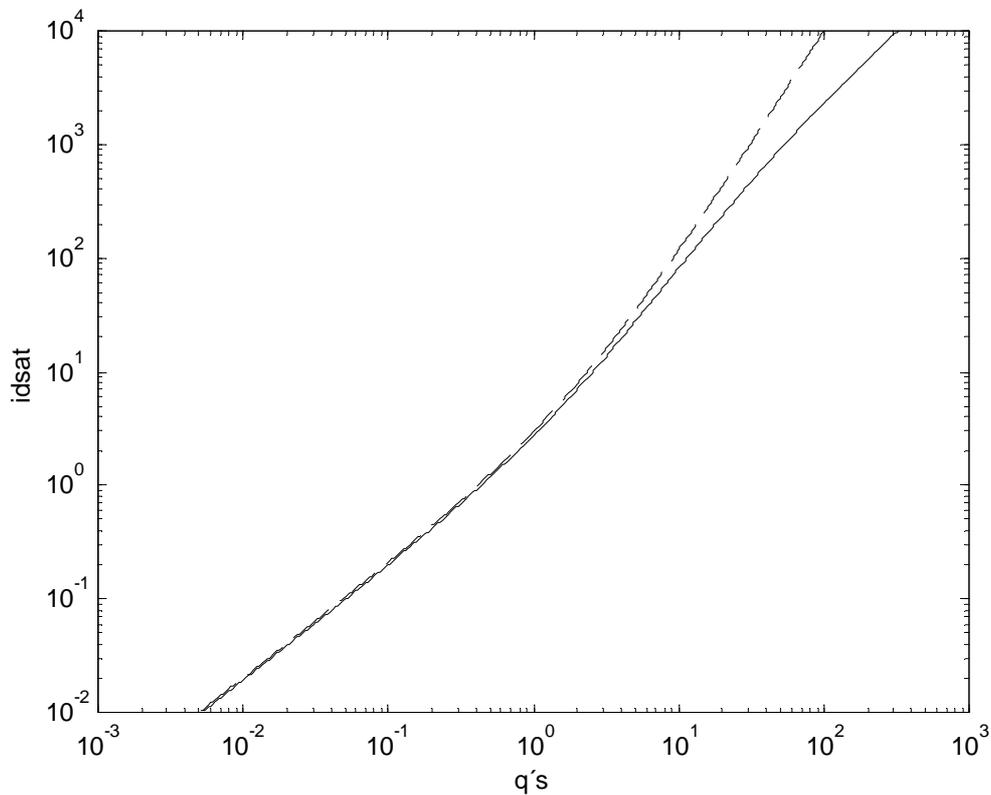


Figura 3.3 – Corrente de dreno x carga na fonte, com

— — — $\varepsilon = 0$

— — — $\varepsilon = 0.045$

Dados de simulação no apêndice B

Note que as duas curvas praticamente coincidem em inversão fraca, onde mesmo para o transistor canal curto, o campo elétrico aplicado é relativamente baixo.

3.3 - Inclusão da saturação de velocidade nas expressões das transcondutâncias e capacitâncias

3.3.1 - Transcondutâncias de porta g_{mg} e de fonte g_{ms}

Utilizando (3.11b) e (3.12) obtemos a expressão da transcondutância de porta em saturação

$$\frac{g_{mg}}{I_D} = \frac{2(\sqrt{1+i_{dsat}} - 1)}{n f_i i_{dsat}} \left(1 - \frac{e}{2} \frac{\sqrt{1+i_{dsat}} - 1}{1 + e\sqrt{1+i_{dsat}}} \right) \left(1 - \frac{e}{2} \frac{i_{dsat}}{\sqrt{1+i_{dsat}} + \frac{e}{2} i_{dsat}} \right) \quad (3.15a)$$

A expressão (3.15a) pode ser simplificada para o caso de inversão forte, onde $\sqrt{i_{dsat} + 1} \approx \sqrt{i_{dsat}}$, em

$$\frac{g_{mg}}{I_D} = \frac{2\sqrt{i_{dsat}}}{n f_i i_{dsat}} \frac{1}{1 + e i_{dsat}} \quad (3.15b)$$

A Figura 3.4 representa a razão entre a transcondutância de porta e a corrente I_D versus a corrente de dreno normalizada de um transistor canal N em tecnologia 100nm.

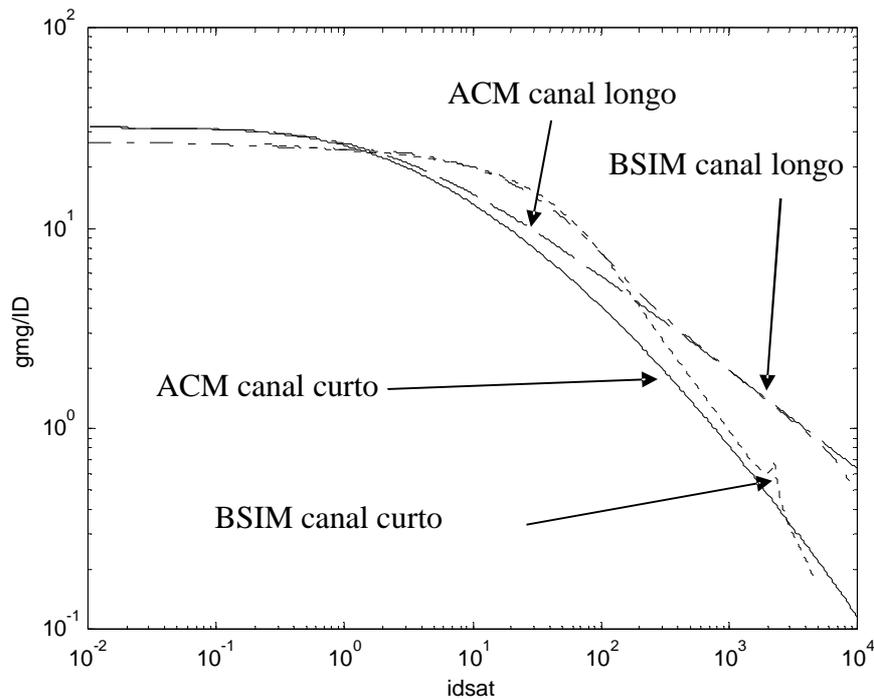


Figura 3.4 – Razão g_m/I_D
canal curto ($L = 100\text{nm}$)

Dados de simulação nos apêndices A e B

Os valores simulados foram obtidos através de simulações utilizando o programa SMASH [25] e o modelo BSIM 3v3 [23] em uma tecnologia predita de 100nm. Observe a má implementação do modelo BSIM na condição de inversão moderada, na faixa que vai de $10 \leq i_{dsat} \leq 500$ para o transistor canal longo. Num transistor canal curto essa diferença é ainda maior inviabilizando um projeto coerente nesta faixa de corrente. Neste transistor canal curto o modelo ainda apresenta uma descontinuidade apontada pela seta.

Se $i_{dsat} \rightarrow \infty$, o valor de g_m reduz-se a

$$g_m \Big|_{i_{dsat} \rightarrow \infty} \rightarrow WC'_{OX} v_{lim} \quad (3.16)$$

O valor limite de g_m , dado pela relação (3.15a) é o mesmo que apresentado na literatura técnica [2,6,32], mostrando que o modelo que estamos utilizando é assintoticamente consistente. Para $\varepsilon \rightarrow 0$, a expressão (3.15a) reduz-se à expressão convencional do MOSFET canal longo.

g_{mg} varia linearmente com a corrente em inversão fraca, é proporcional à raiz quadrada da corrente em inversão moderada e forte e tende a um valor de saturação quando em inversão muito forte, devido ao efeito da saturação da velocidade dos portadores, onde a transcondutância passa a não mais responder a aumentos na corrente de dreno. Note que à medida que o comprimento do canal cresce o valor de corrente para o qual a transcondutância atinge seu valor de saturação é cada vez maior. Se o comprimento do canal decresce, uma corrente DC menor é necessária para manter o valor de transcondutância constante com o dispositivo operando em inversão moderada-forte.

A Figura 3.5 mostra como se comporta a transcondutância g_{mg} com a corrente no transistor.

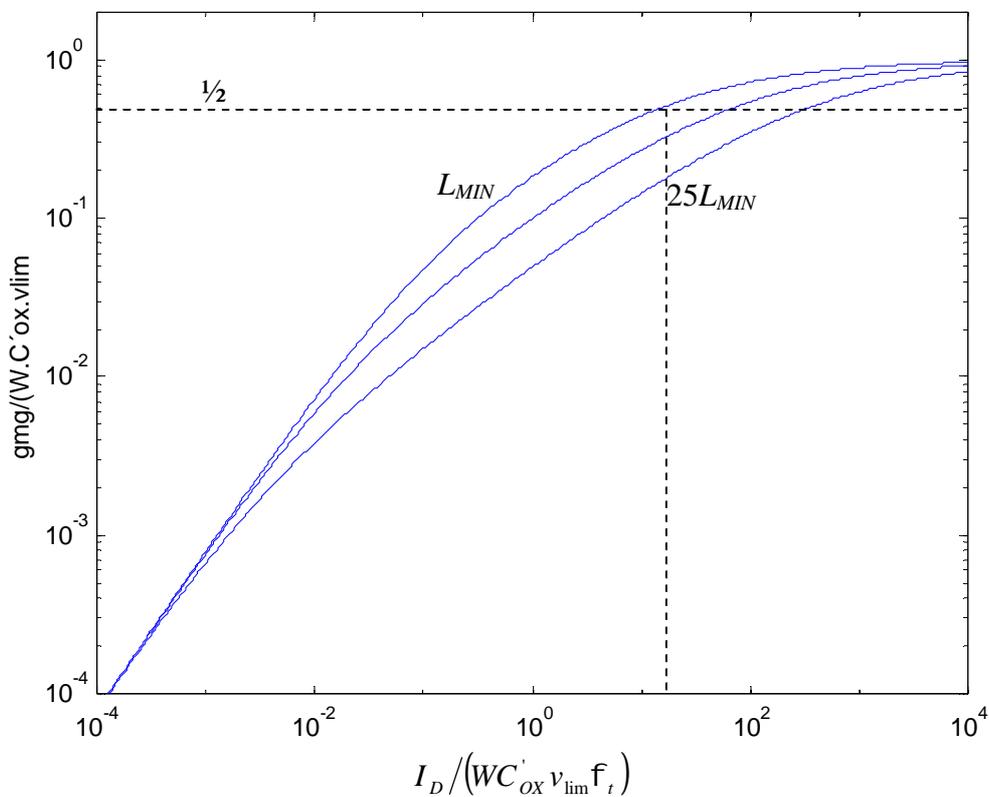


Figura 3.5 – Transcondutância de porta normalizada versus corrente de dreno normalizada

com $L = L_{MIN}, 5L_{MIN}$ e $25L_{MIN}$

Dados de simulação no apêndice B

É importante então conhecer, para fins de redução de consumo, a região onde o aumento de transcondutância será obtido às custas de um consumo exagerado de corrente.

Analisando a Figura 3.5, vamos arbitrar uma região delimitada pelo valor de corrente (densidade de corrente) para o qual $gm_g/W = C'_{OX} v_{lim}/2$. A partir deste valor de corrente, qualquer aumento de corrente não altera significativamente o valor de transcondutância. Igualando a razão entre (3.15a) e (3.16) ao fator $1/2$ e adotando simplificações válidas somente para níveis de inversão forte onde o termo $\sqrt{1+i_d} - 1 \approx \sqrt{i_d}$, chega-se a:

$$i_d = \frac{1}{e^2} \quad (3.17)$$

Pode-se demonstrar que, para este nível de inversão, a sensibilidade de g_{mg} em relação a I_D é dada por $S_{I_D}^{g_{mg}} = \frac{dg_{mg}/g_{mg}}{dI_D/I_D} \cong \frac{1}{4}$, enquanto que para inversão fraca $S_{I_D}^{g_{mg}} = 1$ e para transistores canal longo em inversão forte $S_{I_D}^{g_{mg}} = 0.5$. Observamos, portanto que, para $i_d = \frac{1}{e^2}$ a sensibilidade de g_{mg} em relação a I_D cai à metade do valor em relação ao MOSFET canal longo

A Figura 3.6 mostra a razão g_{mg}/I_D para transistores com L variando entre 10 μ m e 100nm em tecnologia 100nm. Os pontos marcados pelo símbolo 'o' representam o ponto onde $i_d = 1/e^2$.

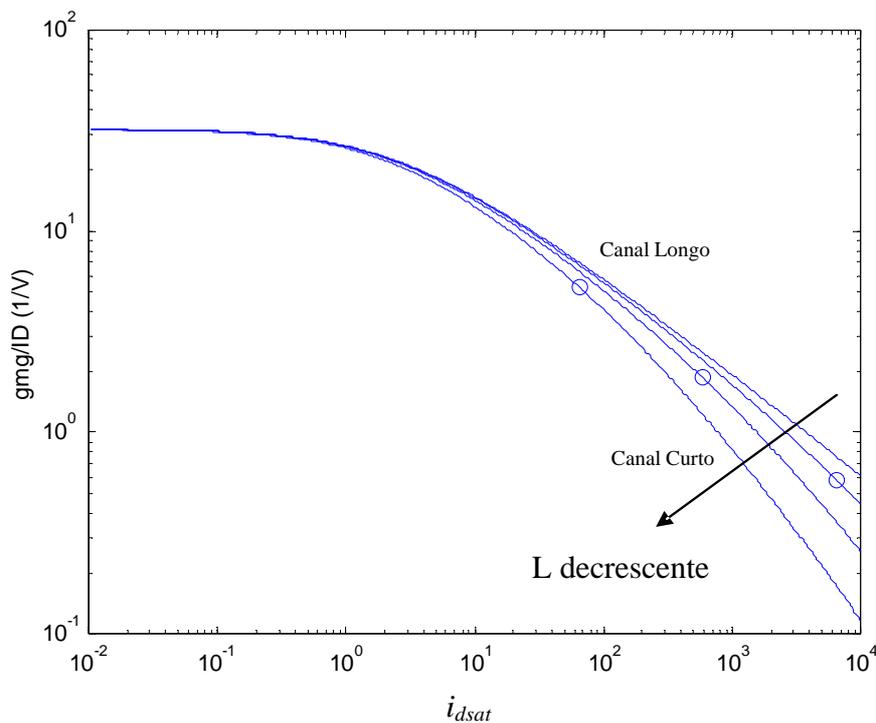


Figura 3.6 – g_{mg}/I_D com $\epsilon = 0.00045(L=10\mu\text{m})$; $0.0045(L=1\mu\text{m})$; $0.015(L=300\text{nm})$; $0.045(L=100\text{nm})$ em tecnologia 100nm

Da mesma forma, pode-se obter a expressão da transcondutância de fonte g_{ms} , empregando a definição descrita em (2.13) e a expressão da corrente de dreno que inclui os efeitos canal curto. Em razão das simplificações adotadas (*DIBL* desprezível), a validade de *UCCM* (3.2), a relação canal longo entre a transcondutância de porta e a transcondutância de fonte na saturação (2.15) permanece válida. Então:

$$\frac{g_{ms}}{I_D} = n \frac{g_{mg}}{I_D} = \frac{2(\sqrt{1+i_{dsat}} - 1)}{f_t i_{dsat}} \left(1 - \frac{e^{\sqrt{1+i_{dsat}} - 1}}{2(1 + e^{\sqrt{1+i_{dsat}}})} \right) \left(1 - \frac{e^{-i_{dsat}}}{2(\sqrt{1+i_{dsat}} + \frac{e}{2} i_{dsat})} \right) \quad (3.18)$$

A condutância de saída do transistor, é, em primeira aproximação, diretamente proporcional à corrente de dreno. Assim g_{ds} será dada por:

$$g_{ds} = \frac{I_D}{V_A} \quad (3.19)$$

onde V_A , a tensão de *Early*, pode ser expressa aproximadamente por:

$$V_A = V_E L \quad (3.20)$$

onde V_E , a tensão de Early por unidade de comprimento do canal, é um parâmetro dependente da tecnologia. Embora existam modelos [4, 32, 33] que representem mais precisamente a condutância de saída do transistor MOS, o modelo proposto por (3.20), apesar de sua simplicidade, é aceitável para a região de operação em que utilizaremos o dispositivo, onde níveis de inversão da ordem de pelo menos algumas dezenas serão empregados [31].

A tabela 3.2 mostra os valores simulados da tensão de Early no simulador SMASH, utilizando o modelo BSIM 3v3 para tecnologias de 100nm para diversos comprimentos do canal e níveis de inversão.

Tabela 3.1 – Valores simulados em SMASH utilizando o modelo BSIM(Apêndice A) e tecnologia 100nm

L (nm)	$V_A = V_E \times L$ (V)	V_E (V/ μ m)
100	0.91	9.1
110	0.90	8.2
130	1.04	8
150	1.23	8.2
180	1.74	9.7
200	2.20	11
250	3.60	14.4
300	4.98	16.6
500	7.51	15.1
800	8.96	11.2
1000	9.91	9.91

Com base nos valores acima, adotaremos a média dos valores da tensão de Early por unidade de comprimento do canal como $V_E \approx 10$ V.

3.3.2 - Cargas totais e capacitâncias

Para o cálculo das cargas totais no transistor, o canal é separado em duas partes, uma saturada e outra não saturada [5]. Utilizando este conceito, as capacitâncias definidas em (2.17), (2.18) e (2.19) passam a ser expressas [5] como:

$$C_{gs} = C_{gso} - \frac{S}{n} (C_{gso} + C_{gdo}) - \frac{F_1 L_{eq}}{3n v_{lim}} g_{ms} \quad (3.21)$$

$$C_{gd} = C_{gdo} - \frac{S}{n} (C_{gso} + C_{gdo}) + \frac{F_1 L_{eq}}{3n v_{lim}} g_{md} \quad (3.22)$$

$$C_{gb} = \frac{n-1}{n} (C_{OX} + C_{gso} + C_{gdo}) + 2 \frac{S}{n} (C_{gso} + C_{gdo}) + \frac{F_1 L_{eq}}{3n v_{lim}} g_{mb} \quad (3.23)$$

$$C_{bs(d)} = (n-1)C_{gs(d)} \quad (3.24)$$

onde σ é o parâmetro DIBL [2, 3, 4, 5] e

$$F_1(q_f', q_r') = 1 - 2 \frac{q_f'^2 - q_r'^2}{(q_f' + q_r')^2} \quad (3.25)$$

$$C_{gs(d)o} = \frac{2}{3} C_{OX} \left(1 - \frac{q_{r(f)}'^2}{(q_f' + q_r')^2} \right) \left(\frac{q_s'}{q_s' + 1} \right) \quad (3.26)$$

$$C_{OX} = C_{OX}' W_{eff} L_{eff} \quad (3.27)$$

$$q_f' = q_s' + 1 - \frac{e}{2} i_d \quad (3.28)$$

$$q'_r = q'_D + 1 - \frac{e}{2} i_d \quad (3.29)$$

As expressões (3.21), (3.22), (3.23) e (3.24) incluem simultaneamente o efeito da velocidade de saturação dos portadores, do campo elétrico transversal e de *DIBL*.

Observe que, em saturação, $q'_r = 1$ e $q'_f = \sqrt{1 + i_{dsat}}$. Portanto, em saturação:

$$F_1 = - \left(\frac{\sqrt{1 + i_{dsat}} - 1}{\sqrt{1 + i_{dsat}} + 1} \right)^2 \quad (3.30)$$

A função F_1 é, portanto, bastante pequena na inversão fraca ($i_{dsat} < 1$) e tende a -1 em inversão moderada/forte. Note que, em inversão muito forte, quando $F_1 \rightarrow -1$ e g_{ms} tende ao valor limite $WC'_{ox} v_{lim}$, C_{gs} tende a $\frac{2}{3}C_{ox} + \frac{1}{3}C_{ox} = C_{ox}$ (desprezando o termo dependente de *DIBL*). Em outras palavras, quando o canal está completamente "saturado", o modelo apresentado conduz a uma capacitância C_{gs} semelhante à de um capacitor metálico de placas paralelas.

3.4 - Outras formulações da dependência da corrente com a velocidade de saturação

Outra forma de incluir o efeito de saturação da velocidade nas características do MOSFET é apresentada em [32, 6]. O modelo proposto em [32, 6] é baseado numa representação da velocidade dos portadores em dois intervalos. No primeiro intervalo, a velocidade de deriva é dependente do campo com formulação semelhante à apresentada anteriormente e no segundo intervalo, a velocidade de deriva é igual à velocidade de saturação. Embora apresentando formulação bastante simples, o modelo descrito em [32, 6] não faz um tratamento unificado para todas as regiões de operação e ainda despreza a influência da carga de depleção na determinação da expressão da corrente.

Outra análise da saturação de velocidade é apresentada em [17]. O modelo apresentado em [17] descreve a expressão da corrente (e transcondutância) através de três segmentos conforme ilustrado na Figura 3.7, correspondentes a três regiões de operação denominadas pelos autores de inversão fraca, inversão forte e saturação de velocidade.

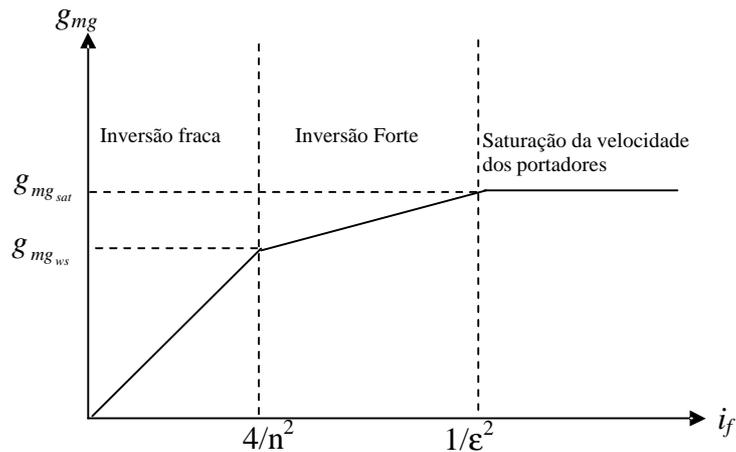


Figura 3.7 – Regiões de operação do transistor MOSFET segundo [17] comparado com o nível de inversão equivalente no modelo ACM

A tabela 3.1 apresenta as expressões de g_{mg}/I_D e os valores de I_D e i_f na transição da inversão fraca para inversão forte bem como da inversão forte para a de saturação da velocidade dos portadores.

Tabela 3.1 – Comparações entre o modelo ACM e o modelo descrito por Sansen e Laker [17], onde $KP = \mu C'_{OX}$

Região de operação	g_{mg}/I_D [17]	Equivalente ACM [1] g_{mg}/I_D	I_{DS} na transição [17]	i_f na transição [17]
Inversão Fraca	$\frac{1}{n f_t}$	$\frac{1}{n f_t}$	-	-
Inversão Forte	$2 \sqrt{\frac{KP W}{2n L} \frac{1}{I_{DS}}}$	$\frac{2}{n f_t} \frac{1}{\sqrt{i_f}}$	$\frac{KP W}{2n L} \left(\frac{2nkT}{q} \right)^2$	$i_f = 4/n^2$
Saturação da velocidade dos portadores	$\frac{WC'_{OX} v_{sat}}{I_D}$	$\frac{WC'_{OX} v_{lim}}{I_D}$	$\frac{WLC'_{OX} v_{sat}^2}{4KP/2n}$	$i_f = \frac{1}{e^2}$

O valor de $i_f = I/e^2$ aparece em [17] como limiar de corrente para o qual a transcondutância atinge seu valor máximo. Embora os resultados assintóticos de [17] sejam semelhantes aos resultados do modelo ACM para cada região de operação distinta, o modelo do MOSFET descrito em [17] é composto por modelos regionais e, portanto, não tem precisão nas vizinhanças da transição entre regiões. Em consequência, a descrição do comportamento do MOSFET em [17] não é apropriada para projetos de circuitos de alta frequência.

Um outro modelo bastante referenciado na literatura técnica que inclui os efeitos da saturação da velocidade dos portadores é o denominado de lei-alpha [9]. Contudo, a natureza empírica do modelo não permite prever a performance de circuitos de gerações futuras. Além disso, a lei-alpha não descreve apropriadamente os regimes de inversão fraca e moderada. Por outro lado, o modelo transregional baixa potência [10], apesar de possuir base física, tem um conjunto relativamente complexo de equações da corrente, com inconveniente de ainda serem equações regionais. O acoplamento dos modelos lei-alpha [9] e transregional baixa potência [10] originou o denominado modelo físico lei-alpha [7] do MOSFET. Como esperado, os defeitos dos dois modelos acoplados também aparecem no modelo físico lei-alpha.

Resumindo, comparado com os modelos existentes para cálculo à mão, o modelo ACM[1] tem vantagens indiscutíveis como o reduzido número de parâmetros, a existência de um único formalismo para todas as regiões de operação e, fundamentalmente, a origem física do modelo.

3.5 - Redução da mobilidade devido ao campo transversal [18, 29]

O campo elétrico que atravessa o óxido na direção perpendicular à área da interface óxido-semicondutor é responsável pela redução da mobilidade dos portadores do canal, pois à medida que tais portadores são acelerados contra a interface há um aumento na taxa de colisões. Desta maneira a mobilidade passa a ser função do potencial de porta e do potencial do canal [29, 30]. Em [2] a mobilidade global é definida como

$$m_{eff} = \frac{L}{\int_0^L \frac{1}{m} dx} \quad (3.31)$$

Da expressão (3.4), podemos escrever

$$m = \frac{v_{\text{lim}}/U_{\text{CRIT}}}{1 + E_{//}/U_{\text{CRIT}}} \quad (3.32)$$

A relação (3.32) pode ser escrita como

$$\frac{1}{m} = \frac{1}{m_{//}} + \frac{1}{m_{\perp}} \quad (3.33a)$$

onde

$$m_{\perp} = \frac{v_{\text{lim}}}{U_{\text{CRIT}}} \quad (3.33b)$$

$$m_{//} = \frac{v_{\text{lim}}}{E_{//}} \quad (3.33c)$$

Portanto, (3.32) pode ser vista como a regra de Mathiessen [2] obtida pela combinação das mobilidades longitudinal e transversal. A mobilidade perpendicular pode ser modelada como [2,29]

$$m_{\perp} = \frac{m_0}{1 + a_q E_{\perp}} \quad (3.34)$$

onde então, é suposto que U_{CRIT} é proporcional ao campo elétrico. Em (3.24), E_{\perp} é o campo elétrico transversal, $a_q = \frac{m_0}{v_{\text{max } y}}$ e $v_{\text{max } y} = 2.2 \times 10^{13} \mu\text{m/s}$ [8]. Combinando as expressões (3.33a), (3.33b), (3.33c) e (3.34), a mobilidade resulta então em:

$$\frac{1}{m} = \frac{1}{m_{\perp}} + \frac{1}{m_{//}} = \frac{1}{m_0} + \frac{a_q E_{\perp}}{m_0} + \frac{E_{//}}{v_{\text{lim}}} \quad (3.35)$$

ou ainda

$$m = \frac{m_0}{1 + a_q E_{\perp} + \frac{E_{\parallel}}{v_{\text{lim}}/m_0}} \quad (3.36)$$

Integrando a equação da mobilidade efetiva (3.31) ao longo do comprimento do canal com o uso da expressão (3.36), tem-se:

$$m_{\text{eff}} = \frac{m_0}{\frac{1}{L} \int_0^L \left[1 + a_q E_{\perp} + \frac{m_0}{v_{\text{lim}}} E_{\parallel} \right] dx} \quad (3.37)$$

onde

$$\frac{1}{L} \int_0^L a_q E_{\perp} dx \cong \int_0^L a_q \frac{|Q'_B + Q'_I|}{e_s} dx = \frac{a_q}{WLe_s} |Q_B + Q_I| \quad (3.38)$$

Desprezando a carga de depleção, o que é válido já que o efeito do campo transversal será relevante em inversão forte e em tal situação a carga de inversão é muito usualmente maior que a carga de depleção, e supondo que a carga de inversão ao longo do canal seja a média entre a carga no dreno e na fonte, a expressão (3.38) se resume a

$$\frac{1}{L} \int_0^L a_q E_{\perp} dx \cong \frac{a_q}{e_s} \left(\frac{Q'_{IS} + Q'_{ID}}{2} \right) \quad (3.39)$$

A componente referente à velocidade de saturação já foi demonstrada em (3.5) e assim a expressão geral para a mobilidade é

$$m_{\text{eff}} = \frac{m_0}{1 + r_q (q'_s + q'_D) + e (q'_s - q'_D)} \quad (3.40)$$

onde

$$r_q = \frac{a_q C'_{ox}}{2e_s} n f_i, e e_s \text{ é a permissividade elétrica do silício. Aplicando a nova}$$

definição da mobilidade na equação da corrente de dreno obtém-se:

$$i_d = \frac{(q'_s - q'_D)}{1 + r_q(q'_s + q'_D) + e(q'_s - q'_D)}(q'_s + q'_D + 2) \quad (3.41)$$

Da nova expressão da corrente de dreno podemos encontrar uma nova expressão da carga no terminal de dreno em saturação em função da carga no terminal de fonte. Assim

$$q'_{Dsat} = \left[q'_s + \left(\frac{e + 1 + r_q q'_s}{e} \right) \left(1 - \sqrt{1 + \frac{2e + 4er_q(1 + q'_s)}{(e + 1 + r_q q'_s)^2} q'_s} \right) \right] \left(\frac{e}{e - 2r_q} \right) \quad (3.42)$$

e a expressão de q'_s em função de q'_{Dsat}

$$q'_s = \sqrt{1 + \frac{2}{e} q'_{Dsat} - \frac{2}{e} r_q q'_{Dsat} + \frac{4}{e} r_q q'_{Dsat}{}^2 + \frac{1}{e^2} r_q{}^2 q'_{Dsat}{}^2} - 1 + q'_{Dsat} - \frac{r_q q'_{Dsat}}{e} \quad (3.43a)$$

ou em função da corrente normalizada

$$q'_s = \sqrt{1 + i_{dsat}(1 - r_q) + \left(er_q + \frac{r_q^2}{4} \right) i_{dsat}{}^2} - 1 + \frac{e}{2} i_{dsat} - \frac{r_q i_{dsat}}{2} \quad (3.43b)$$

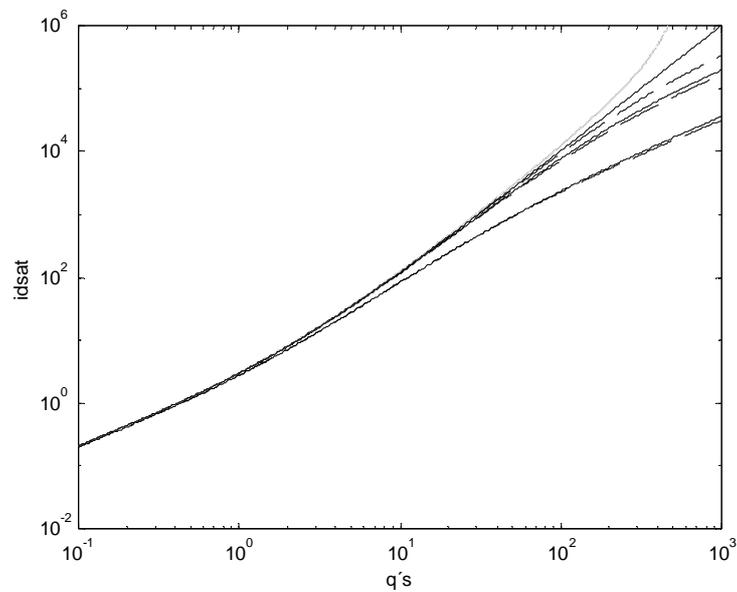


Figura 3.8a – Corrente de dreno normalizada versus carga na fonte

- - $r_q = 0$ e: $L \rightarrow \infty$ ($e = 0$), $L = 1 \mu\text{m}$ ($e = 0.0045$), $L = 100\text{nm}$ ($e = 0.045$)
 - - - - $r_q = 0.0017$ e: $L \rightarrow \infty$ ($e = 0$), $L = 1 \mu\text{m}$ ($e = 0.0045$), $L = 100\text{nm}$ ($e = 0.045$)

Dado de simulação no apêndice B

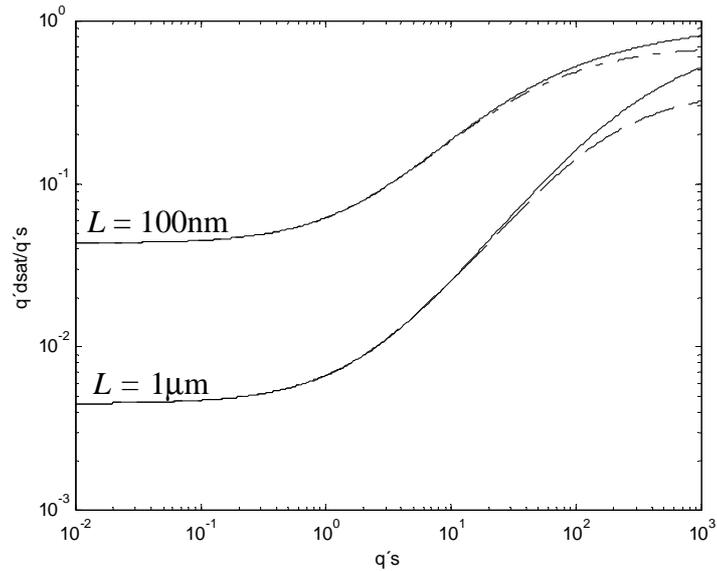


Figura 3.8b – Carga no dreno normalizada versus carga na fonte

- - - - $L = 100\text{nm}$, ($e = 0.045$ $r_q = 0.0017$) e $L = 1 \mu\text{m}$ ($e = 0.0045$ $r_q = 0.0017$)
 — - $L = 100\text{nm}$ ($e = 0.045$ $r_q = 0$) e $L = 1 \mu\text{m}$ ($e = 0.0045$ $r_q = 0$)

Dado de simulação no apêndice B

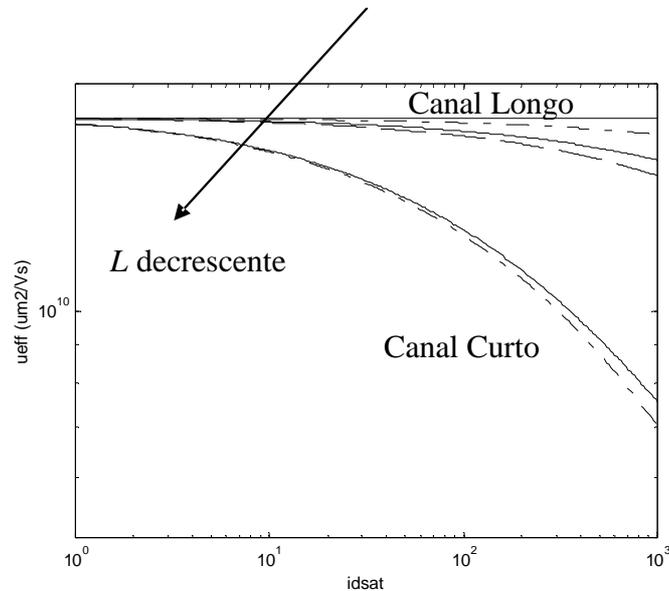


Figura 3.8c – Mobilidade efetiva versus corrente de dreno normalizada

- - $r_q = 0$ e: $L \rightarrow \infty$ ($e = 0$), $L = 1\mu\text{m}$ ($e = 0.0045$) e $L = 100\text{nm}$ ($e = 0.045$)
 - - - - $r_q = 0.0017$ e: $L \rightarrow \infty$ ($e = 0$), $L = 1\mu\text{m}$ ($e = 0.0045$) e $L = 100\text{nm}$ ($e = 0.045$)

Dado de simulação no apêndice B

Das Figuras 3.8a, 3.8b e 3.8c podemos concluir que o efeito da saturação da velocidade dos portadores em dispositivos canal curto ($L = 100\text{nm}$) é muito mais importante que o efeito do campo elétrico transversal [8]. A contribuição para degradação da mobilidade devido ao campo elétrico transversal independe do comprimento do canal, contribuindo em toda a faixa de comprimentos do canal, dependendo da tecnologia e da corrente. O efeito relativo do campo elétrico transversal começa a se tornar importante quando o comprimento do canal aumenta. Com $L = 2.6\mu\text{m}$ em uma tecnologia de 100nm , $e=r_q = 0.0017$ e então ambos efeitos passam a ter contribuições de valores próximos na degradação da mobilidade. Como utilizaremos transistores com comprimento de canal bem inferiores a $1\mu\text{m}$, é aceitável que consideremos que a degradação da mobilidade devido ao campo transversal tenha pouca influência na equação da corrente quando comparada ao efeito da saturação de velocidade.

Como pudemos observar, à medida que reduzimos o comprimento do canal do transistor, se mantivermos constantes os potenciais nos terminais do dispositivo, o campo elétrico aplicado se torna bem elevado. Esse fato faz com que a velocidade dos portadores passe a não mais se comportar linearmente com aumentos no campo elétrico.

As expressões de transcondutâncias e capacitâncias derivadas no capítulo 2 para transistores canal longo foram modificadas nesse capítulo para incorporar tal efeito em sua formulação, quantificada pelo parâmetro e .

A degradação da mobilidade devido ao campo elétrico transversal, embora seja um fenômeno de suma importância à medida que aumentamos o potencial de porta, tem seu efeito mascarado pela velocidade de saturação dos portadores, podendo então, para efeito deste projeto, ser desconsiderada.

Esses resultados serão importantes no projeto de amplificadores, que será tratado no capítulo 5.

Capítulo 4

FIGURAS DE MÉRITO EM AMPLIFICADORES PARA ALTAS FREQUÊNCIAS

4.1 – Considerações gerais

Na performance de amplificadores de baixo ruído (LNA) para RF, algumas figuras de mérito devem ser consideradas, entre elas, resposta em frequência, linearidade, potência consumida e ruído introduzido pelo amplificador

4.2 – Ruído no transistor MOS e figura de ruído NF (noise figure)

A fonte de contribuição de ruído mais significativa é dada por aquele ruído produzido no canal do MOSFET. Em [2], é demonstrado que o ruído do canal pode ser modelado como uma fonte de corrente conectada entre os terminais de dreno e fonte com densidade espectral de corrente dada por

$$\overline{I_n^2} = \frac{4kTm|Q_I|}{L^2} \quad (4.1)$$

onde k é a constante de Boltzmann, T é a temperatura(K) e Q_I é a carga total de inversão. A equação (4.1) é válida em todo o regime de inversão. O ruído térmico do MOSFET é equivalente a um ruído produzido por uma transcondutância $G_{N,th}$ cujo valor é

$$G_{N,th} = \frac{m|Q_I|}{L^2} = g_{ms} \frac{Q_I}{Q_{IS}WL} = g_{ms} \quad (4.2)$$

onde $g = 1$ para $V_{DS} = 0$. Em saturação, $g = 1/2$ em inversão fraca e $g = 2/3$ em inversão forte. Assim, a expressão da densidade espectral do ruído térmico em inversão forte, saturação é

$$\overline{I_n^2} = 4kT \frac{2}{3} g_{ms} \quad (4.3)$$

Em transistores canal curto, campos elétricos elevados dão origem aos chamados portadores quentes, podendo ser o ruído térmico de 2 a 5 vezes maior que o ruído em transistores longos [2,6,21].

Outra fonte de ruído importante em circuitos RF é o chamado ruído induzido na porta [2,6,15]. As flutuações de potencial do canal devido ao ruído térmico são acopladas ao terminal de porta através da capacitância de óxido [2,6], dando origem à corrente de porta, denominada de ruído induzido na porta. Tal efeito pode ser modelado a partir do conhecimento do modelo não quasi-estático do MOSFET [3].

Em [3] a transimpedância entre porta e fonte z_{gs} do MOSFET é escrita

$$-z_{gs} = \frac{1}{j\omega C_{gs}} \left(\frac{1 + j\omega t_1}{1 + j\omega t_2} \right) \quad (4.4)$$

onde t_1 e t_2 são constantes de tempo associadas a efeitos não quasi-estáticos [3].

Admitindo que $\omega t_2 \ll 1$, a aproximação $\frac{1}{1 + j\omega t_2} \approx 1 - j\omega t_2$ pode ser aplicada e a equação

(4.4) é reescrita como

$$-z_{gs} \approx \frac{1}{j\omega C_{gs}} + \frac{t_1 - t_2}{C_{gs}} \quad (4.5)$$

onde t_1 e t_2 , assumindo que o transistor esteja operando em inversão forte e saturação, são dadas [3] por

$$t_1 = \frac{1}{\omega_0} \frac{4}{15} \frac{1}{\sqrt{i_{dsat}}} \quad (4.6a)$$

$$t_2 = \frac{1}{w_0} \frac{2}{15} \frac{1}{\sqrt{i_{dsat}}} \quad (4.6b)$$

onde $w_0 = \frac{mf_t}{L^2}$. Com o uso de (4.5), (4.6a) e (4.6b), a componente resistiva da transimpedância z_{gs} é

$$-R_{gs} = \frac{1}{5} \frac{n}{g_{ms}} \quad (4.7)$$

O ruído induzido de porta é modelado como o ruído de um resistor ôhmico cuja densidade espectral é

$$\overline{I_{gs}^2} = 4kT \left(\frac{5g_{ms}}{n} \right) \quad (4.8)$$

A Figura 4.1 representa o circuito equivalente entre porta e fonte do MOSFET quando os efeitos não quasi-estáticos são incluídos [2,6]

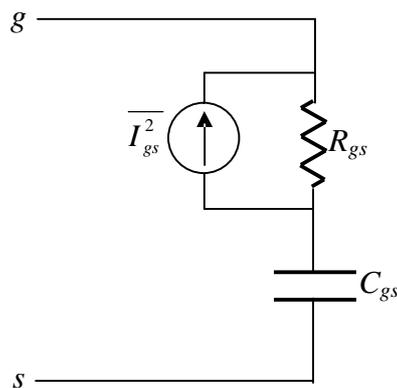


Figura 4.1 – Circuito equivalente porta-fonte do MOSFET

A contribuição do ruído induzido de porta no ruído total do MOSFET pode ser calculada utilizando as equações (4.3) e (4.8) em conjunto com o circuito equivalente de ruído da Figura 4.1. Para um amplificador de estágio simples, a corrente resultante devido

ao ruído induzido de porta entre o terminal de fonte e dreno pode ser desprezada em comparação com a componente do ruído térmico desde que o transistor opere em frequências inferiores a W_T , o que é uma realidade em nosso espaço de projeto.

Outros tipos de ruído aparecem no transistor MOS, porém, em aplicações de alta frequência, são mascarados pelo ruído térmico e o ruído induzido de porta descritos anteriormente.

Uma figura de mérito importante para avaliação da performance de sistemas é a figura de ruído (NF). A figura de ruído é uma medida da degradação da razão sinal-ruído introduzida pelo sistema. A figura de ruído pode ser definida como a razão entre o ruído total na entrada do amplificador e o ruído na saída devido exclusivamente à fonte de entrada, expressa em dB. Quanto maior for a degradação do sinal devido ao sistema, maior será a sua figura de ruído.

Caso o sistema não introduza nenhum ruído, então o ruído total na saída do sistema terá sua origem na fonte do sinal, e assim a figura de ruído será 0dB.

4.3 – Frequências de transição (W_T) e de ganho de potência unitário (W_{MAX})

Na determinação do ganho de corrente, a porta do transistor é excitada por uma fonte de corrente ideal. Tal imposição cancela o efeito da resistência de porta (r_g) na resposta em frequência do ganho de corrente. Assim, a frequência de ganho de corrente unitário do transistor intrínseco [2,3,6] é

$$W_T = \frac{g_{mg}}{C_{gs} + C_{gb}} \quad (4.9)$$

Um valor importante que deve ser mencionado é o valor máximo que W_T pode atingir para uma dada tecnologia. É bem conhecido que, para transistores canal longo em inversão forte, $C_{gs} \rightarrow \frac{2}{3}C'_{OX}WL$ e $C_{gb} \ll C_{gs}$. Com a inclusão da saturação da velocidade dos portadores, C_{gs} tende a $C'_{OX}WL$ em inversão fortíssima e em saturação. Assim, utilizando a relação (3.16) que representa o máximo valor de transcondutância para uma dada tecnologia e (4.9), a máxima frequência de corte intrínseca do transistor será

$$f_T = \frac{v_{\text{lim}}}{2\rho L} \quad (4.10)$$

A expressão (4.10) representa um limite assintótico para a máxima frequência de transição do MOSFET.

A escolha de uma frequência de transição apropriada é essencial no projeto de amplificadores RF. Usualmente, a frequência de transição do MOSFET deve ser da ordem de 4 ou mais vezes a frequência de operação do amplificador [3,24]. Obedecido este critério, o projetista ainda tem alguns graus de liberdade tais como nível de inversão e comprimento do canal. A Figura 4.2 ilustra a dependência da frequência de transição com a corrente de saturação normalizada, para diversos comprimentos de canal em uma tecnologia 100nm. Para o traçado das curvas, consideramos que a soma das capacitâncias $C_{gs} + C_{gb} = C_{OX}$, o que é válido conforme foi mostrado na seção 3.3.2. Outra consideração importante é a da utilização de UCCM para determinar a relação entre o nível de inversão e a tensão de “*over-drive*” de porta, mostrada na Figura 4.2b. Nas figuras, os círculos indicam, para cada comprimento do canal, $i_{dsat} = I / e^2$, o valor no qual a frequência de transição do dispositivo é igual à metade do valor máximo dado na relação (4.10). É importante observar que, aumentos de corrente acima do valor dado por $i_{dsat} = I / e^2$ representam um gasto de corrente que se traduz em variações muito pequenas de f_T .

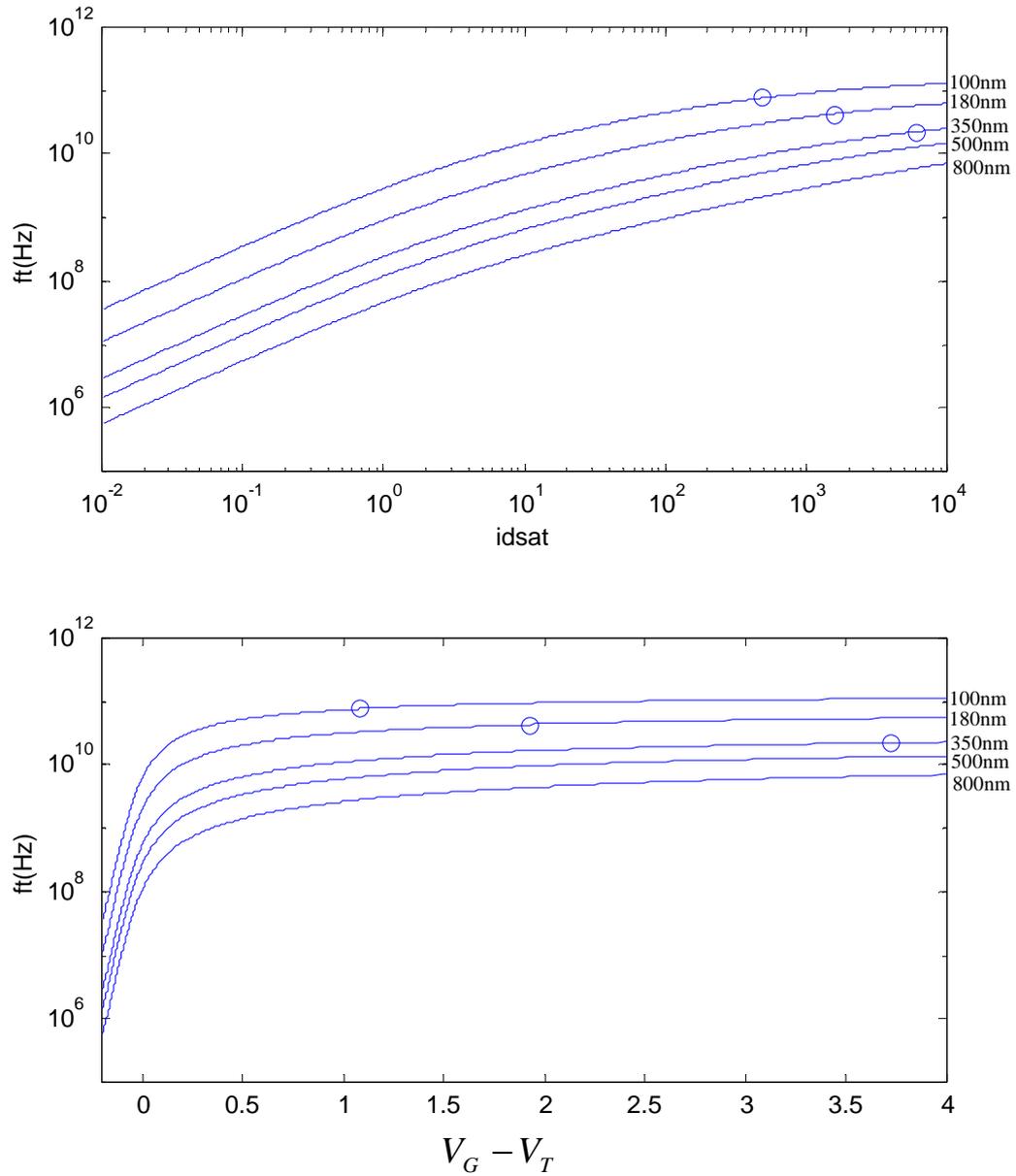


Figura 4.2 – (a) Frequência de corte intrínseca versus i_{dsat} e (b) frequência de corte intrínseca versus $V_G - V_T$ em tecnologia 100nm

Dados de simulação no apêndice B

Também podemos obter a razão entre a máxima potência na carga casada (P_L) e a potência de entrada (P_{IN}) e obter o valor de ω_{MAX} que será o valor da frequência na qual a razão entre as duas potências terá valor unitário. Com base em simplificações adotadas em [6] é possível mostrar que

$$\left| \frac{P_L}{P_{in}} \right| = 1 @ W_{MAX} \approx \frac{1}{2} \sqrt{\frac{W_T}{r_g C_{gd}}} \quad (4.11)$$

onde r_g , a resistência série de porta, representa o único elemento dissipativo do circuito de entrada.

Adotaremos como referência de projeto o parâmetro W_T . Ele apresenta uma maior facilidade de modelagem por se referir a características intrínsecas do transistor, como a capacitância C_{gs} e a transcondutância g_{mg} . Também estamos especificamente interessados no projeto de amplificadores RF. Neste caso, o parâmetro importante do MOSFET a ser considerado na resposta em frequência do amplificador é W_T .

4.4 – IIP3 e ponto de compressão

O *IIP3* representa a potência de entrada associada ao ponto de interceptação extrapolado onde a potência do harmônico de terceira ordem se iguala à potência do sinal desejado [6]. *IIP3* está fortemente ligado à tensão de *overdrive* do transistor ($V_G - V_T$) ou ao nível de inversão i_f , e tem seu valor diminuído à medida que o comprimento do canal é diminuído devido ao efeito da saturação da velocidade dos portadores contribuir para o aumento da não linearidade do amplificador. Melhoras no *IIP3* geralmente são obtidas com maior gasto de corrente ou reduções no ganho através de realimentação.

O ponto de compressão de 1dB (*CP*) é o valor máximo que o sinal de saída pode atingir com um nível de distorção aceitável. A Figura 4.3 exemplifica graficamente o *IIP3* e o *CP*.

O ponto de compressão de 1dB e o ponto de interceptação de terceira ordem são comumente normalizados em relação a 1 dBm, onde a potência de 1mW é dissipada numa carga de 50Ω. Assim

$$dBm = 20 \log(V_{out}) - 10 \log(0.05) \quad (4.12)$$

onde V_{out} é a tensão de saída do dispositivo.

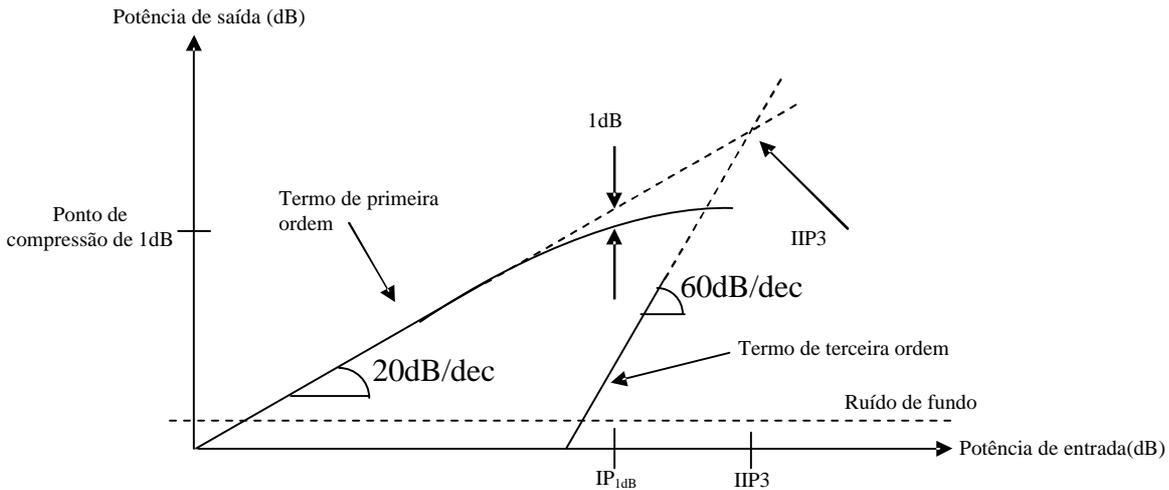


Figura 4.3 – Ponto de compressão de 1dB e ponto de interceptação de terceira ordem

As figuras de mérito apresentadas neste capítulo qualificarão a performance de amplificadores para alta frequência e serão os requisitos de projeto os quais teremos que alcançar no capítulo 5, onde projetaremos um amplificador para RF. A frequência de transição é um requisito de projeto muito importante. Entre outras funções ela determina se o modelo quasi-estático pode ser utilizado ou se o modelo não quasi-estático deve ser usado.

Dentre ruídos apresentados, os que apresentam maior importância são o ruído induzido de porta e o ruído térmico. Como mostrado anteriormente, na situação em que iremos projetar o amplificador (alta frequência e comprimento curto de canal), o ruído induzido de porta é mascarado pelo ruído térmico, e pode ser desprezado.

No capítulo 5 usaremos os conceitos apresentados nos capítulos 3 e 4 para projetar um amplificador de estágio simples para alta frequência.

Capítulo 5

APLICAÇÃO: PROJETO DE UM AMPLIFICADOR RF DE BAIXO RUIDO

Em aplicações RF, duas configurações de amplificadores são geralmente utilizadas: *fonte comum* e *porta comum*. Tais configurações apresentam entre outros aspectos, ganho DC e f_T elevados, impedância de entrada controlável através da transcondutância e ainda figuras de ruído condizentes com aplicações de baixo ruído. Essas características fazem com que essas duas configurações sejam adequadas para implementação de amplificadores para circuitos RF, onde a resposta em frequência, o ganho, o ruído e a linearidade do amplificador são fatores decisivos. Obviamente todos os requisitos de projeto acima estão de certa forma interligados, o que torna o projeto delicado em termos de desempenho, quando dois requisitos conflitantes, como por exemplo a resposta em frequência e o ganho, são requeridos. Neste capítulo será desenvolvida uma metodologia de projeto baseada numa ferramenta gráfica de projeto MOSVIEW [24] com a inclusão da saturação da velocidade dos portadores. Iremos exemplificar a metodologia com um projeto de amplificador porta comum, e verificaremos a adequação da metodologia ao projeto através de simulações do amplificador em SMASH [25]

5.1 - Amplificador porta comum

Suponhamos um amplificador *porta comum* representado de forma simplificada conforme a Figura 5.1, onde vamos supor que a fonte de entrada V_{IN} contém nível DC adequado à polarização do transistor na região de corrente de dreno saturada.

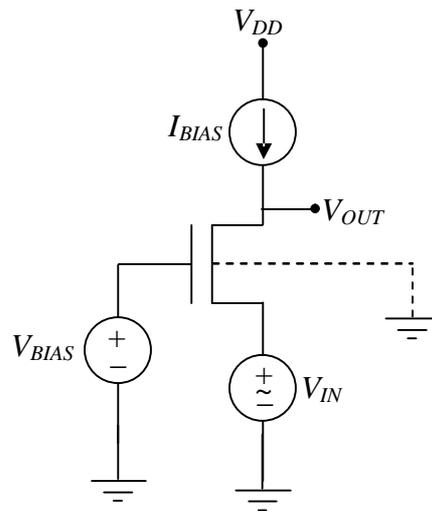


Figura 5.1 – Amplificador porta comum

O ganho DC do amplificador é dado por:

$$A_{V0} = \frac{g_{ms}}{g_{ds}} \quad (5.1a)$$

O amplificador porta comum possui uma impedância de entrada de valor $1 / g_{ms}$; portanto g_{ms} é o parâmetro a ser dimensionado para fins de casamento de impedâncias. Substituindo as expressões de g_{ms} e g_{ds} , (3.18) e (3.19), em (5.1a), o ganho A_{V0} em função da corrente de normalização é

$$A_{V0} = \frac{g_{ms}}{I_D} V_E L \quad (5.1b)$$

mostrado na Figura 5.2, em função da corrente de normalizada i_{dsat} . Observar que, para os dados apresentados, $V_E L = 1V$ e, portanto, o ganho máximo é igual a 40 (32dB) e ocorre em inversão fraca, onde $g_{ms}/I_D = 1 / f_t$.

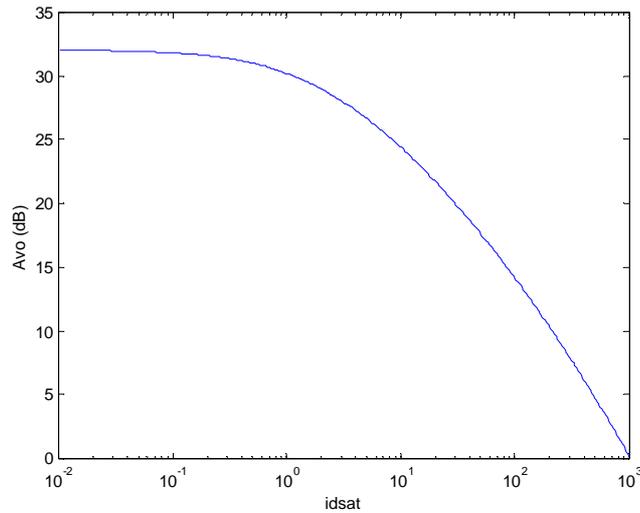


Figura 5.2 – Ganho DC do amplificador porta comum x corrente de dreno normalizada com $L = 100\text{nm}$

Dados de simulação no apêndice B

A figura de ruído é definida como a razão entre SNR_{IN} por SNR_{OUT} expressa em dB, onde SNR_{IN} e SNR_{OUT} são respectivamente a razão sinal ruído na entrada do amplificador e a razão sinal ruído na saída do amplificador. Com as equações (4.3) e (4.8), o circuito equivalente de ruído da Figura 4.1, e o circuito de pequenos sinais simplificado do transistor MOS, onde apenas estarão presentes a transcondutância de fonte e a capacitância C_{gs} , pode-se mostrar que para frequências onde $\omega / \omega_T < 1$, o ruído térmico terá muito maior importância que o ruído induzido na porta, podendo ser desprezado no cálculo do ruído total. Considerando que o ruído produzido na entrada do amplificador porta comum será o ruído térmico produzido pela impedância de saída do estágio anterior então teremos o sistema apresentado pela Figura 5.3 \mathfrak{B}_{AMP}

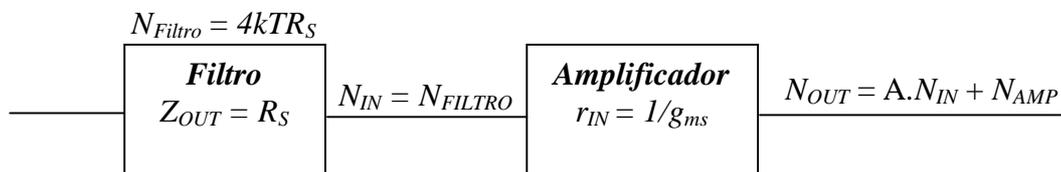


Figura 5.3 – Figura de ruído no amplificador porta comum

Referindo o ruído do filtro à saída do amplificador temos

$$F = \frac{\overline{I_n^2} + A_{V0} 4kTR_S g_{ms}^2}{A_{V0} 4kTR_S g_{ms}^2} = \frac{4kTg_{ms} + A_{V0} 4kTR_S g_{ms}^2}{A_{V0} 4kTR_S g_{ms}^2}$$

$$NF = 10 \log \left(1 + \frac{g}{A_{V0} R_S g_{ms}} \right) \text{ dB} \quad (5.2)$$

onde $\overline{I_n^2}$ é o ruído térmico e r_{IN} é a impedância de entrada do amplificador, Z_{OUT} é a impedância de saída do estágio anterior, no caso de um circuito *RF* um filtro passa banda. Assumindo o casamento de impedâncias ($R_S g_{ms} = 1$) entre os dois estágios interconectados a figura de ruído se resume em:

$$NF = 10 \log (1 + g/A_{V0}) \quad (5.3)$$

Com um comprimento de 100nm, o fator γ deve ser ajustado, aumentando a figura de ruído, devido aos portadores quentes podendo alcançar valores até cinco vezes maiores, uma vez que a principal contribuição do ruído no transistor MOS vem do ruído térmico.

5.2 – Diretrizes para projeto de amplificadores de estágio simples

5.2.1 – Projeto com comprimento do canal mínimo

Em aplicações *RF* a impedância de entrada é uma especificação do projeto. O amplificador porta comum tem esse parâmetro facilmente controlável através da transcondutância de fonte. Seu valor é $R_{IN} = 1 / g_{ms}$. Em um circuito *RF*, normalmente o amplificador de baixo ruído é conectado após um filtro passa banda. É importante que o amplificador apresente impedância de entrada casada com a saída do filtro para maximizar a transferência de potência entre os dois estágios.

Circuitos *RF* geralmente utilizam o menor comprimento do canal realizável pela tecnologia. Isso não é uma condição necessária de projeto, mas quando empregada,

maximiza a frequência de transição do circuito. A frequência de operação de um amplificador RF para uma aplicação GSM1800 é de 1.8 GHz. Esse valor servirá como base para a frequência de operação de nosso amplificador. Para que o modelo quasi-estático do MOSFET possa ser empregado, a f_T do transistor deve ser quatro ou mais vezes maior que a frequência de operação do amplificador [24]. Assim para operação em 1.8GHz, $f_T \approx 7.2$ GHz. A frequência de transição é função direta da transcondutância e seu valor pode ser ajustado através da polarização do transistor. A expressão (4.10) mostra o máximo valor da frequência de corte intrínseca do transistor em função do comprimento do canal. Outro parâmetro importante é o ganho do amplificador. Um amplificador de baixo ruído precisa de um certo ganho de maneira que o sinal seja de amplitude muito maior que o ruído que outros estágios virão a introduzir no sistema. Em aplicações GSM1800 este ganho é da ordem de 15dB.

Com a impedância de entrada fixada em 50Ω , que é muito utilizada em circuitos RF, utilizando L_{MIN} como comprimento do canal, vamos variar o nível de inversão de maneira a obter a largura do canal necessária para atender o requisito de $R_{IN}=50\Omega$ e os conseqüentes valores de I_D e f_T . Utilizando as expressões abaixo e variando o nível de inversão, obtemos valores da corrente de polarização I_D . Uma vez que o valor da transcondutância é fixado em 20mS, podemos extrair a largura do canal W e a frequência de corte intrínseca do transistor descritos na tabela 5.1

$$\frac{g_{mg}}{I_D} = \frac{2(\sqrt{1+i_{dsat}} - 1)}{n\hat{f}_t i_{dsat}} \left(1 - \frac{e^{\sqrt{1+i_{dsat}} - 1}}{2(1+e^{\sqrt{1+i_{dsat}}})} \right) \left(1 - \frac{e^{-\frac{i_{dsat}}{\sqrt{1+i_{dsat}} + \frac{e}{2}i_{dsat}}}}{2} \right)$$

$$i_{dsat} = \frac{I_{Dsat}}{I_S} \quad I_S = mnC'_{OX} \frac{\hat{f}_t^2 W}{2 L} \quad f_T = \frac{g_{ms}/n}{2pC'_{OX} WL}$$

Tabela 5.1 – Parâmetros do amplificador *porta comum* com $g_{ms} = 20\text{mS}$
e $L = L_{min} = 100\text{nm}$

i_{dsat}	$W(\mu\text{m})$	$I_D(\text{mA})$	$g_{ds}(\text{mS})$	$Ganho(\text{dB})$	$f_T(\text{GHz})$
∞	14.5	∞	∞	$-\infty$	160
5000	19	74.33	74.33	-11.78	120
500	29	11.5	11.5	4.76	77.8
50	67.7	2.63	2.63	17.62	34
5	239	0.92	0.92	26.7	9.6
0.5	1451	0.56	0.56	31	1.58

Dados de simulação no apêndice B

Da tabela 5.1 observa-se que fixando a resistência de entrada, quanto maior o nível de inversão utilizado, maior será a frequência de corte intrínseca do transistor, e menor será o ganho DC. Variando-se o nível de inversão a largura do canal tem que ser ajustada para que g_{ms} se mantenha constante. Quanto maior o for o nível de inversão, menor terá que ser a largura do canal para que esta condição seja verificada. Podemos notar ainda que um nível de inversão muito elevado leva a uma corrente de polarização também elevada, e para o caso de $i_{dsat} = 5000$ uma corrente de 74,3 mA é necessária. Por outro lado, se utilizarmos um nível de inversão muito baixo, apesar de obter um ganho DC elevado, a resposta em frequência do circuito será prejudicada. É o que acontece com $i_{dsat} = 0.5$, onde nessa situação a corrente de polarização é bem reduzida e a largura do canal é elevada. Como pode-se perceber, operações em inversão fraca levam a valores ótimos de ganho DC e corrente, porém a área de silício utilizada é alta e a frequência de corte intrínseca é baixa. Já em inversão forte, a resposta em frequência e a área de silício são ótimas, mas o consumo de corrente será muito alto e o ganho insuficiente para uma aplicação GSM1800. O ponto onde $i_{dsat} = 1/\epsilon^2$ equivale a uma corrente normalizada de 500. Note que nessa situação, o ganho DC seria insuficiente para atender os requisitos de projeto, embora apresente uma ótima f_T . Os valores de i_{dsat} que atendem simultaneamente as especificações de ganho e frequência encontram-se, aproximadamente, no intervalo entre $5 < i_{dsat} < 50$.

Uma outra maneira de examinar a performance de amplificadores de baixo ruído é apresentada nas Figuras 5.4a, 5.4b e 5.4c. Elas representam o comportamento do ganho, da frequência de corte intrínseca e do consumo de corrente em função da largura do canal do transistor, mantendo constantes a impedância de entrada e o comprimento do canal.

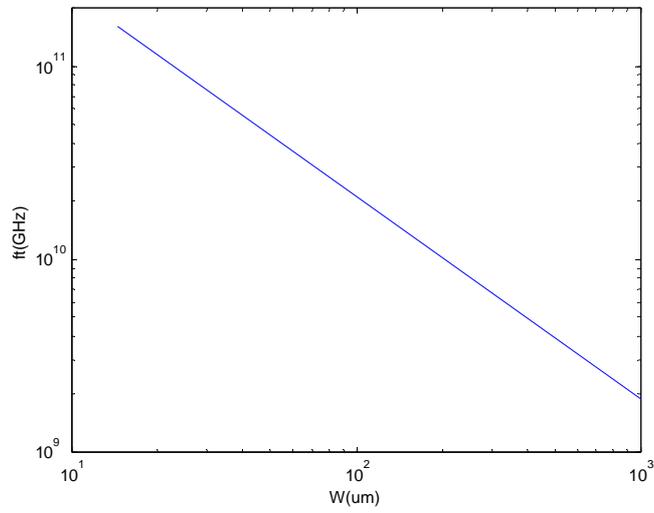


Figura 5.4a – Frequência de corte intrínseca versus largura do canal

Dados de simulação no apêndice B

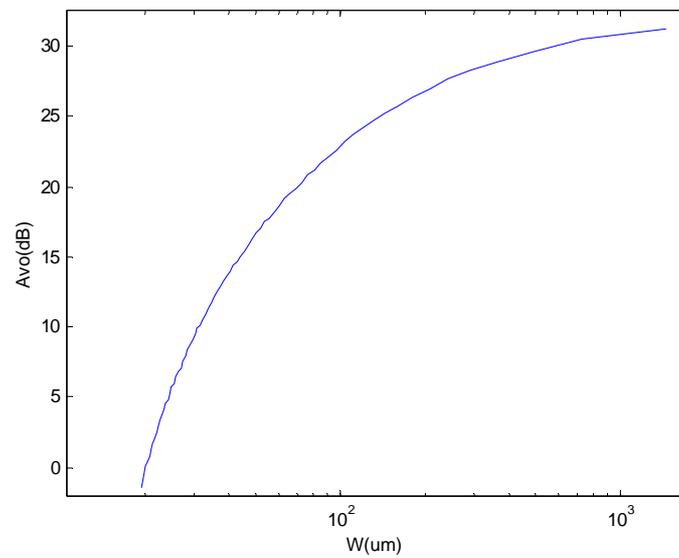


Figura 5.4b – Ganho DC versus largura do canal

Dados de simulação no apêndice B

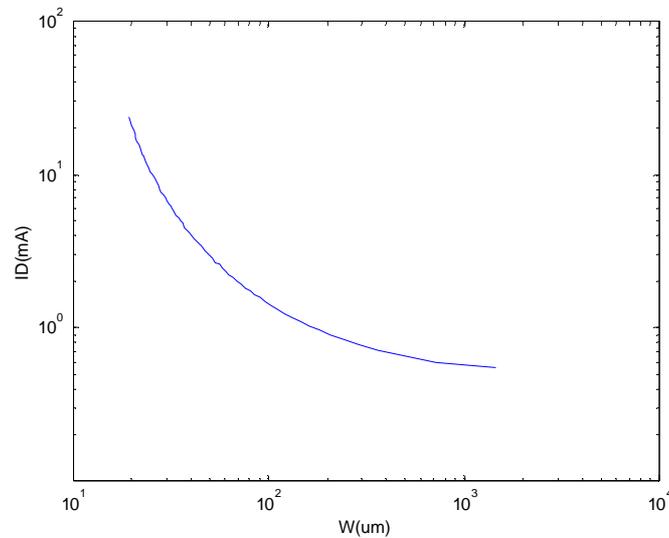


Figura 5.4c – Consumo de corrente versus largura do canal
Dados de simulação no apêndice B

5.2.2 – Projeto com comprimento do canal como grau de liberdade

Outra maneira de se projetar o amplificador é adotando o comprimento do canal como grau de liberdade. Para avaliar a performance do amplificador podemos, por exemplo, levantar as curvas de ganho e frequência de transição com o nível de inversão constante.

Para g_{ms} constante, as variações de A_{vo} e de f_T com níveis de inversão constantes em função do comprimento do canal são ilustradas nas Figuras 5.5a e 5.5b. As curvas tracejadas ilustram a situação onde a velocidade de saturação dos portadores é infinita. Note que em inversão moderada/fraca, a saturação de velocidade dos portadores não é importante, distorcendo muito pouco as curvas de ganho e frequência. Quando polarizamos o transistor em inversão forte, as curvas tracejadas apresentam uma variação maior quando comparadas com o transistor “canal longo”(curvas sólidas). Note que com um nível de inversão igual a 1024, um transistor com comprimento do canal de 1μm apresenta praticamente a mesma performance com ou sem a inclusão do efeito de saturação de velocidade. O ganho DC, que num transistor canal longo cresce linearmente com o comprimento do canal, não mais obedece essa propriedade quando a velocidade de saturação é incluída. O mesmo ocorre com a f_T do transistor que, no transistor canal longo

crece com o inverso do quadrado do comprimento do canal ($f_T \propto 1 / L^2$) para nível de inversão constante.

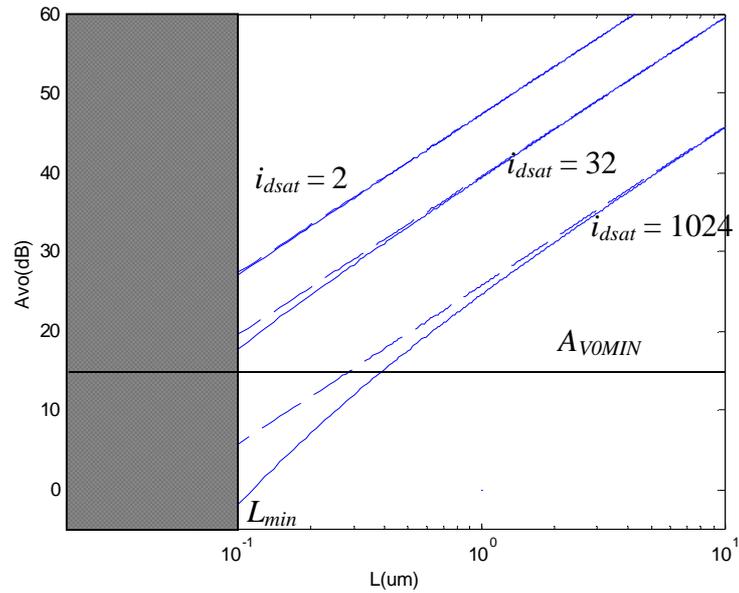


Figura 5.5a – $A_{v0} \times L$

- - Sem a inclusão do efeito da saturação da velocidade dos portadores
- - Com a inclusão do efeito da saturação da velocidade dos portadores

Dados de simulação no apêndice B

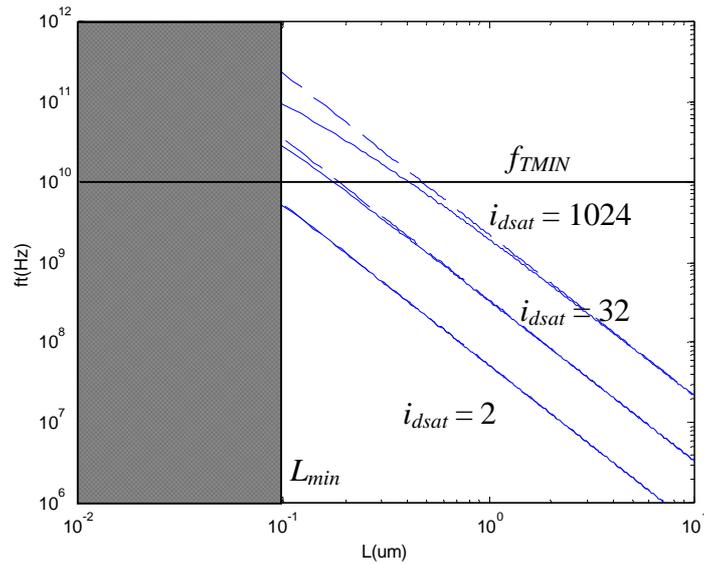


Figura 5.5b – $f_T \times L$

- - Sem a inclusão do efeito da saturação da velocidade dos portadores
- - Com a inclusão do efeito da saturação da velocidade dos portadores

Dados de simulação no apêndice B

Da Figura 5.5a, fixando-se um valor de ganho e i_{dsat} , obtemos o comprimento do canal necessário para atender aos requisitos de projeto. Da expressão do ganho A_{VO} (5.1b) calculamos o valor da razão entre g_{ms} e I_D que indicara qual a largura do canal que se adapta ao projeto. Conseqüentemente obtemos o valor da corrente de polarização e da frequência de transição. Podemos ainda realizar o processo inverso, partindo de especificações de corrente normalizada, f_t e L_{min} , e de maneira semelhante obter os valores de A_{VO} , W e I_D .

5.3 – Exemplo de projeto usando MOSVIEW

O MOSVIEW [24] é uma ferramenta gráfica utilizada no projeto de transistores para circuitos analógicos MOS. Ela é baseada no modelo ACM e portanto é válida em todas as regiões de operação. Sua função é permitir ao usuário visualizar e explorar o espaço de projeto, a fim de determinar as dimensões e as características do transistor, a partir de um conjunto de especificações e parâmetros tecnológicos. A inclusão da saturação da velocidade dos portadores foi feita nesta ferramenta para o caso especial de um amplificador elementar através da modificação das equações de ganho e frequência de transição. Desta forma, a ferramenta pode ser utilizada para transistores com comprimento de canal menores, onde a saturação da velocidade é importante.

Escolheremos por projetar um amplificador *porta comum*; assim, teremos controle direto sobre a impedância de entrada através do valor de g_{ms} . Fixaremos então a impedância de entrada do amplificador em $R_{IN} = 50\Omega$ e uma frequência de corte intrínseca f_T tal que $8 \leq f_T \leq 20\text{GHz}$. Também iremos limitar o valor da corrente de polarização a 10mA e desejamos ainda um ganho DC superior a 20dB. Tais valores estão bem próximos das exigências feitas por aplicações GSM (Global System for Mobile Communication) com frequência de operação de 1.8GHz, onde ainda são incluídos níveis de ruído e linearidade, que apresentaremos como resultados conseqüentes das demais imposições. Assim, das curvas de A_{VO} e f_T em função de L traçamos então o espaço de projeto dado pela Figura 5.6.

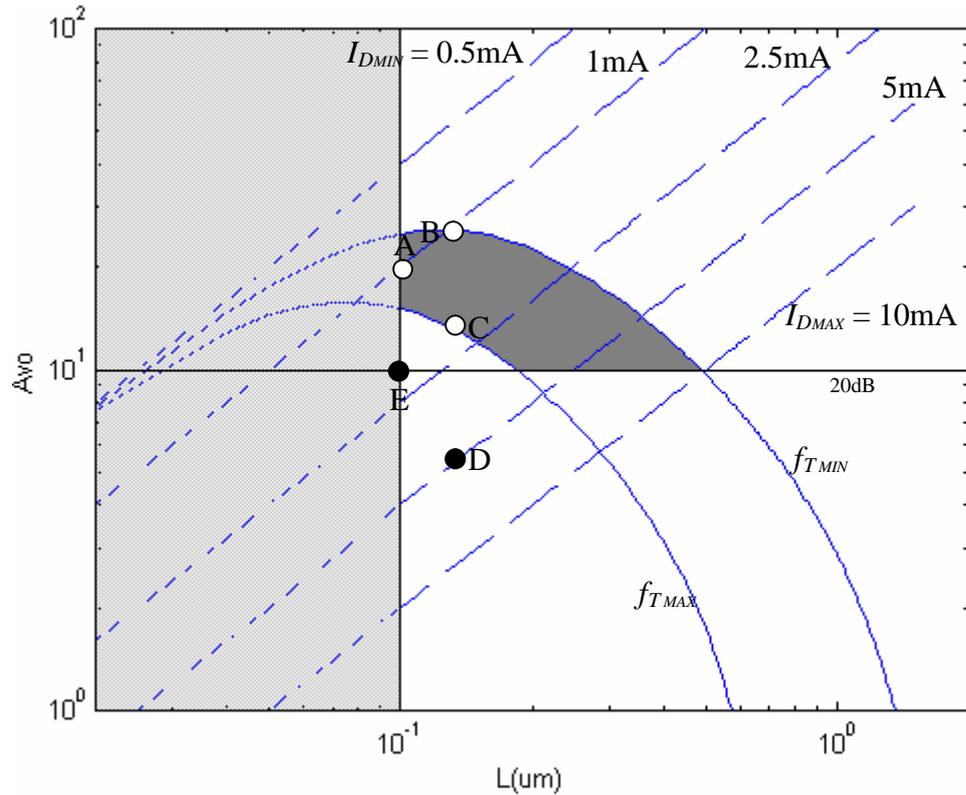


Figura 5.6 – Ganho DC versus comprimento do canal com $f_{TMIN} = 8\text{GHz}$ e $f_{TMAX} = 20\text{GHz}$
Dados de simulação apêndice B

A condutância de saída do MOSFET é modelada pela expressão $g_{ds} = \frac{I_D}{V_E L}$ e o ganho $A_{V0} = \left(\frac{g_{ms}}{I_D} \right) V_E L$. Portanto, para uma corrente constante, o ganho do circuito será proporcional a L . As linhas tracejadas representam então o ganho para corrente de polarização constante. O valor de I_{DMIN} é o valor da corrente de polarização quando o transistor opera em inversão fraca ($g_{ms} \rightarrow I_D / f_t$) e, portanto, representa a menor corrente que atende a especificação de $g_{ms} = 1/50$. I_{DMAX} representa o limite superior do consumo de corrente e também a corrente que leva a uma maior frequência de operação a L constante. O área sombreada na Figura 5.6 representa uma parte da solução que requer um comprimento de canal inferior a 100nm; portanto, não pode ser implementado em tecnologia 100nm. As curvas identificadas por f_{TMIN} e f_{TMAX} representam os limites de ganho entre a máxima e mínima f_T . A linha onde $A_{V0} = 10$ representa o ganho mínimo permitido no projeto. A solução do problema será dada pela intersecção do conjunto de

especificações, levando a um conjunto de soluções possíveis, representada pela área sombreada entre as curvas de máxima e mínima f_T .

Se o comprimento do canal é aumentado enquanto o nível de inversão e a corrente de dreno são fixados, a largura do canal deve aumentar proporcionalmente ao comprimento do canal para manter a razão de aspecto constante. É a situação ilustrada pelos pontos **A** e **B**. Desta maneira a área de *gate* crescerá com o quadrado do comprimento do canal e a frequência de transição terá seu valor reduzido, ao passo que teremos um ganho DC mais elevado. O ponto **C** apresenta uma solução onde a f_T está maximizada. Por sua vez o ponto **B** soluciona o problema com um valor do ganho DC maximizado. Note que por termos como requisito de projeto g_{ms} constante, tal imposição torna $WL = \text{área de gate}$ também constante ao longo das curvas de f_T .

Se a corrente de dreno é aumentada enquanto o nível de inversão e o comprimento do canal são fixados, então, a razão de aspecto, a largura do canal e a área de *gate* também aumentarão proporcionalmente aos aumentos na corrente de dreno. Tal situação é ilustrada pelos pontos **B**, **C** e **D**. Note que o ponto **D** representa um ponto fora do espaço de projeto, onde o ganho DC será inferior a 20dB, porém uma solução onde teremos f_T a f_{TMAX} especificada.

O ponto **E**, embora se encontre fora do espaço de projeto, também pode ser considerado como uma solução do problema caso f_T superior a f_{TMAX} for admitida no projeto. À medida que escolhemos pontos onde o ganho DC tem seu valor menor, ganhamos em resposta em frequência. Assim no ponto **E** o ganho DC será de 20 dB e teremos uma f_T superior àquela projetada, com uma corrente de polarização de 2mA.

De qualquer ponto do gráfico podem ser extraídos os parâmetros restantes para completar o projeto do amplificador. Extrai-se do gráfico o ganho DC, o comprimento do canal e a corrente de polarização utilizada.

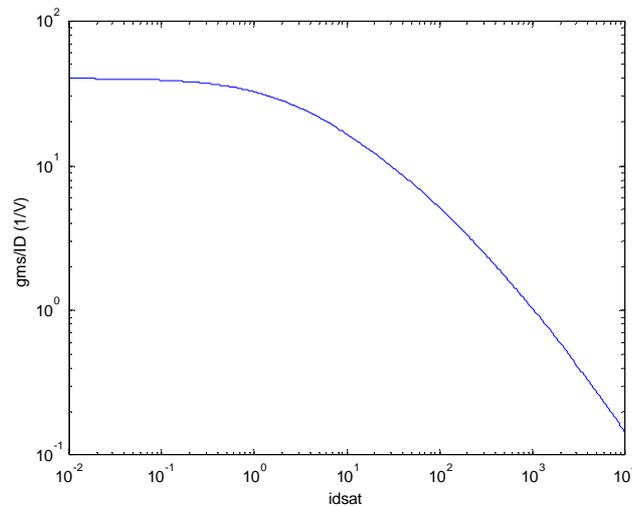


Figura 5.7 – Razão de transcondutância de fonte por corrente para $L = 100\text{nm}$

Uma vez selecionada uma solução (L , I_D , A_{V0}) do espaço de projeto para uma dada g_{ms} , então, da curva g_{ms}/I_D obtém-se o valor de i_{dsat} e, conseqüentemente, o valor da largura do canal W .

Optando pelo ponto E onde o ganho DC é de 20 dB, o comprimento do canal de aproximadamente 100nm e a corrente de polarização de 2mA, teremos como resultantes um nível de inversão $i_f = 44$, uma largura do canal $W=71\mu\text{m}$ e uma $f_T \approx 26\text{GHz}$. Da expressão (4.3) o ruído térmico é aproximadamente $\overline{I_n} \approx 25.7 \frac{\text{pA}}{\sqrt{\text{Hz}}}$ com uma figura de ruído equivalente $NF = 0.8\text{dB}$ para um valor de $g = 2$ [21].

Nas simulações, adicionamos uma carga de 0.1pF à saída do amplificador, a qual representa um valor típico utilizado em circuitos RF, representando o próximo estágio a ser conectado, como por exemplo um mixer [11]. Utilizamos o modelo BSIM 3v3 [23] implementado no simulador SMASH [25] para tecnologias preditas de 100nm listadas no apêndice A. A resposta em frequência é mostrada na Figura 5.8.

Na Figura 5.8, $A_{V0} = 23\text{dB}$ contra um ganho de 20 dB projetado. Esta discrepância se deve a imprecisões no valor de V_E , suposto igual 10V/ μm . Conforme mostrado na Figura 3.4, a transcondutância de fonte simulada com o modelo BSIM também apresenta variações, alcançando valores superiores aos traçados de acordo com o modelo ACM. O produto ganho \times banda (GBW) simulado do amplificador é de aproximadamente 47GHz. A expressão (5.4) dá o valor do produto ganho banda

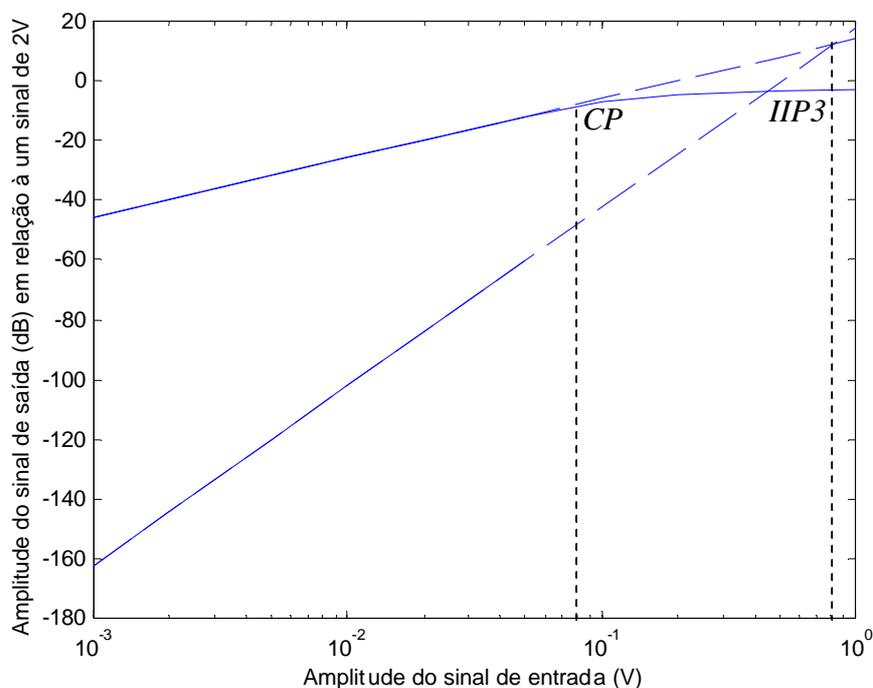


Figura 5.9 – Ponto de compressão de 1dB e ponto de interceptação de terceira ordem

Nessa simulação, fazemos a análise transiente do amplificador e através da transformada de Fourier, medimos as componentes de primeira e terceira ordem. A extrapolação desse gráfico nos indicará o ponto de interceptação de terceira ordem. De maneira semelhante, o ponto de compressão é extraído observando-se o ponto para o qual a harmônica de primeira ordem atinge o valor de 1dB abaixo do valor da curva extrapolada. O simulador SMASH usa como referência um sinal de 2V de pico para obtenção dos valores em dB das componentes de primeira e terceira ordem do sinal de saída. Da Figura 5.9 podemos observar que o ponto de compressão de 1dB do sistema ocorre para uma amplitude do sinal de entrada de 80mV e o ponto de interceptação de terceira ordem ocorre em 800mV. Com o ganho do amplificador em 20 dB, as tensões de saída para o *IIP3* e para o *CP* são 8V e 800mV respectivamente, que levam a $IIP3 \approx 31,07\text{dBm}$ e $CP \approx 11,07\text{dBm}$.

A versão utilizada do simulador não possibilita a simulação do ruído, levando a resultados inconsistentes.

Como vimos cada vez mais os amplificadores para alta frequência tendem a usar transistores polarizados em inversão moderada. Essa condição possibilita que se atinja valores de ganho e frequência de transição elevados.

Com base no modelo ACM desenvolvemos três metodologias de projeto para amplificadores de alta frequência. Um dos requisitos utilizados foi a impedância de entrada do amplificador, que foi fixada em 50Ω , valor escolhido para casamento de impedância entre o amplificador e o filtro passa banda que normalmente é conectado à entrada do amplificador.

Na primeira metodologia utilizamos o comprimento mínimo de canal. Apesar desse requisito não ser obrigatório, é normalmente empregado por projetistas de circuitos RF, pois maximiza a frequência de transição. O parâmetro variável foi a corrente de normalização. Dessa maneira a largura do canal se adapta às variações de i_{dsat} .

Outra maneira utilizada foi estabelecer o nível de inversão e adotar como parâmetro variável o comprimento de canal. Porém a mais interessante delas foi a utilização da ferramenta MOSVIEW para visualizar o espaço de projeto. Dessa maneira podemos visualizar em um único gráfico todas as características desejadas no projeto, como a frequência de transição o ganho DC, o comprimento do canal e a corrente de polarização.

Capítulo 6

CONCLUSÃO

Ao término deste trabalho podemos concluir que, embora existam diversos modelos para o transistor MOS, o modelo ACM é o que melhor representa o comportamento do dispositivo. Em sua grande maioria, os modelos apresentados mostram-se assintoticamente semelhantes ao modelo ACM. Essa semelhança ocorre nas regiões de inversão fraca, inversão forte e inversão muito forte. Desde modo, o modelo ACM apresenta vantagens indiscutíveis sobre os outros modelos, como o reduzido número de parâmetros, a existência de um único formalismo para todas as regiões de operação e, fundamentalmente, a origem física do modelo.

O modelo quasi-estático de pequenos sinais completo do transistor MOS apresentado, com nove parâmetros capacitivos e três transcondutâncias, modela o comportamento do dispositivo para operação em altas frequências.

A velocidade de saturação dos portadores é um efeito que apresenta grande importância quando usamos transistores "canal curto". Ele ocorre devido ao alto campo elétrico que aparece entre os terminais de dreno e fonte do dispositivo. Esse campo elétrico elevado faz com que a velocidade de deslocamento dos elétrons não se comporte linearmente com os aumentos no valor do campo, dando origem ao efeito de saturação de velocidade.

A degradação da mobilidade devido ao campo elétrico transversal apresentou pouca influência no comportamento do transistor para a situação de interesse, onde comprimentos de canal inferiores a 1 μ m foram utilizados. Esse efeito se torna mais pronunciado em transistores "canal longo" quando potenciais de porta muito elevados são empregados.

Para qualificar o funcionamento do amplificador, no capítulo 4 apresentamos algumas figuras de mérito para amplificadores de baixo ruído em especial, a frequência de

transição f_T , assumindo valores de até 160GHz para transistores com comprimento de canal de 100nm, porém sob pena de uso excessivo de corrente.

A ferramenta MOSVIEW é uma ferramenta muito poderosa no projeto de circuitos analógicos. Ela permite que o usuário possa visualizar em um único gráfico todas as características desejadas no projeto, como a frequência de transição, o ganho DC, o comprimento do canal e a corrente de polarização. A inclusão da velocidade de saturação nessa ferramenta torna possível o projeto de circuitos para RF, onde frequência elevada é um requisito de projeto e a utilização de transistores com comprimento de canal curto é necessária. Com ela projetamos um amplificador com alguns requisitos para aplicações em GSM1800, com ganho DC de 20dB, GBW de 30 GHz, consumo de corrente de 2mA e impedância de entrada 50Ω . Os valores projetados atingiram valores um pouco diferentes dos simulados. Isso se deve ao fato de que o modelo utilizado nas simulações (BSIM) apresenta algumas falhas na região de inversão moderada, região esta onde o transistor foi polarizado.

Como sugestões de futuros trabalhos, fica a idéia da utilização de transistores trapezoidais para obtenção de ganhos mais elevados e uma melhora na frequência de transição do dispositivo. Também a inclusão do ruído levando em consideração os efeitos dos portadores quentes e a inclusão da não linearidade do MOSFET nas especificações de projeto, que são de grande utilidade para projetistas de RF. No caso do MOSVIEW, o espaço de projeto passaria a apresentar as restrições de ruído e não linearidade em adição às de ganho, consumo e resposta em frequência.

APÊNDICE A

Parâmetros tecnológicos preditos do modelo BSIM 3v3 para tecnologias 100nm

*

* Predictive Technology Model Beta Version

* 0.10um NMOS SPICE Parametersv (normal one)

*

.model bsim NMOS

+Level = 49

+Lint = 2.e-08

Tox = 2.5e-09

+Vth0 = 0.2607

Rdsw = 180

+lmin=1.0e-7

lmax=1.0e-7

wmin=1.0e-7

wmax=1.0e-4

+Tref=27.0

version =3.1

+Xj= 4.0000E-08

Nch= 9.700E+17

+lln= 1.000000

lwn= 1.0000000

wln= 0.00

+wwn= 0.00

ll= 0.00

+lw= 0.00

lwl= 0.00

wint= 0.00

+wl= 0.00

ww= 0.00

wwl= 0.00

+Mobmod= 1

binunit= 2

xl= 0.00

+xw= 0.00

binflag= 0

+Dwg= 0.00

Dwb= 0.00

+ACM= 0

ldif=0.00

hdif=0.00

+rsh= 0

rd= 0

rs= 0

+rsc= 0

rdc= 0

+K1= 0.3950000

K2= 1.0000E-02

K3= 0.00

+Dvt0= 1.0000

Dvt1= 0.40000

Dvt2= 0.1500000

+Dvt0w= 0.00

Dvt1w= 0.00

Dvt2w= 0.00

+NIx= 4.800E-08

W0= 0.00

K3b= 0.00

+Ngate= 5.00E+20

+Vsat= 1.1000E+05

Ua= -6.00E-10

Ub= 8.0000000E-19

+Uc= -2.9999999E-11

+Prwb= 0.00

Prwg= 0.00

Wr= 1.0000000

+U0= 1.7999E-02

A0= 1.1000000

Keta= 4.0000000E-02

+A1= 0.00

A2= 1.0000000

Ags= -1.0000000E-02

+B0= 0.00

B1= 0.00

+Voff= -2.9999E-02

NFactor= 1.50000

Cit= 0.00

+Cdsc= 0.00

Cdscb= 0.00

Cdscd= 0.00

+Eta0= 0.1500000

Etab= 0.00

Dsub= 0.6000000

+Pclm= 0.1000000

Pdiblc1= 1.200E-02

Pdiblc2= 7.5000000E-03

+Pdiblc2= -1.35E-02

Drout= 2.0000000

Pscbe1= 8.6600000E+08

+Pscbe2= 1.0E-20

Pvag= -0.2800000

Delta= 1.0000000E-02

+Alpha0= 0.00

Beta0= 30.0000000

+kt1= -0.3700000

kt2= -4.0000E-02

At= 5.5000000E+04

+Ute= -1.4800000

Ua1= 9.5829E-10

Ub1= -3.3473000E-19

+Uc1= 0.00

Kt11= 4.0000E-09

Prt= 0.00

+Cj= 0.0015

Mj= 0.72

Pb= 1.25

+Cjsw= 2E-10	Mjsw= 0.37	Php= 0.773
+Cjgate= 2E-14	Cta= 0	Ctp= 0
+Pta= 0	Ptp= 0	JS=1.50E-08
+JSW=2.50E-13	N=1.0	Xti=3.0
+Cgdo=3.493E-10	Cgso=3.493E-10	Cgbo=0.0E+00
+Capmod= 2	NQSMOD= 0	Elm= 5
+Xpart= 1	cgs1= 0.582E-10	cgd1= 0.582E-10
+ckappa= 0.28	cf= 1.177e-10	clc= 1.0000000E-07
+cle= 0.6000000	Dlc= 2E-08	Dwc= 0

OBS: Para o traçado da Figura 3.4, os parâmetros U_a , U_b e U_c foram desconsiderados, a fim de anular o efeito de degradação da mobilidade devido ao campo elétrico transversal para comparação com as curvas teóricas do modelo ACM

APÊNDICE B

Parâmetros Tecnológicos utilizados em simulações MATLAB

$$n = 1.25$$

$$m_0 = 180 \times 10^8 \mu\text{m}^2/\text{Vs}$$

$$v_{lim} = 10^{11} \mu\text{m/s}$$

$$C'_{OX} = 1.38 \times 10^{-14} \text{ F}/\mu\text{m}^2 \text{ (100nm) ou } 2.15 \times 10^{-14} \text{ F}/\mu\text{m}^2 \text{ (70nm)}$$

$$V_E = 10 \text{ V}/\mu\text{m}$$

$$f_t = 25\text{mV}$$

$$e_S = 1.04 \times 10^{-16} \text{ F}/\mu\text{m}$$

$$v_{maxy} = 2.2 \times 10^{13} \mu\text{m/s [8]}$$

$$\alpha_\theta = \mu_0 / v_{maxy}$$

$$\varepsilon = f_t / (L \cdot U_{CRT})$$

$$\Gamma_q = \alpha_\theta n C'_{OX} f_t / (2 \times e_S)$$

REFERÊNCIAS BIBLIOGRÁFICAS

[1] – CUNHA, A. I. A., “Um Modelo Físico Explícito para o Transistor MOS Canal Longo”, Dissertação de Mestrado, UFSC, Florianópolis, dezembro 1993

[2] – TSIVIDIS, Y. P., "Operation and Modeling of the MOS Transistor", 2nd Edition, McGraw-Hill, New York, 1999

[3] – GALUP-MONTORO, C. SCHNEIDER, M. C., and CUNHA, A. I. A.; “A Current-based MOSFET Model for Integrated Circuit Design”, Capítulo 2 of “Low Voltage/Low Power Integrated Circuits and Systems – Low Voltage Mixed-Signal Circuits”, pp 7-55 , edited by SÁNCHEZ – SINENCIO, E and ANDREOU, A.;IEEE Press, Piscataway, NJ, 1999.

[4] – SCHNEIDER, M.C.; GALUP-MONTORO, C.; GOUVEIA FILHO, O.C.; CUNHA, A. I. A., "A Single-Piece Charge-Based Model for the Output Conductance of MOS Transistors", 5th IEEE International Conference on Electronics, Circuits and Systems, Lisbon, Portugal, pp. 545-548, September 1998.

[5] – GOUVEIA FILHO, O.C.; CUNHA, A. I. A., SCHNEIDER, M.C.; GALUP-MONTORO, C., "Advanced Compact Model for short-Channel MOS Transistors", IEEE Custom Integrated Circuits Conference, Orlando, FL, USA, pp.209-212, May 2000.

[6] – LEE, T.H.,”The Design of CMOS Radio-Frequency Integrated Circuits" Cambridge University Press, New York, 1998

[7] – BOWMAN, K. A.; AUSTIN, B. L.; EBLE, J. C.; TANG, X.; and MEINDL, J. D., "A Physical Alpha-Power Law MOSFET Model", IEEE Journal of Solid-State Circuits, vol. 34, n° 10, pp1410-1414, October 1999

- [8] – GARVERICK, S. L.; SODINI, C. G.; “A Simple Model for Scaled MOS Transistors that Includes Field-Dependent Mobility”, IEEE Journal of Solid-State Circuits, vol. SC-22, no 1, pp 111-114, February 1987
- [9] – SAKURAI, T.; and NEWTON, A. R. "Alpha-Power Law MOSFET Model and its Applications to CMOS Inverter Delay and Other Formulas", IEEE J. Solid-State Circuits, vol 25, pp 584-594, April 1990
- [10] – AUSTIN, B.; BOWMAN, K.; TANG, X.; and MEINDL, J. D., "A Low Power Transregional MOSFET Model for Complete Power Delay Analysis of CMOS Gigascale Integration (GSI)", in Proc. 11th Annu. IEEE int ASIC Conf., September 1998, pp 125-129
- [11] – BIRKENES, O. “RF CMOS Low Noise Amplifiers and Mixers” disponível em WWW por http://www.fysel.ntnu.no/Courses/SIE40AF/slides/CMOS_LNAMIX_Presentation.pdf
- [12] – BREDERLOW, R.; WEBER, W.; DONNAY, S.; WAMBACQ, P.; SAUERER, J.; VERTREGT, M., "A Mixed-Signal Design Roadmap", IEEE Design & Test of Computers, pp 34 – 46, December 2001.
- [13] – HAYASHI, G., "A 9mW 900MHz CMOS LNA with Mesh Arrayed MOSFETs", Proc. Symp. VLSI Circuits, IEEE Press. Piscataway, N.J. 1998, pp 1023 – 1036
- [14] – LEROUX, P.; JANSSENS, J.; and STEYART, M., "A 0.8db NF ESD-Protected 9mW CMOS LNA", Int'l Solid-State Circuits Conf. Technical Digest, IEEE Press. Piscataway, N.J., 2000, pp 410 – 411
- [15] – KRAUS, R.; KNOBLINGER, G.; “ Modeling the Gates-Related High-Frequency and Noise Characteristics of Deep-Submicron MOSFETS” IEEE Custom Integrated Circuits Conference, May 2002.
Disponível em <http://www.unibw-muenchen.de/campus/ET4/publikationen/kraus102.pdf>

- [16] – RAVAZI, B., "Design of Analog CMOS Integrated Circuits" MacGraw-Hill, New York, 2001.
- [17] – LAKER, K. R.; SANSEN, W. M. C., "Design of Analog Integrated Circuits and Systems", McGraw-Hill, New York, 1994.
- [18] – GALUP MONTORO, C. - Comunicação pessoal
- [19] – SCHATBAUER, T.; BRIGHTEN, J.; CHEN, Y., "Integration of a High-Performance, Low Leakage and Mixed Signal Features into a 100nm CMOS Technology", Symposium On VLSI Technology Digest of Technical Papers, pp 62-63, 2002
- [20] – HUANG, Q.; PIAZZA, F.; ORSATTI, P.; and OHGURO, T., "The Impact of Scaling Down to Deep Submicron on CMOS RF Circuits", IEEE Journal of Solid-State Circuits, vol 33, nº 7, pp 1023-1036, July 1998
- [21] – DEEN, M. J.; and CHEN, C., "MOSFET Modeling for Low Noise, RF Circuit Design", IEEE Custom Integrated Circuits Conference 2002, pp 201 - 208.
- [22] – GALUP-MONTORO, C.; SCHNEIDER, M. C.; LOSS, I. J. B., "Series-Parallel Association of FET's for High Gain and High Frequency Applications", IEEE Journal of Solid-State Circuits, vol. 29, nº 9, pp 1094 – 1101, September 1994
- [23] – BSIM MODEL FOR CIRCUIT SIMULATION, University California , Berkley – disponível por WWW em <http://www-device.eecs.berkeley.edu/~bsim3/>
- [24] – GIACOMELLI, P., "Uma Ferramenta Gráfica para o Projeto de Transistores MOS em Circuitos Analógicos", Dissertação de Mestrado, UFSC, Florianópolis Abril 2003.
- [25] – Dolphin Integration Web site. Disponível por WWW em <http://www.dolphin.fr/>

- [26] - C. C. ENZ, F. KRUMMENACHER and E. A. VITTOZ, 'An analytical MOS Transistor Model Valid in All Regions of Operation and Dedicated to Low-Voltage and Low-Current Applications', *Analog Integrated Circuits and Signal Processing*, Vol. 8, pp 83-114, July 1995.
- [27] – K. K. THORNER, "Relation of Drift Velocity to Low-Field Mobility and High-Field Saturation Velocity", *Journal of Applied Physics*, vol 51, pp 2127-2133, April 1980.
- [28] – MERCKEL G., "Contribution à l'Analyse Physique du Transistor MOS dans son Evolution vers les Microstructures" Tese de Doutorado, L'Universite Scientifique & Medicale; L'Institut National Polytechnique, Grenoble, Outubro 1979
- [29] – CUNHA, A. I. A., "Um Modelo do Transistor MOS para Projeto de Circuitos Integrados", Tese de Doutorado, UFSC, Florianópolis, dezembro 1996
- [30] – GOUVEIA FILHO, O.C., "Um Modelo Compacto do Transistor MOS para Simulação de Circuitos", Tese de Doutorado, UFSC, Florianópolis, setembro 1999
- [31] – BINKLEY, D. M.; HOPPER, C. E.; TUCKER S. D.; ROCHELLE J. M.; FOTY, D. P.; "A CAD Methodology for Optimizing Transistor Current and Sizing in Analog CMOS Design", *IEEE Transactions on Computer-Aided Design of Integrated Circuits and Systems*, Vol. 22, No. 2, February 2003.
- [32] – TOH, K.; KO, P.; MEYER, R. G., "An Engineering Model for Short-Channel MOS Devices", *IEEE Journal of Solid-State Circuits*, vol. 23 no. 4, August 1998
- [33] – BUDDE, W.; LAMFRIED, W. H.; "A charge-Sheet Capacitance Model Based on Drain Current Modeling", *IEEE Transactions on Electron Devices*, vol. 37 no. 7, July 1990.