

**UNIVERSIDADE FEDERAL DE SANTA CATARINA  
DEPARTAMENTO DE ENGENHARIA ELÉTRICA E ELETRÔNICA**

Elias Bühler Storck

**DESIGN DE FONTE DE CORRENTE AUTO POLARIZADA**

Florianópolis

2019



Elias Bühler Storck

## **DESIGN DE FONTE DE CORRENTE AUTO POLARIZADA**

Trabalho de Conclusão de Curso submetido ao Departamento de Engenharia Elétrica e Eletrônica da Universidade Federal de Santa Catarina como requisito parcial para a obtenção do Grau de Bacharel em Engenharia Elétrica.

Orientador: Prof. Dr. Carlos Galup-Montoro

Florianópolis

2019

Ficha de identificação da obra elaborada pelo autor,  
através do Programa de Geração Automática da Biblioteca Universitária da UFSC.

Storck, Elias Bühler  
Design de corrente auto polarizada / Elias Bühler Storck  
; orientador, Carlos Galup-Montoro, 2019.  
64 p.

Trabalho de Conclusão de Curso (graduação) -  
Universidade Federal de Santa Catarina, Centro Tecnológico,  
Graduação em Engenharia Elétrica, Florianópolis, 2019.

Inclui referências.

1. Engenharia Elétrica. 2. Fonte de corrente. 3.  
Eletrônica analógica. 4. Circuitos integrados. 5. Circuitos  
CMOS. I. Galup-Montoro, Carlos. II. Universidade Federal  
de Santa Catarina. Graduação em Engenharia Elétrica. III.  
Título.

Elias Bühler Storck

## DESIGN DE FONTE DE CORRENTE AUTO POLARIZADA

Este Trabalho foi julgado adequado como parte dos requisitos para obtenção do Título de Bacharel em Engenharia Elétrica e aprovado, em sua forma final, pela Banca Examinadora.

Florianópolis, 26 de setembro 2019.

---

Prof. Jean Viane Leite, Dr.  
Coordenador do Curso de Graduação em Engenharia Elétrica  
Universidade Federal de Santa Catarina

### **Banca Examinadora:**

---

Prof. Carlos Galup-Montoro, Dr.  
Orientador  
Universidade Federal de Santa Catarina

---

Prof. Fabian Leonardo Cabrera Riaño, Dr.  
Universidade Federal de Santa Catarina

---

Eng. Eletric. Evandro Bolzan, Me.  
Universidade Federal de Santa Catarina



Dedico este trabalho aos meus pais, que sempre me apoiaram em minha jornada.





## AGRADECIMENTOS

Ao meu pai, Joni Ronaldo Storck, que sempre me buscou dar a melhor educação e ensino disponíveis.

À minha mãe, Adelaide Bühler Storck, que nunca deixou de estar ao meu lado para comemorar ou amparar.

À minha irmã, Ester Bühler Storck, pelos inúmeros ensinamentos que apenas por ti pude entender.

À patotinha, pois foram os amigos que, tropeçando e trilhando junto o caminho das pedras, tornaram toda essa jornada divertida.

Ao Evandro Bolzan, que tanto me ajudou nessa etapa final de TCC.

E ao meu orientador, Prof. Carlos Galup-Montoro, por toda dedicação e trabalho.



Faz-se ciência com os fatos, como se faz uma casa com pedras; mas uma acumulação de fatos não é ciência, assim como um monte de pedras não é uma casa.

(Henri Poincaré, 1854 - 1912)



## RESUMO

A partir do modelo ACM, é realizado o desenvolvimento matemático para a caracterização de uma topologia modular de fonte de corrente auto polarizada. Com o equacionamento resultante e aproximações adequadas às regiões de operação trabalhadas no circuito se desenvolve uma metodologia simples e de poucos parâmetros para a construção de fontes de corrente. Cálculos numéricos com o modelo ACM mostram que a metodologia criada apresenta bom desempenho teórico. Utilizando simulações em tecnologia CMOS padrão de 180 *nm* são implementados os parâmetros calculados com o modelo ACM. Essas simulações são usadas para analisar a influência de parâmetros não descritos pelo modelo e compensar seus efeitos a partir do ajuste de seus valores. Os resultados mostram que a metodologia produz resultados satisfatórios mas precisa de aperfeiçoamentos, particularmente no design do espelho de corrente.

**Palavras-chave:** Fonte de Corrente Auto Polarizada. Modelo ACM do MOSFET. Tecnologia CMOS.



## ABSTRACT

The ACM model of the transistor has been used to characterize a modular self biased current source topology. With the resultant equations and proper approximations for the operating regions of the circuit a simple methodology with few parameters has been developed for building current sources. Numerical calculations by the ACM model have shown that the created methodology displays a fair performance. With simulations over a standard 180 *nm* technology, the parameters determined by the ACM model are implemented. These simulations are then used to analyze the influence of parameters not portrayed by the model and to compensate its effects by adjusting these values. Results have shown that the methodology produces satisfactory results, but needs enhancements, particularly in the current mirror design.

**Keywords:** Self Biased Current Source. Advanced Compact MOSFET Model (ACM). CMOS Technology.





## LISTA DE FIGURAS

Figura 1	Topologia de SBCS com resistor.....	20
Figura 2	Topologia de SBCS com amplificador operacional.....	20
Figura 3	Topologia de SBCS a seis transistores canal N.....	21
Figura 4	SBCS básica.....	22
Figura 5	Topologia de SBCS.....	22
Figura 6	Característica universal corrente por tensão de dreno do MOSFET.....	23
Figura 7	NMOS com substrato aterrado ( $V_B = 0$ ).....	24
Figura 8	Associação série.....	25
Figura 9	Associação paralelo.....	26
Figura 10	Espelho de corrente PMOS.....	27
Figura 11	Estrutura auto-cascode.....	28
Figura 12	Curvas das aproximações de tensão em comparação a expressão completa.....	30
Figura 13	Topologia modular de SBCS utilizando amplificador operacional.....	31
Figura 14	Relação entre $i_{f3}$ e $\alpha_3$ .....	32
Figura 15	Representação do erro sistemático causado pela aproximação de $V_x$ .....	38
Figura 16	Característica teórica das tensões nos ramos.....	40
Figura 17	Circuito simulado para caracterizar estruturas auto-cascode.....	41
Figura 18	Característica simulada de $V_x$ para diferentes comprimentos de canal.....	42
Figura 19	Característica simulada de $V_y$ para diferentes comprimentos de canal.....	43
Figura 20	Característica dos SCM projetado com comprimentos de canal de $8 \mu m$ .....	44
Figura 21	Variação do ponto de operação com o comprimento de canal.....	44
Figura 22	Ponto de operação obtido nos ramos SCM.....	45
Figura 23	Topologia a 6 transistores simulada sem espelho de corrente.....	46
Figura 24	Cópia de tensão no ponto de operação.....	46
Figura 25	Topologia a 6 Transistores simulada.....	47
Figura 26	Comportamento da tensão de referência com a tensão de alimentação.....	48
Figura 27	Corrente em função da tensão de alimentação.....	48
Figura 28	Corrente em função da tensão de alimentação para montagem com associação.....	49
Figura 29	Análise erro M2-M6.....	61
Figura 30	Análise erro M3-M5.....	62



## SUMÁRIO

<b>1</b>	<b>INTRODUÇÃO</b> .....	19
1.1	FONTES DE CORRENTE AUTO POLARIZADAS (SBCS) .....	19
1.1.1	Topologia com resistor .....	19
1.1.2	Topologia modular com amplificador operacional .....	20
1.1.3	Topologia a seis transistores canal N.....	21
1.1.4	Topologia com espelho de corrente NMOS.....	22
<b>2</b>	<b>ANÁLISE MATEMÁTICA PELO MODELO ACM</b> .....	23
2.1	MOSFET ACM .....	24
2.1.1	Associações de transistores .....	25
2.1.1.1	Associação série .....	25
2.1.1.2	Associação paralelo .....	26
2.2	ESPELHO DE CORRENTE PMOS .....	26
2.3	ESTRUTURA AUTO-CASCADE (SCM).....	27
2.3.1	Análise da corrente.....	28
2.3.2	Análise da tensão .....	29
2.3.2.1	Aproximação na inversão fraca .....	29
2.3.2.2	Aproximação na inversão moderada .....	29
2.3.2.3	Aproximação na inversão forte .....	30
2.4	FONTE DE CORRENTE AUTO-POLARIZADA (SBCS) .....	30
2.4.1	Análise da corrente.....	31
2.4.2	Análise da tensão .....	31
2.4.3	Erro de realimentação .....	32
2.4.4	Condição de existência .....	34
<b>3</b>	<b>PROJETO DA SBCS</b> .....	37
3.1	DEFINIÇÃO DA TENSÃO DE REFERÊNCIA .....	37
3.2	RAMO DE INVERSÃO MODERADA .....	37
3.3	NÍVEL DE INVERSÃO PARA O RAMO DE INVERSÃO FRACA .....	38
3.4	CORREÇÃO DE $\alpha_1$ .....	39
3.5	RAZÕES DE ASPECTO .....	39
3.6	DESEMPENHO TEÓRICO.....	39
<b>4</b>	<b>SIMULAÇÃO E RESULTADOS</b> .....	41
4.1	RAMOS ISOLADOS.....	41
4.1.1	Características do comprimento de canal .....	42
4.1.2	Interação dos ramos .....	43
4.2	COM CÓPIA DE TENSÃO .....	45
4.3	SIMULAÇÃO COMPLETA.....	47
4.4	ASSOCIAÇÕES DE TRANSISTORES .....	49
<b>5</b>	<b>CONCLUSÃO</b> .....	51
5.1	TRABALHOS FUTUROS .....	51
	Referências .....	53
	APÊNDICE A – Aproximação da Tensão de Referência do Ramo	
	<i>II</i> .....	57
	APÊNDICE B – Caracterização do erro na tensão de referência	
	pelos <i>mismatch</i> .....	61



## 1 INTRODUÇÃO

A utilização de correntes para polarizar circuitos é fundamental em qualquer sistema eletrônico, tanto analógico como digital. Entretanto, as aplicações de fontes de correntes ou referências de corrente não se restringem a polarização de circuitos, tendo em vista que podem ser utilizadas para extração de parâmetros [1] e até mesmo como sensores [2].

O objetivo deste trabalho é explorar a teoria e as implicações do modelo ACM (Advanced Compact Model) sobre fontes de corrente auto polarizadas (SBCS, do inglês Self Biased Current Source) para a criação de uma metodologia simples e intuitiva de projeto. Será utilizada uma topologia modular para que se possa fazer o dimensionamento dos blocos do sistema de forma independente e, posteriormente, unir os blocos. A utilização do *software* de simulação da Cadence permite a ilustração da metodologia desenvolvida com o estudo dos resultados simulados de uma fonte de corrente exemplo.

### 1.1 FONTES DE CORRENTE AUTO POLARIZADAS (SBCS)

Denominam-se auto polarizadas as fontes de corrente que não necessitam de circuito de polarização externo para que seu valor de saída independa da tensão de alimentação. Isso é obtido através da criação de uma referência interna de tensão na fonte. A independência da fonte de alimentação é relevante pois em diversos sistemas e aplicações não é possível garantir a estabilidade da alimentação, nesses casos é fundamental que a saída não perceba as perturbações que atuam na entrada.

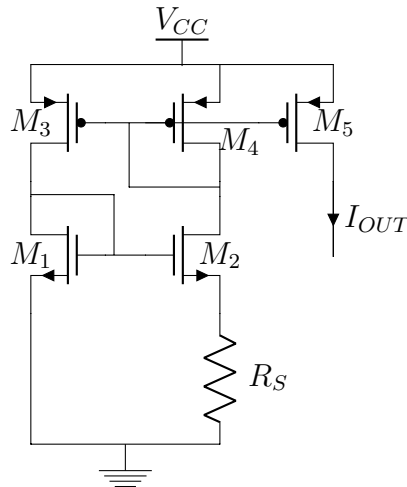
Há uma infinidade de topologias que podem ser usadas para se gerar referências de corrente. Em geral seu funcionamento pode ser compreendido como um circuito de duas partes: um gerador de tensão de referência e um conversor de tensão em corrente. As topologias mais simples fazem uso de um resistor para se fazer a conversão de uma tensão em corrente.

#### 1.1.1 Topologia com resistor

Para ilustrar o funcionamento da SBCS com resistor a figura 1 mostra uma topologia bastante simples [3]. Historicamente essa topologia foi concebida utilizando transistores de junção bipolar (BJT) mas similarmente, em tecnologia CMOS (Complementary Metal Oxide Semiconductor), pode ser integrado com transistores NMOS, PMOS e um resistor integrado. Nesta topologia  $M_1$  e  $M_2$ , em regime de inversão fraca, atuam como referência de tensão PTAT (proporcional a temperatura absoluta), que tem seu valor colocado sobre o resistor  $R_S$ . Por uma relação ôhmica a corrente é definida. O espelho de corrente formado por  $M_3$ ,  $M_4$  e  $M_5$  garante um ponto de operação através da realimentação em  $M_1$ .

Este trabalho não aborda essa topologia além dessa apresentação pois o resistor, em tecnologia MOS, além de ocupar muita área de silício, não apresenta valores de resistência tão precisos quanto se obteria com a utilização de transistores operando em região de triodo [4]. Então são mostradas duas topologias que utilizam apenas transistores. Elas se diferenciam na maneira como realizam a cópia de tensão entre as duas partes do circuito.

Figura 1: Topologia de SBCS com resistor.

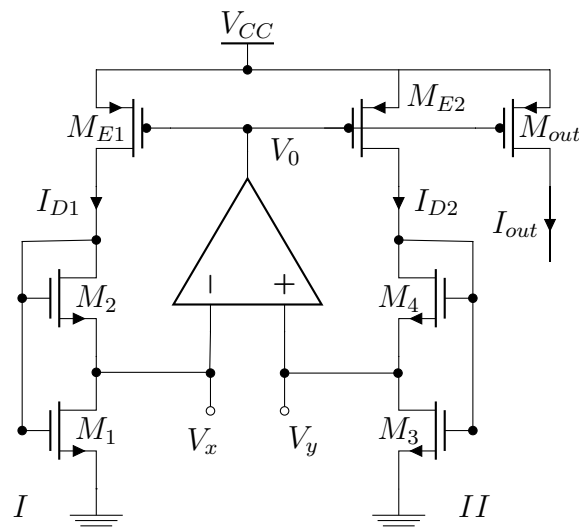


Fonte: Elaborado pelo autor.

### 1.1.2 Topologia modular com amplificador operacional

A topologia modular com amplificador operacional, proposta em [5], mostrada na figura 2, apresenta dois ramos com estruturas auto-cascode (SCM, do inglês Self Cascode MOSFET) com comportamentos de tensão por corrente diferentes. O ramo com os transistores  $M_1$  e  $M_2$  (Ramo  $I$ ), em regime de inversão fraca, opera como referência de tensão PTAT. O espelhamento de corrente impõe, a princípio, igualdade entre as correntes nos ramos. O amplificador realimentado, por sua vez, coloca as tensões  $V_x$  e  $V_y$  em igualdade. O ramo dos transistores  $M_3$  e  $M_4$  (Ramo  $II$ ) atua então para converter a tensão de referência em corrente. Com essas condições as estruturas auto-cascode são dimensionadas para que o ponto de operação convirja para a corrente desejada.

Figura 2: Topologia de SBCS com amplificador operacional.



Fonte: Elaborado pelo autor.

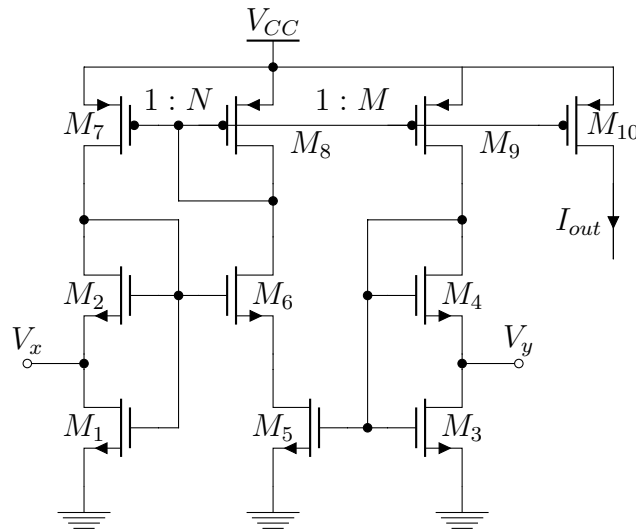
Essa topologia é ótima para o estudo conceitual do funcionamento da SBCS pois abstrai a complexidade emergente da cópia de tensão entre os ramos. A posterior imple-

mentação do amplificador operacional é tratado como um problema a parte. Por esse motivo é essa a topologia analisada para a criação da metodologia de projeto.

### 1.1.3 Topologia a seis transistores canal N

A topologia mostrada na figura 3, vista também em [6], segue exatamente o mesmo princípio de funcionamento descrito para a topologia com amplificador operacional. Entretanto, a cópia da tensão é feita a partir dos transistores  $M_5$  e  $M_6$ , como seguidores de tensão. A consequência disso é um controle menor sobre o desempenho da SBCS por ter uma precisão limitada por essa cópia de tensão, causada, na maior parte, devido a sensibilidade a *mismatch*.

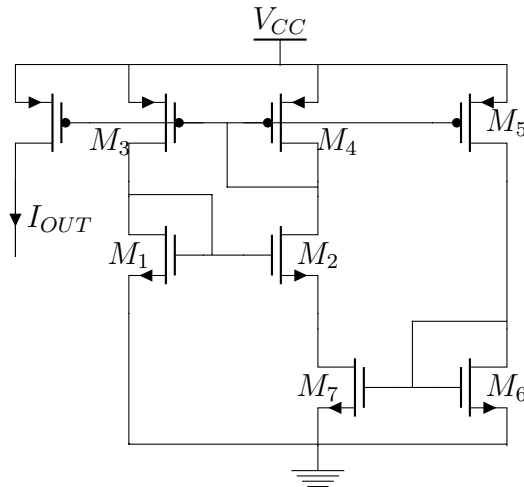
Figura 3: Topologia de SBCS a seis transistores canal N.



Fonte: Elaborado pelo autor.

Apesar das limitações em sua operação essa topologia é tão simples quanto pode ser utilizando os ramos auto-cascode como referências de tensão. Devido também a essa simplicidade apresenta um baixo consumo em relação ao amplificador operacional e pode operar com menores tensões de alimentação. Por essas características essa foi a topologia adotada para realização das simulações dos projetos realizados.

Figura 4: SBCS básica.



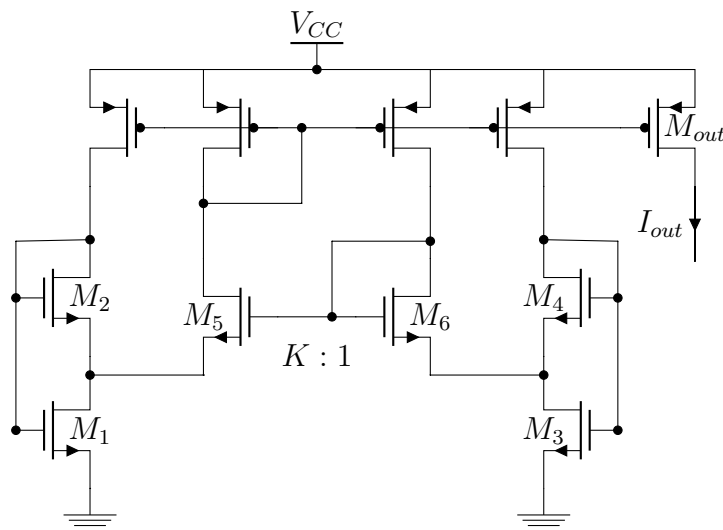
Fonte: Elaborado pelo autor.

A literatura também aborda a topologia mostrada na figura 4 [7], que pode ser compreendida do mesmo modo que a topologia de seis transistores, utilizando-se transistores equivalentes às associações auto-cascade. Entretanto, em termos de análise e projeto, é interessante essa abstração em termos de ramos SCM.

#### 1.1.4 Topologia com espelho de corrente NMOS

Cabe aqui também mencionar a topologia abordada em [8]. A figura 5 mostra o circuito explorado para o desenvolvimento de uma fonte com ultra-baixo consumo de potência. Este trabalho serviu de forte inspiração para o desenvolvimento desse texto. A metodologia desenvolvida é bastante poderosa, mas a topologia, através dos transistores  $M_5$  e  $M_6$ , introduz a complexidade de injetar corrente nos ramos adjacentes.

Figura 5: Topologia de SBCS.



Fonte: Elaborado pelo autor.



## 2 ANÁLISE MATEMÁTICA PELO MODELO ACM

O modelo ACM (*Advanced Compact Model*) é capaz de descrever o comportamento dos MOSFET (*Metal Oxide Semiconductor Field Effect Transistor*) em todas as suas regiões de operação. Sua dedução é feita a partir da física do semicondutor e é descrita em detalhes em [9] e em [3]. A utilização do modelo para a análise e *design* de circuitos com MOSFET tem por princípio a descrição da corrente de dreno conforme a equação (2.1). Comportamento observado na figura 6.

$$I_D = I_F - I_R \quad (2.1)$$

Onde  $I_F$  é denominada componente direta da corrente de dreno, função das tensões na fonte e na porta do dispositivo.

$$I_F = F(V_{GB}, V_{SB})$$

$I_R$  é a componente reversa da corrente de dreno. É função das tensões no dreno e porta do dispositivo.

$$I_R = F(V_{GB}, V_{DB})$$

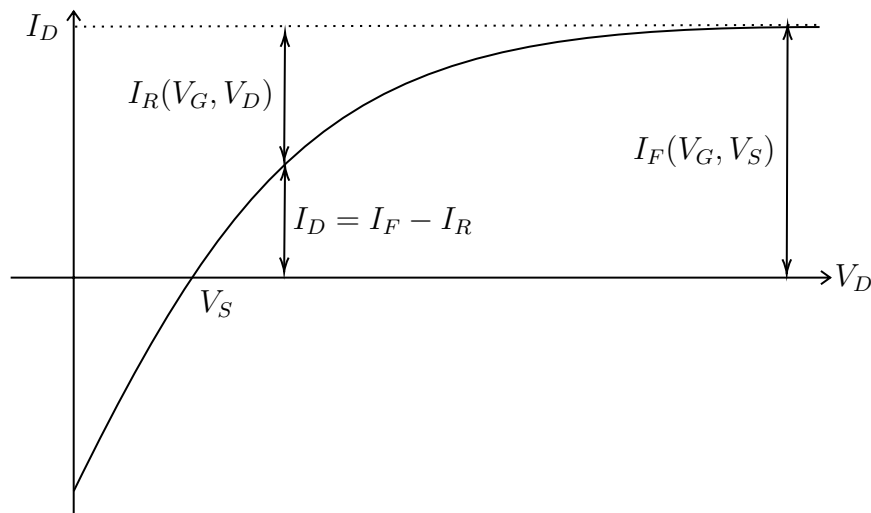
Utilizando  $I_S$ , definida como corrente específica, explicita-se da equação (2.1) os níveis de inversão direto e reverso ( $i_f$  e  $i_r$ , respectivamente).

$$I_D = I_S(i_f - i_r)$$

A corrente de normalização, por sua vez é função da corrente específica de folha ( $I_{SQ}$ ) e das dimensões do transistor através de sua razão de aspecto ( $S = \frac{W}{L}$ ).

$$I_S = I_{SQ}S$$

Figura 6: Característica universal corrente por tensão de dreno do MOSFET.

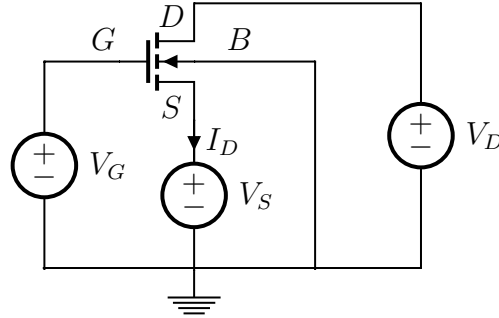


**Fonte:** Elaborado pelo autor.

## 2.1 MOSFET ACM

A modelagem pelo modelo ACM de transistores NMOS e PMOS é similar, resultando nos mesmos equacionamentos, contanto que se tome cuidado com os sinais das tensões e correntes. A figura 7 mostra um transistor NMOS com substrato aterrado e indica as tensões em seus terminais.

Figura 7: NMOS com substrato aterrado ( $V_B = 0$ ).



Fonte: Elaborado pelo autor.

Pelo modelo ACM pode-se calcular as tensões nos terminais de fonte e dreno do FET (*Field Effect Transistor*) a partir da definição da função  $\mathcal{F}[x]$ .

$$\mathcal{F}[x] = \sqrt{1+x} - 2 + \ln(\sqrt{1+x} - 1) \quad (2.2)$$

Com essa definição pode-se escrever as tensões de fonte e dreno do NMOS como (2.3) e (2.4), respectivamente.

$$\frac{V_P - V_S}{\phi_t} = \mathcal{F}[i_f] \quad (2.3)$$

$$\frac{V_P - V_D}{\phi_t} = \mathcal{F}[i_r] \quad (2.4)$$

Onde a tensão de *pinch-off* ( $V_P$ ) é função das tensões de limiar ( $V_{T0}$ ) e de porta ( $V_G$ ) e do fator de inclinação ( $n$ ) sendo aproximada através da expressão (2.5).

$$V_P \approx \frac{V_G - V_{T0}}{n} \quad (2.5)$$

A tensão dreno fonte ( $V_{DS}$ ) é então obtida da subtração das expressões (2.4) e (2.3) resultando na equação (2.6).

$$\frac{V_{DS}}{\phi_t} = \mathcal{F}[i_f] - \mathcal{F}[i_r] \quad (2.6)$$

Abrindo as funções obtém-se (2.7).

$$\frac{V_{DS}}{\phi_t} = \sqrt{1+i_f} - \sqrt{1+i_r} + \ln\left(\frac{\sqrt{1+i_f} - 1}{\sqrt{1+i_r} - 1}\right) \quad (2.7)$$

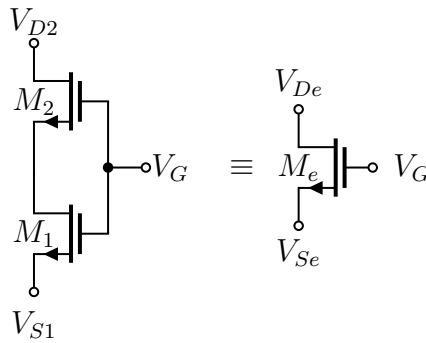
### 2.1.1 Associações de transistores

Na necessidade de se implementar transistores de dimensões grandes há vantagens em se utilizar associações de componentes de menores dimensões. Buscando essas vantagens, as ligações mais triviais são série ou paralelo.

#### 2.1.1.1 Associação série

A associação série tem a característica básica de somar os comprimentos de canal dos transistores para compor o transistor equivalente ( $M_e$ ). A figura 8 mostra as conexões realizadas para a associação série. Como as tensões de porta são iguais e supõe-se que haja casamento dos transistores (iguais tensões de limiar entre os transistores) valem as conclusões mostradas pelas equações (2.8) a (2.10).

Figura 8: Associação série.



**Fonte:** Elaborado pelo autor.

$$V_{D1} = V_{S2} \Rightarrow i_{r1} = i_{f2} \quad (2.8)$$

$$V_{D2} = V_{De} \Rightarrow i_{r2} = i_{re} \quad (2.9)$$

$$V_{S1} = V_{Se} \Rightarrow i_{f1} = i_{fe} \quad (2.10)$$

As ligações também impõem igualdade das correntes de dreno implicando em (2.11).

$$I_{D1} = I_{D2} = I_{De}$$

$$\begin{aligned} I_{SQ}S_1(i_{f1} - i_{r1}) &= I_{SQ}S_2(i_{f2} - i_{r2}) = I_{SQ}S_e(i_{fe} - i_{re}) \\ S_1(i_{f1} - i_{f2}) &= S_2(i_{f2} - i_{r2}) = S_e(i_{f1} - i_{r2}) \end{aligned} \quad (2.11)$$

Analisando a igualdade (2.11) pode-se observar a relação (2.12).

$$\frac{I_{D1}}{S_1} + \frac{I_{D2}}{S_2} = \frac{I_{De}}{S_e} \quad (2.12)$$

Como as ligações impõem igualdade das correntes de dreno a associação série implica que o transistor equivalente apresenta razão de aspecto igual ao inverso da soma inversa

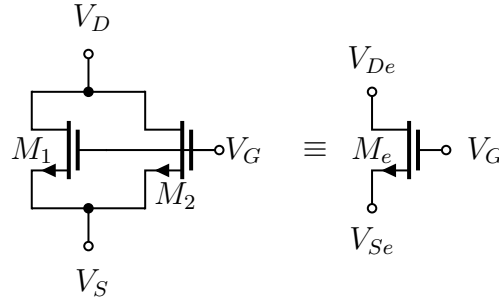
dos transistores que compõe a associação.

$$\frac{1}{S_1} + \frac{1}{S_2} = \frac{1}{S_e} \quad (2.13)$$

### 2.1.1.2 Associação paralelo

De maneira similar a associação série a figura 9 apresenta as ligações que levam ao transistor equivalente  $M_e$ . Novamente supondo casamento entre os transistores, como as tensões na porta dos transistores são iguais valem as conclusões mostradas pelas relações (2.14) e (2.15).

Figura 9: Associação paralelo.



**Fonte:** Elaborado pelo autor.

$$V_{D1} = V_{D2} = V_{De} \Rightarrow i_{r1} = i_{r2} = i_{re} \quad (2.14)$$

$$V_{S1} = V_{S2} = V_{Se} \Rightarrow i_{f1} = i_{f2} = i_{fe} \quad (2.15)$$

A relação entre as correntes de dreno imposta pelas ligações é dada por (2.16).

$$I_{De} = I_{D1} + I_{D2} \quad (2.16)$$

Expandindo as expressões de corrente de dreno:

$$I_{SQ}S_e(i_{fe} - i_{re}) = I_{SQ}S_1(i_{f1} - i_{r1}) + I_{SQ}S_2(i_{f2} - i_{r2})$$

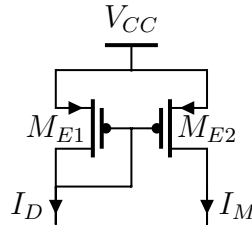
Como os níveis de inversão direto e reverso são iguais entre os transistores, a razão de aspecto do transistor equivalente se resume a soma das razões de aspecto dos transistores em paralelo.

$$S_e = S_1 + S_2 \quad (2.17)$$

## 2.2 ESPELHO DE CORRENTE PMOS

Necessário também na topologia da fonte de corrente proposta é um espelho de corrente. A topologia mais simples a ser analisada é dada pela figura 10.

Figura 10: Espelho de corrente PMOS.



**Fonte:** Elaborado pelo autor.

Esta topologia impõe as condições  $V_{GE1} = V_{GE2}$  e  $V_{SE1} = V_{SE2}$ . Utilizando essas condições, juntamente com (2.3), permite concluir (2.18).

$$i_{fE1} = i_{fE2} \quad (2.18)$$

As correntes nos ramos são dados por:

$$I_D = I_{SQ} S_{E1} (i_{fE1} - i_{rE1}) \quad (2.19)$$

$$I_M = I_{SQ} S_{E2} (i_{fE2} - i_{rE2}) \quad (2.20)$$

Relacionando (2.19) e (2.20) têm-se (2.22).

$$\frac{I_D}{I_M} = \frac{S_{E1} (i_{fE1} - i_{rE1})}{S_{E2} (i_{fE2} - i_{rE2})} \quad (2.21)$$

Fazendo-se a presunção de que ambos os ramos estão operando em saturação ( $i_{rE1}, i_{rE2} \Rightarrow 0$ ) e considerando a relação (2.18) tem-se a relação (2.22).

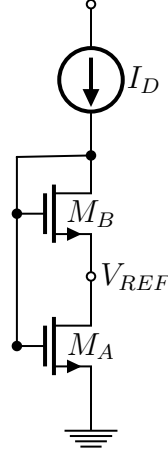
$$\frac{I_D}{I_M} = \frac{S_{E1}}{S_{E2}} \quad (2.22)$$

Trabalhando-se com transistores de mesmas razões de aspecto têm-se  $I_D = I_M$ .

### 2.3 ESTRUTURA AUTO-CASCADE (SCM)

Nas topologias de fontes de corrente trabalhadas a forma de se obter uma referência de tensão é a partir das estruturas SCM (do inglês Self Cascode MOSFET).

Figura 11: Estrutura auto-cascode.



Fonte: Elaborado pelo autor.

### 2.3.1 Análise da corrente

A corrente de dreno pode ser expressa em termos dos níveis de inversão de ambos transistores da figura 11.

$$I_D = I_{SQ}S_A(i_{fA} - i_{rA}) = I_{SQ}S_B(i_{fB} - i_{rB}) \quad (2.23)$$

Supondo-se que  $M_B$  opera na região de saturação, tem-se  $i_{rB} = 0$

$$S_A(i_{fA} - i_{rA}) = S_B i_{fB} \quad (2.24)$$

Como o dreno de  $M_A$  está ligado à fonte de  $M_B$  temos  $i_{fB} = i_{rA}$

$$S_A(i_{fA} - i_{fB}) = S_B i_{fB} \quad (2.25)$$

$$i_{fA} = i_{fB} \left( 1 + \frac{S_B}{S_A} \right) \quad (2.26)$$

Por simplicidade define-se

$$\alpha_A \equiv \frac{i_{fA}}{i_{fB}} = 1 + \frac{S_B}{S_A} \quad (2.27)$$

A corrente de dreno, conforme essa notação, pode ser descrita por

$$I_D = I_{SQ}S_A i_{fA} \left( 1 - \frac{1}{\alpha_A} \right) \quad (2.28)$$

Pode-se ainda observar que os termos geométricos de (2.28) explicitam a associação série demonstrada em (2.13).

$$S_A \left( 1 - \frac{1}{\alpha_A} \right) = \frac{S_A S_B}{S_A + S_B} = S_e$$

Permitindo então escrever a corrente de dreno como (2.29).

$$I_D = I_{SQ} S_e i_{fA} \quad (2.29)$$

### 2.3.2 Análise da tensão

Do modelo ACM tem-se a expressão para a tensão dreno-fonte sobre um MOSFET. Essa expressão, aplicada sobre o transistor  $M_A$ , fornece o valor de  $V_{REF}$ .

$$\frac{V_{REF}}{\phi_t} = \mathcal{F}[i_{fA}] - \mathcal{F}[i_{rA}] \quad (2.30)$$

Novamente, por consequência do auto-cascode,  $i_{fB} = i_{rA}$ .

$$\frac{V_{REF}}{\phi_t} = \mathcal{F}[i_{fA}] - \mathcal{F}[i_{fB}] \quad (2.31)$$

Finalmente, utilizando a equação (2.27) chega-se em uma expressão de  $V_x$  em função do nível de inversão direto do transistor  $M_A$  e das dimensões dos transistores.

$$\frac{V_{REF}}{\phi_t} = \sqrt{1 + i_{fA}} - \sqrt{1 + \frac{i_{fA}}{\alpha_A}} + \ln \left( \frac{\sqrt{1 + i_{fA}} - 1}{\sqrt{1 + \frac{i_{fA}}{\alpha_A}} - 1} \right) \quad (2.32)$$

#### 2.3.2.1 Aproximação na inversão fraca

A partir da expressão (2.32), é possível extrair que, na inversão fraca, ou seja,  $i_{fA} \ll 1$ , vale a aproximação (2.34).

$$\frac{V_{REF,WI}}{\phi_t} = \lim_{i_{fA} \rightarrow 0} \frac{V_{REF}}{\phi_t} \quad (2.33)$$

$$\frac{V_{REF,WI}}{\phi_t} = \ln \alpha_A \quad (2.34)$$

#### 2.3.2.2 Aproximação na inversão moderada

Para a níveis de inversão moderados ( $i_{fA} \approx 1$ ) a aproximação que se utiliza é dada pela equação (2.36). Essa expressão é uma aproximação de primeira ordem centrada em 0, obtida resolvendo-se a expressão (2.35).

$$\frac{V_{REF,MI}}{\phi_t} = \lim_{i_{fA} \rightarrow 0} \frac{V_{REF}}{\phi_t} + \lim_{i_{fA} \rightarrow 0} \left( \frac{dV_{REF}/\phi_t}{di_{fA}} \right) i_{fA} \quad (2.35)$$

$$\frac{V_{REF,MI}}{\phi_t} = \ln \alpha_A + \frac{\alpha_A - 1}{4\alpha_A} i_{fA} \quad (2.36)$$

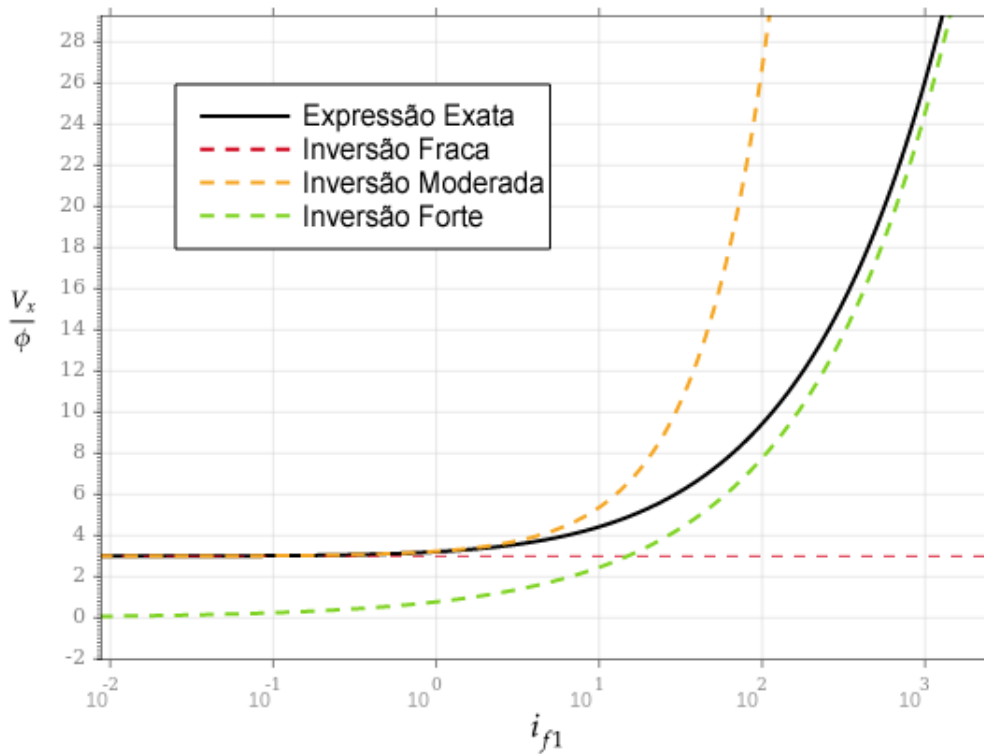
### 2.3.2.3 Aproximação na inversão forte

Por fim, na inversão forte ( $i_{fA} \gg 1$ ), a aproximação que pode ser derivada de (2.32) é (2.37). Para isso considera-se  $i_{fA} + 1 = i_{fA}$  e  $\sqrt{i_{fA}} - 1 = \sqrt{i_{fA}}$ .

$$\frac{V_{REF,SI}}{\phi_t} = \sqrt{i_{fA}} - \sqrt{\frac{i_{fA}}{\alpha_A}} \quad (2.37)$$

A figura 12 mostra a comparação do cálculo da tensão  $V_x$  (com  $\alpha_A = 20$ ) utilizando-se a expressão completa (2.32) e as aproximações de acordo com o nível de inversão (equações (2.34), (2.36) e (2.37)).

Figura 12: Curvas das aproximações de tensão em comparação a expressão completa.



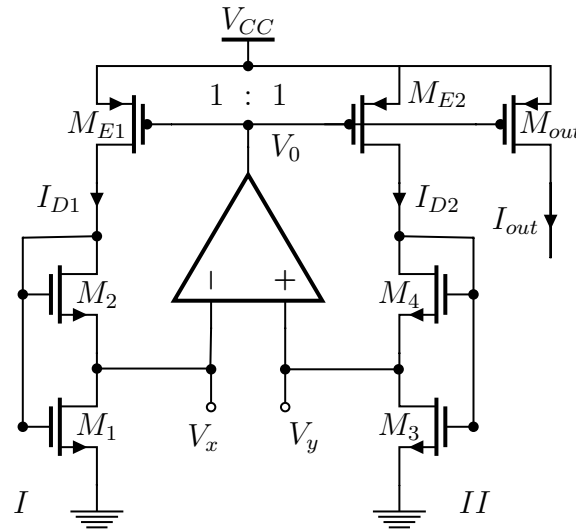
Fonte: Elaborado pelo autor.

## 2.4 FONTE DE CORRENTE AUTO-POLARIZADA (SBCS)

A topologia descrita pela figura 13 é uma fonte de corrente modular simples que utiliza uma estrutura auto-cascade em regime de inversão fraca como referência de tensão e, no lugar de um resistor, usa a mesma estrutura em regime de inversão moderada a forte para realizar a conversão de tensão em corrente.



Figura 13: Topologia modular de SBCS utilizando amplificador operacional.



Fonte: Elaborado pelo autor.

#### 2.4.1 Análise da corrente

Fazendo-se a suposição de que os transistores  $M_{E1}$ ,  $M_{E2}$ ,  $M_2$  e  $M_4$  operam em saturação ideal valem as expressões a seguir

$$I_{D1} = I_{D2}$$

O que, utilizando a equação (2.29), permite inferir

$$I_{SQ} \cdot S_{eI} \cdot i_{f1} = I_{SQ} \cdot S_{eII} \cdot i_{f3}$$

Permitindo definir uma relação entre os níveis de inversão dos ramos  $I$  e  $II$ .

$$\beta \equiv \frac{i_{f1}}{i_{f3}} = \frac{S_{eII}}{S_{eI}} \quad (2.38)$$

#### 2.4.2 Análise da tensão

A existência de um circuito que realize a cópia de tensão de um ramo SCM para o outro, na figura 13 representado pelo amplificador operacional, causa um curto virtual possível de ser descrito por:

$$V_x = V_y \quad (2.39)$$

Da equação (2.32) aplicada a (2.39) tem-se então

$$\mathcal{F}[i_{f1}] - \mathcal{F}\left[\frac{i_{f1}}{\alpha_1}\right] = \mathcal{F}[i_{f3}] - \mathcal{F}\left[\frac{i_{f3}}{\alpha_3}\right] \quad (2.40)$$

Utilizando (2.29) e (2.27) obtém-se (2.41), que representa a relação completa entre corrente de dreno e os fatores geométricos do circuito. No caso, tendo-se as dimensões dos

transistores resolve-se a equação transcendental para obter a corrente de saída.

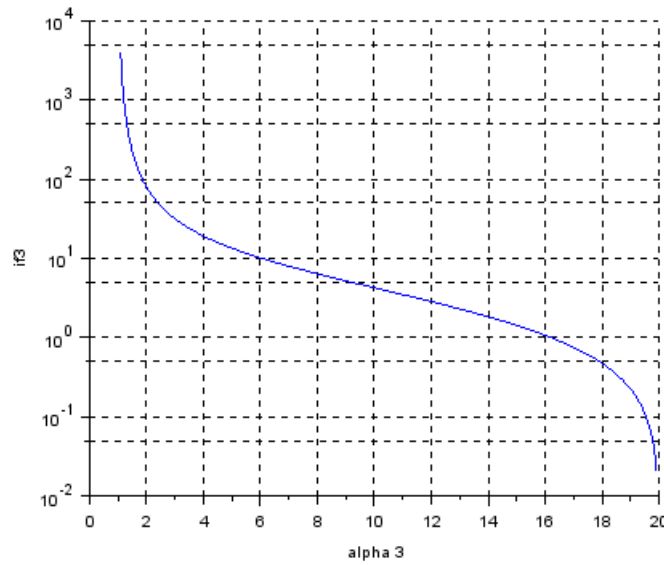
$$\mathcal{F}\left[\frac{I_D}{I_{SQ} \cdot S_{eI}}\right] - \mathcal{F}\left[\frac{I_D}{I_{SQ} \cdot S_2}\right] = \mathcal{F}\left[\frac{I_D}{I_{SQ} \cdot S_{eII}}\right] - \mathcal{F}\left[\frac{I_D}{I_{SQ} \cdot S_4}\right] \quad (2.41)$$

Supondo-se que o SCM do ramo  $I$  opera na inversão fraca, na equação (2.40) utiliza-se a aproximação (2.34) no lado esquerdo da equação para obter (2.42).

$$\ln \alpha_1 = \mathcal{F}[i_{f3}] - \mathcal{F}\left[\frac{i_{f3}}{\alpha_3}\right] \quad (2.42)$$

Da equação (2.42), ao se fixar um valor de  $\alpha_1$ , é possível obter uma relação entre  $i_{f3}$  e  $\alpha_3$ . A figura 14 mostra essa relação para o caso  $\alpha_1 = 20$ .

Figura 14: Relação entre  $i_{f3}$  e  $\alpha_3$ .



**Fonte:** Elaborado pelo autor.

### 2.4.3 Erro de realimentação

Considerando o ramo  $II$  da figura 13 como um conversor de tensão em corrente onde a entrada é  $V_y$ , imposta pelo ramo  $I$ , e a saída sendo a corrente (ou proporcionalmente o nível de inversão  $i_{f3}$ ) pode-se escrever uma variação de corrente em termos de uma variação na tensão sobre a entrada. No caso, essa variação na entrada possui duas causas: uma variação na cópia da tensão  $V_x$  para  $V_y$ , representado nessa topologia pela tensão de *offset* do amplificador operacional, e o *mismatch* entre os transistores  $M_3$  e  $M_4$ . Desprezando-se, por hora, o erro causado pela tensão de *offset* do amplificador operacional, tem-se que a fonte de erro na estrutura SCM do ramo  $II$  é dado apenas pelo *mismatch*.

Para cálculos de erro é relevante explicitar a derivada da função  $\mathcal{F}[x]$ . O resultado é dado pela expressão (2.43).

$$\mathcal{F}'[x] = \frac{d\mathcal{F}[x]}{dx} = \frac{1}{2(\sqrt{1+x}-1)} \quad (2.43)$$

O *mismatch* dos transistores  $M_3$  e  $M_4$  é caracterizado pela diferença entre suas tensões de *threshold*. Define-se

$$\Delta V_T = V_{T4} - V_{T3} \quad (2.44)$$

Considerando-se que a perturbação na entrada causa uma variação no nível de inversão têm-se (2.45)

$$\frac{V_y}{\phi_t} + \frac{\Delta V_T}{n\phi_t} = \mathcal{F}[i_{f3} + \Delta i_{f3}] - \mathcal{F}\left[\frac{i_{f3} + \Delta i_{f3}}{\alpha_3}\right] \quad (2.45)$$

e fazendo a interpolação linear de primeira ordem em torno de  $i_{f3}$  obtêm-se

$$\frac{V_y}{\phi_t} + \frac{\Delta V_T}{n\phi_t} = \mathcal{F}[i_{f3}] + \mathcal{F}'[i_{f3}]\Delta i_{f3} - \mathcal{F}\left[\frac{i_{f3}}{\alpha_3}\right] - \mathcal{F}'\left[\frac{i_{f3}}{\alpha_3}\right]\frac{\Delta i_{f3}}{\alpha_3}$$

$$\frac{V_y}{\phi_t} + \frac{\Delta V_T}{n\phi_t} = \mathcal{F}[i_{f3}] - \mathcal{F}\left[\frac{i_{f3}}{\alpha_3}\right] + \mathcal{F}'[i_{f3}]\Delta i_{f3} - \mathcal{F}'\left[\frac{i_{f3}}{\alpha_3}\right]\frac{\Delta i_{f3}}{\alpha_3}$$

Com a equação (2.32) simplifica-se:

$$\frac{\Delta V_T}{n\phi_t} = \left( \mathcal{F}'[i_{f3}] - \frac{1}{\alpha_3} \mathcal{F}'\left[\frac{i_{f3}}{\alpha_3}\right] \right) \Delta i_{f3}$$

Utilizando o resultado de (2.43)

$$\frac{\Delta V_T}{n\phi_t} = \frac{\Delta i_{f3}}{2} \left[ \frac{1}{(\sqrt{1+i_{f3}}-1)} - \frac{1}{\alpha_3} \frac{1}{\left(\sqrt{1+\frac{i_{f3}}{\alpha_3}}-1\right)} \right]$$

Fazendo-se algumas multiplicações convenientes chega-se na equação (2.46).

$$\frac{\Delta V_T}{n\phi_t} = \frac{\Delta i_{f3}}{2} \left[ \frac{1}{(\sqrt{1+i_{f3}}-1)} \left( \frac{\sqrt{1+i_{f3}+1}}{\sqrt{1+i_{f3}+1}} \right) - \frac{1}{\alpha_3} \frac{1}{\left(\sqrt{1+\frac{i_{f3}}{\alpha_3}}-1\right)} \left( \frac{\sqrt{1+\frac{i_{f3}}{\alpha_3}+1}}{\sqrt{1+\frac{i_{f3}}{\alpha_3}+1}} \right) \right]$$

$$\frac{\Delta i_{f3}/i_{f3}}{\Delta V_T/n\phi_t} = \frac{2}{\sqrt{1+i_{f3}} - \sqrt{1+\frac{i_{f3}}{\alpha_3}}} \quad (2.46)$$

Ao se fazer a presunção de que o ramo  $I$  opera em inversão fraca pode-se tomar a equação (2.42), aplicada a (2.46) para obter (2.47).

$$\frac{\Delta i_{f3}/i_{f3}}{\Delta V_T/n\phi_t} = \frac{2}{\ln \alpha_1 - \ln \frac{\sqrt{1+i_{f3}-1}}{\sqrt{1+\frac{i_{f3}}{\alpha_3}-1}}} \quad (2.47)$$

Assim como a tensão  $V_y$  tem suas aproximações para os níveis de inversão, pode-se definir aproximações para o erro também. Na inversão fraca pode-se tomar o limite de (2.47) para  $i_{f3} \rightarrow 0$  para obter (2.48).

$$\frac{\Delta i_{f3}/i_{f3}}{\Delta V_T/n\phi_t} = \frac{2}{\ln \alpha_1 - \ln \alpha_3} \quad (2.48)$$

Em casos práticos, para que haja cruzamento na inversão fraca ( $i_{f3} < 1$ ), o comportamento apresentado na figura 14 mostra que o valor de  $\ln \alpha_3$  ficará contido entre  $\frac{\ln \alpha_1}{2}$  e  $\ln \alpha_1$  ou, similarmente,  $\sqrt{\alpha_1} < \alpha_3 < \alpha_1$ . Ainda pela relação mostrada na figura 14 o limite de  $i_{f3}$  permite realizar a aproximação  $\ln \alpha_1 \approx \ln \alpha_3$ , resultando em (2.49).

$$\frac{\Delta i_{f3}/i_{f3}}{\Delta V_T/n\phi_t} = \frac{1}{\ln \alpha_1 - \ln \alpha_3} \quad (2.49)$$

Para a inversão forte o limite de (2.47) para  $i_{f3} \rightarrow \infty$  resulta na equação (2.50).

$$\frac{\Delta i_{f3}/i_{f3}}{\Delta V_T/n\phi_t} = \frac{2}{\ln \alpha_1 - \frac{\ln \alpha_3}{2}} \quad (2.50)$$

Trabalhando-se com a fonte de corrente, um ponto de operação na inversão forte é razoável para  $\ln \alpha_3 < \frac{\ln \alpha_1}{2}$ , conforme a relação (2.42). No limite, a relação de  $i_{f3}$  com  $\alpha_3$  permite aproximar  $\ln \alpha_3 \approx 0$ . Resultando então ( para  $1 < \alpha_3 < \sqrt{\alpha_1}$ ) na aproximação dada pela equação (2.51).

$$\frac{\Delta i_{f3}/i_{f3}}{\Delta V_T/n\phi_t} = \frac{2}{\ln \alpha_1} \quad (2.51)$$

A informação trazida pela equação pela equação (2.46) é uma medida da variação relativa de corrente no SCM II em função de variações da tensão de *threshold* dos transistores  $M_3$  e  $M_4$ . Tendo em vista que  $\Delta V_T$  é uma variável aleatória, não é sensato que se use essas equações em termos absolutos de projeto. Entretanto, a equação (2.51) traz o que seria a mínima variação teórica de corrente por mismatch.

#### 2.4.4 Condição de existência

Observando-se o equacionamento da SBCS é possível compreender que para que sua operação convirja para um valor DC estável é necessário que, para alguma corrente  $I_D$ , haja um ponto, e apenas um ponto, em que as tensões intermediárias nos ramos auto-cascode sejam iguais.

Definindo que  $\alpha_1 > \alpha_3$  tem-se que, utilizando a aproximação da inversão fraca (2.34),  $V_{xWI} > V_{yWI}$ . O que implica que para que haja um ponto de cruzamento ( $V_x = V_y$ ), na inversão forte é necessário que se tenha:

$$\begin{aligned} V_{xSI} &< V_{ySI} \\ \sqrt{i_{f1}} - \sqrt{\frac{i_{f1}}{\alpha_1}} &< \sqrt{i_{f3}} - \sqrt{\frac{i_{f3}}{\alpha_3}} \\ \sqrt{i_{f1}} \left(1 - \frac{1}{\sqrt{\alpha_1}}\right) &< \sqrt{i_{f3}} \left(1 - \frac{1}{\sqrt{\alpha_3}}\right) \end{aligned}$$

Valendo-se da equação (2.29) pode-se escrever na mesma referência.

$$\sqrt{\frac{I_D}{I_{SQ}S_1}} \sqrt{\frac{\alpha_1}{\alpha_1 - 1}} \left(1 - \frac{1}{\sqrt{\alpha_1}}\right) < \sqrt{\frac{I_D}{I_{SQ}S_3}} \sqrt{\frac{\alpha_3}{\alpha_3 - 1}} \left(1 - \frac{1}{\sqrt{\alpha_3}}\right) \quad (2.52)$$

$$\frac{1}{\sqrt{S_1}} \left( \frac{\sqrt{\alpha_1} - 1}{\sqrt{\alpha_1 - 1}} \right) < \frac{1}{\sqrt{S_3}} \left( \frac{\sqrt{\alpha_3} - 1}{\sqrt{\alpha_3 - 1}} \right)$$

Rearranjando tem-se:

$$S_1 > \left( \frac{\sqrt{\alpha_1} - 1}{\sqrt{\alpha_1 - 1}} \right)^2 \left( \frac{\sqrt{\alpha_3 - 1}}{\sqrt{\alpha_3} - 1} \right)^2 S_3$$

E finalmente se obtêm em (2.53) uma condição de  $S_1$  para que haja fonte de corrente.

$$S_1 > \left( \frac{\sqrt{\alpha_1} - 1}{\sqrt{\alpha_1 - 1}} \right)^2 \frac{S_4}{(\sqrt{\alpha_3} - 1)^2} \quad (2.53)$$

Conhecendo-se a identidade da equação (2.54) pode-se com certeza afirmar que o termo com  $\alpha_1$  será menor que um, independentemente de  $\alpha_1$ , permitindo então escrever, de forma menos geral, (2.55).

$$\lim_{\alpha_1 \rightarrow \infty} \frac{\sqrt{\alpha_1} - 1}{\sqrt{\alpha_1 - 1}} = 1 \quad (2.54)$$

$$S_1 > \frac{S_4}{(\sqrt{\alpha_3} - 1)^2} \quad (2.55)$$

Ou colocado de outra forma

$$S_{1min} = \frac{(\sqrt{\alpha_1} - 1)^2}{\alpha_1 - 1} \frac{S_4}{(\sqrt{\alpha_3} - 1)^2} \quad (2.56)$$

$$S_{1min} \approx \frac{S_4}{(\sqrt{\alpha_3} - 1)^2} \quad (2.57)$$



### 3 PROJETO DA SBCS

#### 3.1 DEFINIÇÃO DA TENSÃO DE REFERÊNCIA

O projeto da SBCS começa com a definição de  $V_x$ , tão grande quanto possível. Na prática, para estruturas SCM simples (de dois transistores) o valor prático máximo executável é  $V_x = 3\phi_t$ . Essa limitação se dá devido a relação logarítmica entre  $\alpha_1$  e  $V_x$ , pois, passado um determinado valor de  $\alpha_1$ , seu incremento passa a não ter mais um efeito significativo sobre a tensão. Enquanto a discrepância de tamanho entre os transistores  $M_1$  e  $M_2$  torna-se cada vez maior, complicando o *layout* e causando efeitos indesejáveis de transistores muito grandes, como o aumento das correntes de fuga.

É possível a implementação de maiores tensões de referência com a utilização de estruturas mais complexas, como o cascadeamento de estruturas SCM. Requisitos de baixa tensão de alimentação podem exigir também tensões de referência menores, para que seja possível a saturação tanto de  $M_2$  como do espelho de corrente, nesse caso, se reduz o valor de  $\alpha_1$ .

A presunção inicial que se faz para o início do projeto é que o SCM do ramo  $I$  opera na inversão fraca e, portanto, vale a aproximação  $V_x/\phi_t = \ln \alpha_1$ . Portanto, considerando as restrições impostas pela utilização de um ramo SCM simples, o maior valor realizável de  $\alpha_1$  é igual a 20.

#### 3.2 RAMO DE INVERSÃO MODERADA

Tendo um valor de tensão de referência parte-se para o projeto do SCM do ramo  $II$ . O critério aqui utilizado leva em conta o parâmetro de sensibilidade da corrente de saída em função de variações na tensão de referência descrito na seção 2.4.3. Sendo o erro de tensão uma variável aleatória, não cabe a utilização das equações deduzidas para cálculos exatos, pois não se tem o valor de  $\Delta V_T$ . Entretanto, sabe-se que a sensibilidade mínima é dada pela equação (2.51), por conveniência repetida abaixo.

$$\frac{\Delta i_{f3}/i_{f3}}{\Delta V_T/n\phi_t} = \frac{2}{\ln \alpha_1} \quad (3.1)$$

Como essa sensibilidade mínima é realizável apenas em níveis de inversão muito fortes, sua realização para o escopo desse trabalho, não é viável. Então, o uso dessa informação se dá definindo-se uma sensibilidade relativa para o ramo de inversão moderada. No caso, deseja-se que o SCM de inversão moderada apresente o dobro da sensibilidade mínima. Isso se faz tomando o termo do lado direito da equação (3.1), multiplicando-se por dois e igualando a equação da sensibilidade aproximada para inversão fraca e moderada, resultando em (3.2).

$$\frac{4}{\ln \alpha_1} = \frac{1}{\ln \alpha_1 - \ln \alpha_3} \quad (3.2)$$

Define-se  $\alpha_3$  a partir da resolução de (3.2). No caso de se ter definido  $\alpha_1 = 20$  chega-se ao valor de  $\alpha_3 = 9,5$ . Com o valor de  $\alpha_3$  resolve-se a equação (2.42) para o valor de  $i_{f3}$ . Para o caso de  $\alpha_3 = 9,5$  e  $\alpha_1 = 20$  tem-se o nível de inversão  $i_{f3} = 4,7$ .

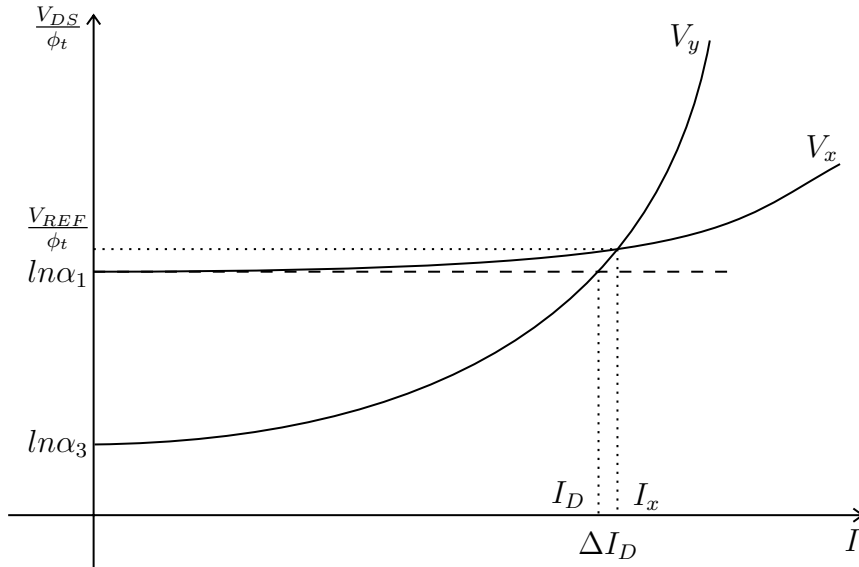
No refinamento do projeto, se observada baixa precisão da fonte de corrente pode-se

retornar a essa etapa e reduzir o valor de  $\alpha_3$ , ao custo de elevar o nível de inversão.

### 3.3 NÍVEL DE INVERSÃO PARA O RAMO DE INVERSÃO FRACA

Aproximar a tensão de referência normalizada do ramo de inversão fraca por  $\ln \alpha_1$  é essencial para simplificar a definição dos parâmetros do outro ramo, mas essa aproximação carrega consigo um erro sistemático considerável quando o regime de inversão não é profundamente fraco. A figura 15 ilustra esse erro.

Figura 15: Representação do erro sistemático causado pela aproximação de  $V_x$



**Fonte:** Elaborado pelo autor.

A definição do nível de inversão do ramo  $I$  é em função da tolerância de corrente de saída do projeto. A partir do desenvolvimento realizado no Apêndice A pode-se aproximar a tensão do ramo  $II$  por (3.3). Para o ramo  $I$  se utiliza a aproximação de inversão moderada da equação (2.36).

$$\frac{V_y}{\phi_t} \approx \ln \alpha_1 + \left( \sqrt{1 + i_{f3}} - \sqrt{1 + \frac{i_{f3}}{\alpha_3}} \right) \frac{\Delta I_D}{2I_D} \quad (3.3)$$

A igualdade de tensões imposta pela realimentação implica em (3.4)

$$\ln \alpha_1 + \frac{\alpha_1 - 1}{4\alpha_1} i_{f1} = \ln \alpha_1 + \left( \sqrt{1 + i_{f3}} - \sqrt{1 + \frac{i_{f3}}{\alpha_3}} \right) \frac{\Delta I_D}{2I_D} \quad (3.4)$$

Como o valor de  $\alpha_1$  é relativamente grande, faz-se a aproximação  $\frac{\alpha_1 - 1}{\alpha_1} \approx 1$ , que leva ao valor de  $i_{f1}$  dado pela equação (3.5).

$$i_{f1} = \left( \sqrt{1 + i_{f3}} - \sqrt{1 + \frac{i_{f3}}{\alpha_3}} \right) 2 \frac{\Delta I_D}{I_D} \quad (3.5)$$

O erro sistemático relativo de corrente  $\frac{\Delta I_D}{I_D}$  é diretamente proporcional ao nível de



inversão resultante. Considerando um erro relativo de 10%, com os valores já calculados de  $\alpha_3$  e  $i_{f3}$  têm-se  $i_{f1} = 0,233$ .

### 3.4 CORREÇÃO DE $\alpha_1$

Para a redução do erro sistemático cabe uma correção do valor de  $\alpha_1$ . Como mostra a equação (3.6), o logaritmo do valor corrigido de  $\alpha_1$  é o logaritmo de seu valor inicial subtraído da diferença em tensão causada pelo erro sistemático.

$$\ln \alpha_1 = \ln \alpha_{1o} - \frac{\Delta V_{DS}}{\phi_t} \quad (3.6)$$

A diferença em tensão é obtida por inspeção da equação (3.3), em conjunto com o resultado (3.5), resultando na equação de correção de  $\alpha_1$  (3.7).

$$\ln \alpha_1 = \ln \alpha_{1o} - \frac{i_{f1}}{4} \quad (3.7)$$

A partir dessa equação, com os parâmetros calculados anteriormente têm-se o novo valor de  $\alpha_1 = 19$ .

### 3.5 RAZÕES DE ASPECTO

Até o momento o projeto da fonte independe da corrente de saída ou de quaisquer parâmetros tecnológicos. As razões de aspecto dos transistores são funções dos parâmetros calculados até então ( $\alpha_1$ ,  $i_{f1}$ ,  $\alpha_3$  e  $i_{f3}$ ), do parâmetro tecnológico ( $I_{SQ}$ ) e da corrente desejada na saída ( $I_D$ ).

$$S_1 = \frac{I_D}{I_{SQ} i_{f1}} \frac{\alpha_1}{\alpha_1 - 1} \quad (3.8)$$

$$S_2 = \frac{I_D}{I_{SQ} i_{f1}} \alpha_1 \quad (3.9)$$

$$S_3 = \frac{I_D}{I_{SQ} i_{f3}} \frac{\alpha_3}{\alpha_3 - 1} \quad (3.10)$$

$$S_4 = \frac{I_D}{I_{SQ} i_{f3}} \alpha_3 \quad (3.11)$$

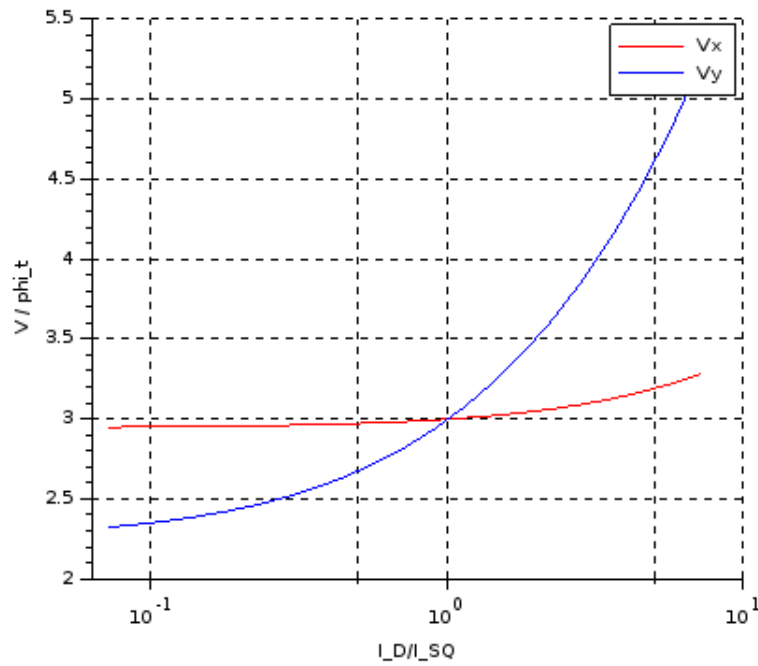
Considerando, para exemplificar por um projeto, que a corrente desejada seja igual a corrente de normalização de folha ( $I_D = I_{SQ}$ ). Nesse caso, obtêm-se as seguintes razões de aspecto:  $S_1 = 4,53$ ,  $S_2 = 81,54$ ,  $S_3 = 0,238$  e  $S_4 = 2,02$ .

### 3.6 DESEMPENHO TEÓRICO

Ao se aplicar os valores de razão de aspecto calculados a partir da metodologia descrita a equação geral da fonte de corrente (2.41) obtêm-se a corrente produzida pela estrutura ( $1,0055 \cdot I_{SQ}$ , para o caso ilustrado). Sendo então um erro sistemático teórico de 0.55%. Os ramos SCM produzem as curvas mostradas pela figura 16, que mostra o ponto

de operação na corrente de projeto ( $I_D = I_{SQ}$ ). A metodologia impõe um erro teórico de corrente em função de tensão de referência que é calculado pela equação (2.46) resultando em aproximadamente  $5\%/mV$ .

Figura 16: Característica teórica das tensões nos ramos.



Fonte: Elaborado pelo autor.

## 4 SIMULAÇÃO E RESULTADOS

A simulação e testes da metodologia são realizados utilizando o software de simulação da Cadence com pacotes para tecnologia de 180 nm.

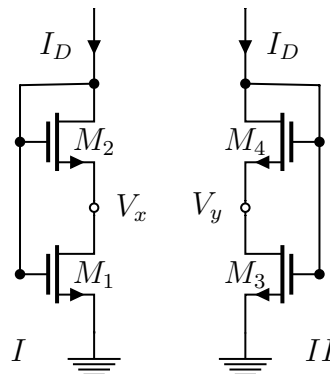
Desejando-se, conforme os cálculos teóricos, obter a corrente de saída igual à corrente de normalização de folha é feito inicialmente o levantamento do valor de  $I_{SQ}$  para a tecnologia a partir da simulação de  $g_m/I_D$  [10]. O valor obtido para um transistor quadrado com comprimento de canal 10  $\mu\text{m}$  é então  $I_{SQ} = 140,603 \text{ nA}$ . Para fins de simulação então será considerada a corrente de projeto  $I_D = 140 \text{ nA}$ .

Para testes da metodologia criada são realizadas três simulações distintas. O objetivo destas montagens é fazer uma análise passo a passo dos efeitos, previstos ou não pelo modelo, e caracterizar o comportamento individual de cada parte do circuito.

### 4.1 RAMOS ISOLADOS

Primeiramente, para se verificar o adequado comportamento das estruturas SCM conforme o modelo, é realizada a simulação dos ramos projetados ligados a fontes de corrente ideais. Inicialmente, sem circuito para impor a igualdade de tensão. A figura 17 mostra o circuito simulado.

Figura 17: Circuito simulado para caracterizar estruturas auto-cascode.



**Fonte:** Elaborado pelo autor.

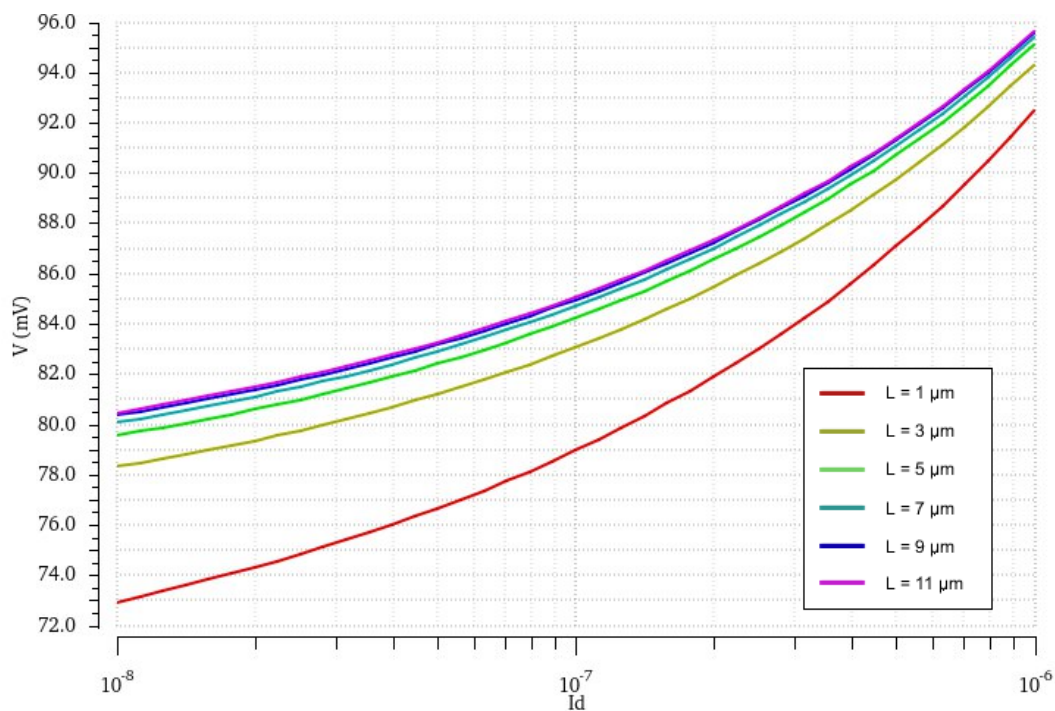
É realizada a varredura na corrente  $I_D$ , comum aos dois ramos, e medidas as tensões intermediárias  $V_x$  e  $V_y$ . A metodologia realizada apenas infere as razões de aspecto dos transistores, deixando em aberto a questão do tamanho de fato do dispositivo. Com a intenção inicial de se reduzir o *mismatch* foram utilizados transistores relativamente longos, para que a área grande resultante minimize esses efeitos. Na investigação de quais seriam os comprimentos de canal adequados ao projeto, mantidas as razões de aspecto calculadas, foi possível observar o efeito do comprimento de canal, não previsto na metodologia.

### 4.1.1 Características do comprimento de canal

O primeiro ponto notável a respeito da simulação é que existe uma dependência bastante forte do comportamento dos transistores com o comprimento de canal, apesar de mantida a razão de aspecto. As figuras 18 e 19 mostram o comportamento de tensão por corrente dos ramos correspondentes para diferentes valores de comprimento de canal.

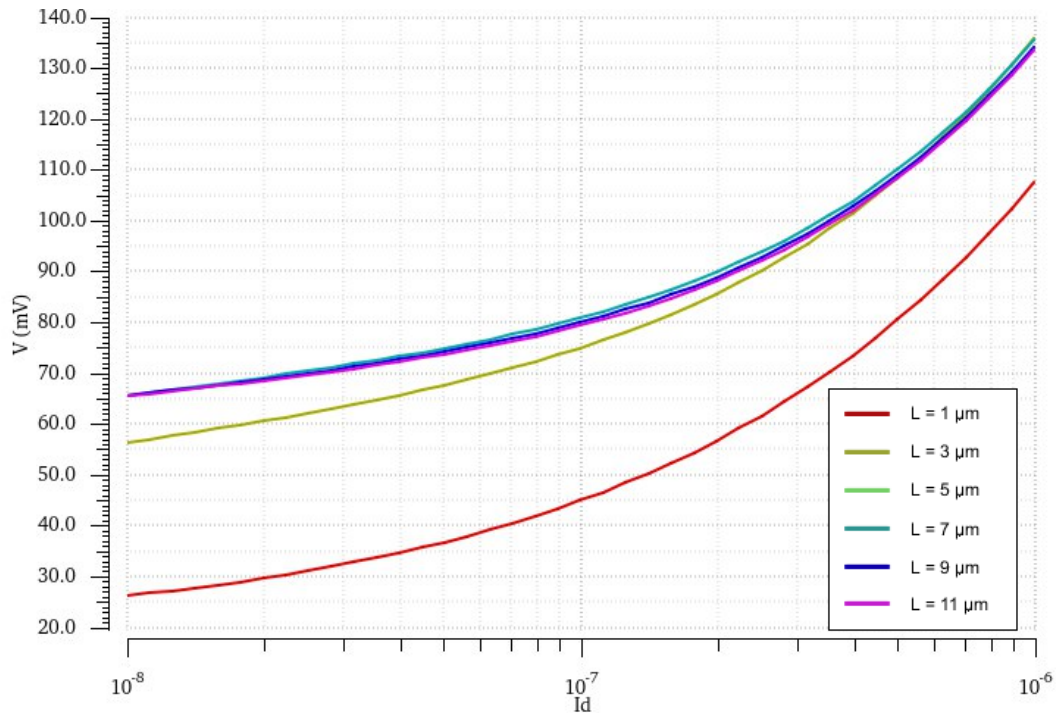
Uma das características idealizadas, em primeiro momento, pelo modelo é a invariância da tensão de limiar. No desenvolvimento é mostrada essa variação como consequência do *mismatch*. Entretanto, outro fator preponderante no valor da tensão de limiar é o comprimento de canal [11]. Por esse motivo, nas simulações realizadas, foi tomada a providência de manter os comprimentos de canal dos transistores de cada estrutura auto-cascode iguais, isolando-se assim, essas características.

Figura 18: Característica simulada de  $V_x$  para diferentes comprimentos de canal.



Fonte: Elaborado pelo autor.

Figura 19: Característica simulada de  $V_y$  para diferentes comprimentos de canal.



Fonte: Elaborado pelo autor.

O que se pode observar a partir desses resultados é que em ambos os ramos ocorre um aumento da tensão com o comprimento de canal. O comportamento geral das curvas não é afetado além de um deslocamento de tensão.<sup>1</sup>

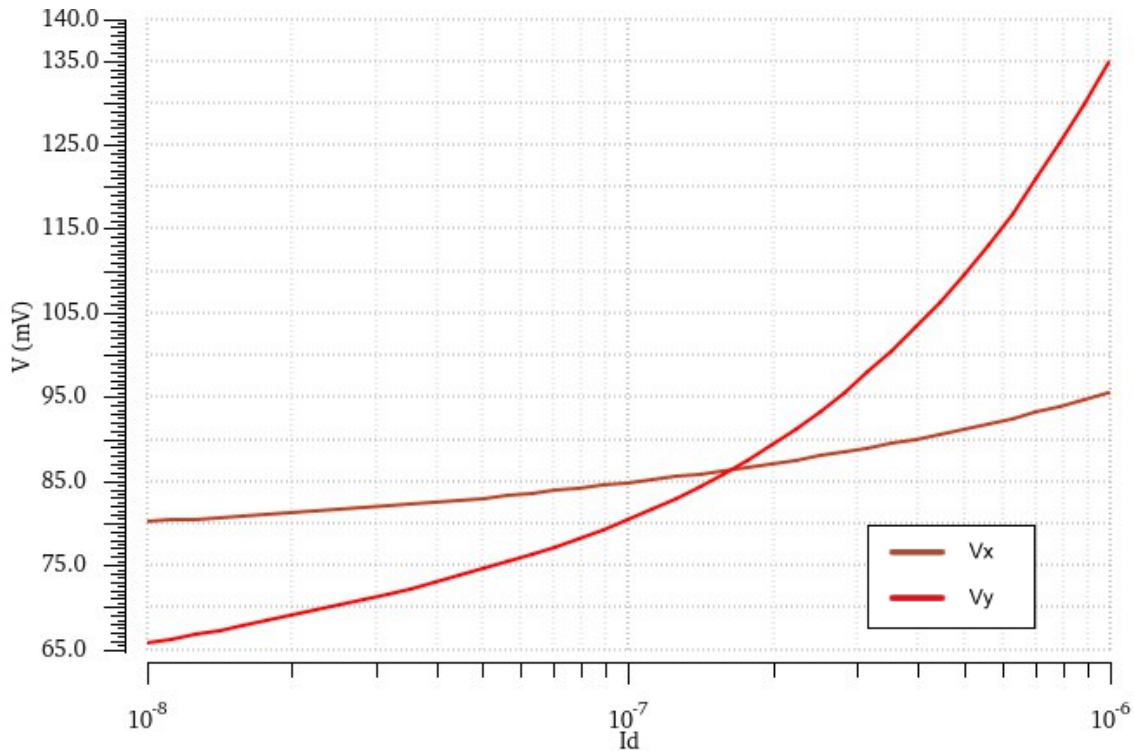
Apesar de todas essas relações, os resultados também mostram que as dependências se tornam menos significativas com o aumento do comprimento do canal. Além disso, o ramo de inversão moderada apresenta estabilização dessa dependência para um  $L$  menor que no ramo de inversão fraca. Portanto, para reproduzir os resultados previstos pelo modelo devem-se usar transistores com canais bastante longos.

#### 4.1.2 Interação dos ramos

Devido ao efeito observado, a implementação é realizada fazendo-se os quatro transistores com o mesmo comprimento de canal de  $8 \mu m$ . A construção dos ramos SCM com esse valor leva ao comportamento mostrado na figura 20, que apresenta um ponto de operação em  $164, 229 nA$ .

<sup>1</sup>Foram realizadas simulações com comprimentos de canal ainda menores que apresentaram maiores diferenças no formato da curva, mas devido a entrada no domínio dos efeitos de canal curto.

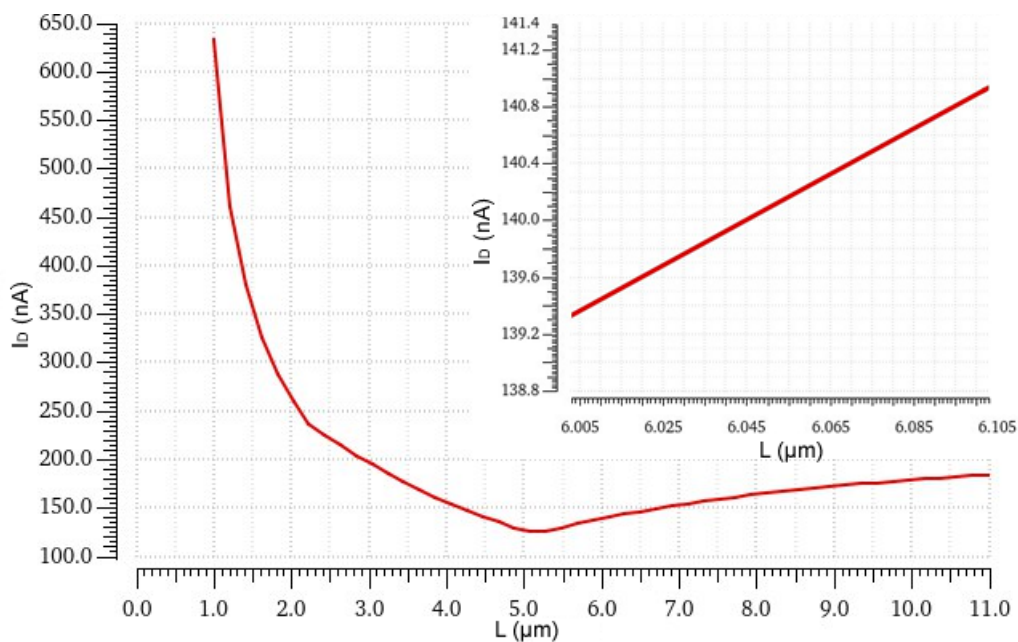
Figura 20: Característica dos SCM projetado com comprimentos de canal de  $8 \mu\text{m}$ .



Fonte: Elaborado pelo autor.

Para se realizar o ajuste fino de corrente se faz uso desse comportamento de tensão com o comprimento de canal para se chegar na corrente desejada. A corrente de saída, em função de  $L$ , mantidos iguais todos os comprimentos de canal dos transistores do circuito é mostrado na figura 21.

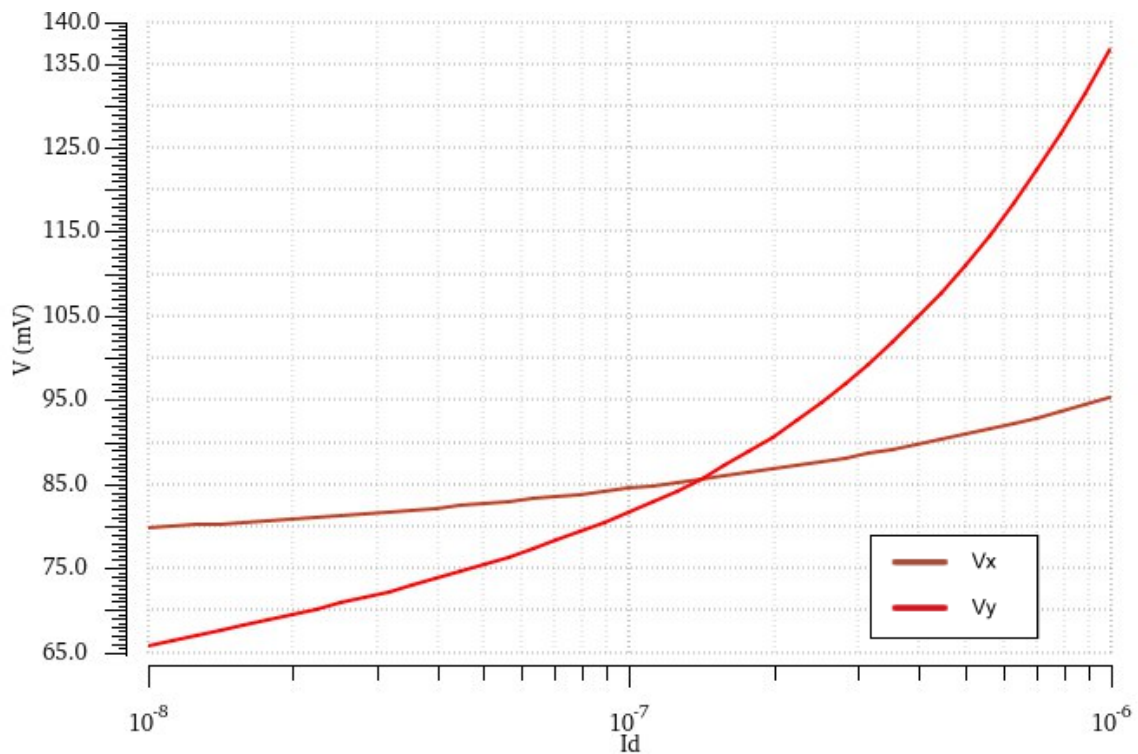
Figura 21: Variação do ponto de operação com o comprimento de canal.



Fonte: Elaborado pelo autor.

Para então chegar-se no ponto de operação desejado ( $I_D = 140 \text{ nA}$ ), pela figura 21, utiliza-se  $L = 6,045 \mu\text{m}$ . As curvas obtidas nos ramos SCM são mostradas na figura 22.

Figura 22: Ponto de operação obtido nos ramos SCM.



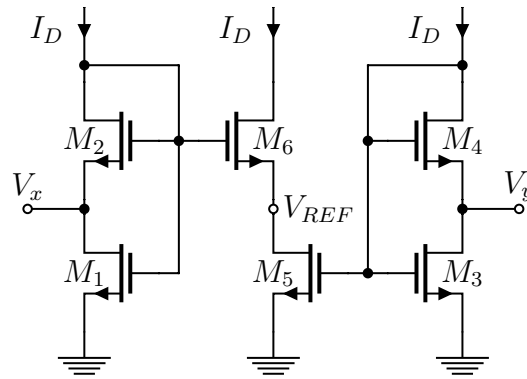
Fonte: Elaborado pelo autor.

## 4.2 COM CÓPIA DE TENSÃO

As diferentes formas de implementação do circuito de cópia de tensão resultam, naturalmente, em diferentes desempenhos e características finais na fonte de corrente. Para o teste da metodologia desenvolvida a topologia utilizada é a topologia a 6 transistores canal N, descrita em [6]. Apesar de não apresentar o melhor desempenho, devido a alta sensibilidade a *mismatch* (demonstrado no apêndice B). Entretanto, é uma escolha bastante plausível ao se tratar de baixas correntes, consumo reduzido e simplicidade de implementação, pois basta projetar em igualdade os transistores  $M_2$  com  $M_6$  e  $M_3$  com  $M_5$ .

A segunda simulação utiliza os ramos SCM projetados e ajustados na primeira simulação agora conectados pelo ramo central cuja função é realizar o a cópia da tensão de referência do ramo de inversão fraca para o ramo de inversão moderado. A topologia simulada é mostrada na figura 23.

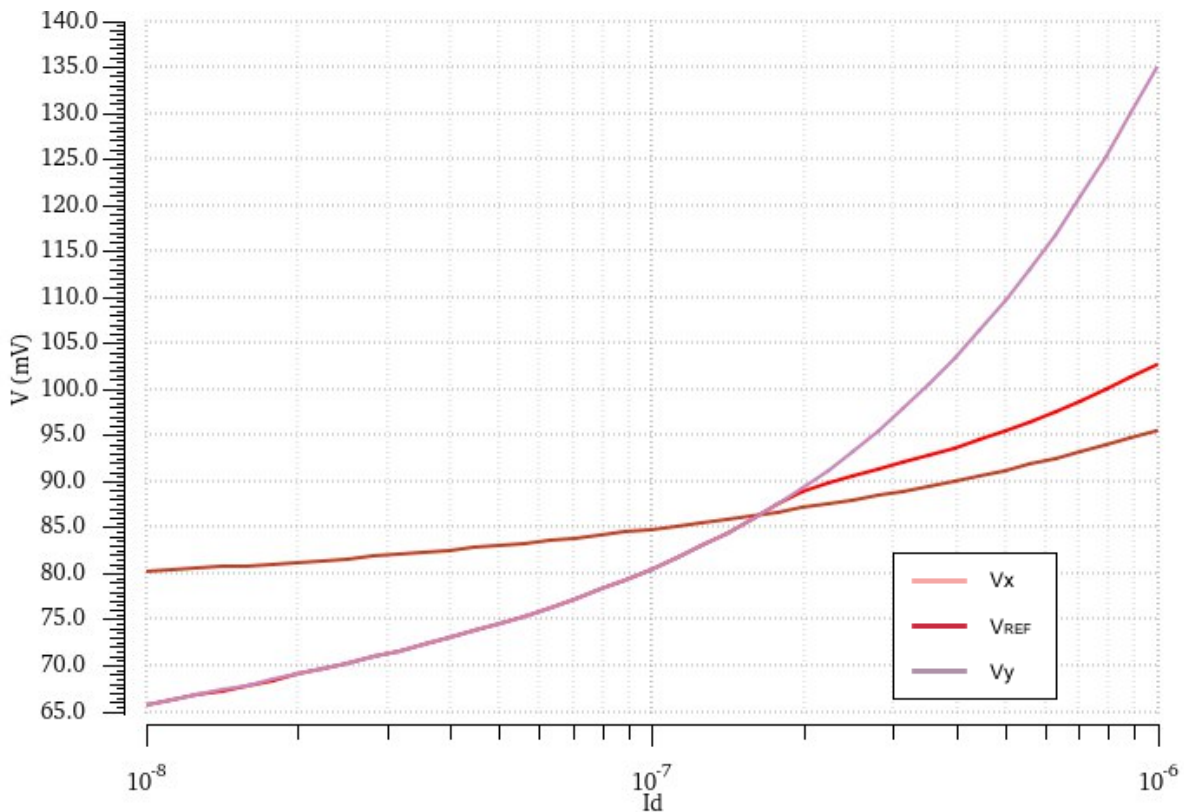
Figura 23: Topologia a 6 transistores simulada sem espelho de corrente.



Fonte: Elaborado pelo autor.

Assim como na primeira simulação, foi realizada a varredura da corrente e medidas as tensões intermediárias nos ramos. O comportamento que se deseja ver nessa simulação é que no ponto de operação as três tensões avaliadas sejam idênticas. Isso é, de fato, observado na figura 24, em que a tensão do ramo intermediário ( $V_{REF}$ ) se mantém em igualdade a  $V_y$  até o ponto de operação, quando diverge para ter valores mais parecidos com a tensão do ramo de inversão fraca.

Figura 24: Cópia de tensão no ponto de operação.



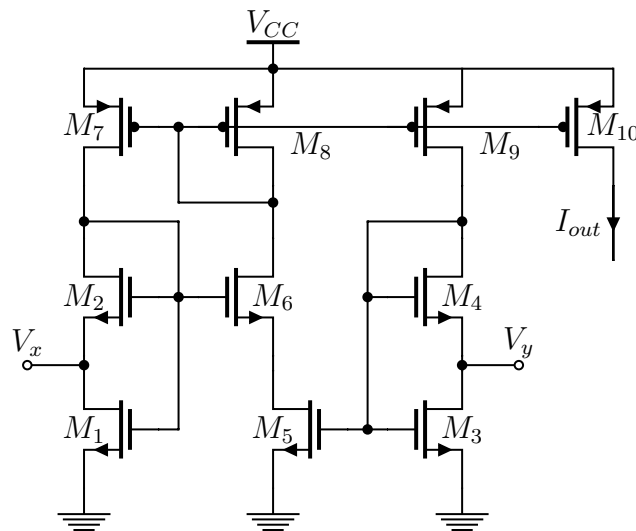
Fonte: Elaborado pelo autor.



### 4.3 SIMULAÇÃO COMPLETA

A última simulação envolve colocar um espelho de corrente sobre o circuito anteriormente simulado e então simular a topologia completa, conforme mostra a figura 25. Na saída é conectada uma fonte de tensão DC em  $500\text{ mV}$  para representar um circuito qualquer conectado à fonte de corrente. Neste caso simulação é realizada com a varredura da tensão de alimentação, verificando-se as tensões intermediárias e correntes nos ramos e na saída.

Figura 25: Topologia a 6 Transistores simulada.

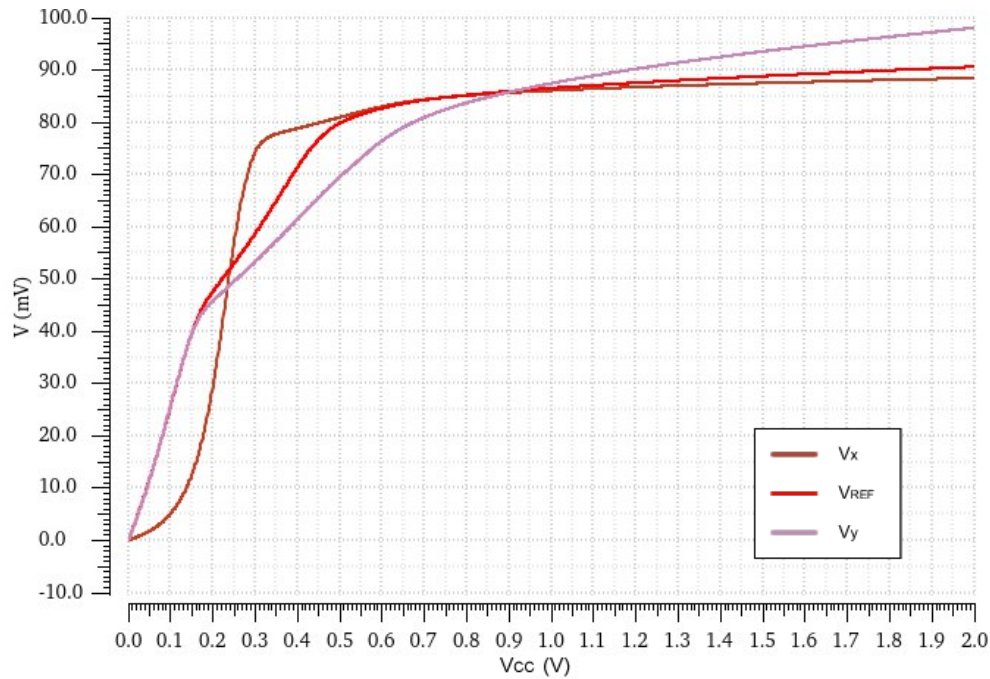


Fonte: Elaborado pelo autor.

O espelho de corrente, não sendo o cerne da metodologia desenvolvida, foi dimensionado sem se levar em consideração todas as nuances de seu projeto, como o efeito da área sobre o *mismatch* ou tensão Early. Os transistores foram dimensionados para terem mesmas dimensões, razão de aspecto unitária (transistores quadrados) e comprimento de canal tão grande quanto permitido pela tecnologia, no caso,  $L_M = 19\ \mu\text{m}$ . Por esse motivo não se pode esperar, em primeiro momento, grande desempenho vindo desse bloco.

Esperando-se que a topologia a 6 transistores imponha a igualdade entre as tensões  $V_x$  e  $V_y$  foram traçadas as curvas de tensões intermediárias nos ramos em função da tensão de alimentação. A figura 26 mostra o comportamento simulado dessas tensões. O que se observa é que, apesar de apresentarem valores razoavelmente próximos de tensão, os ramos apenas operam em absoluta igualdade quando a fonte de alimentação fornece cerca de  $900\text{ mV}$ . Para valores acima disso, a tensão que mais diverge é a do ramo de inversão moderada.

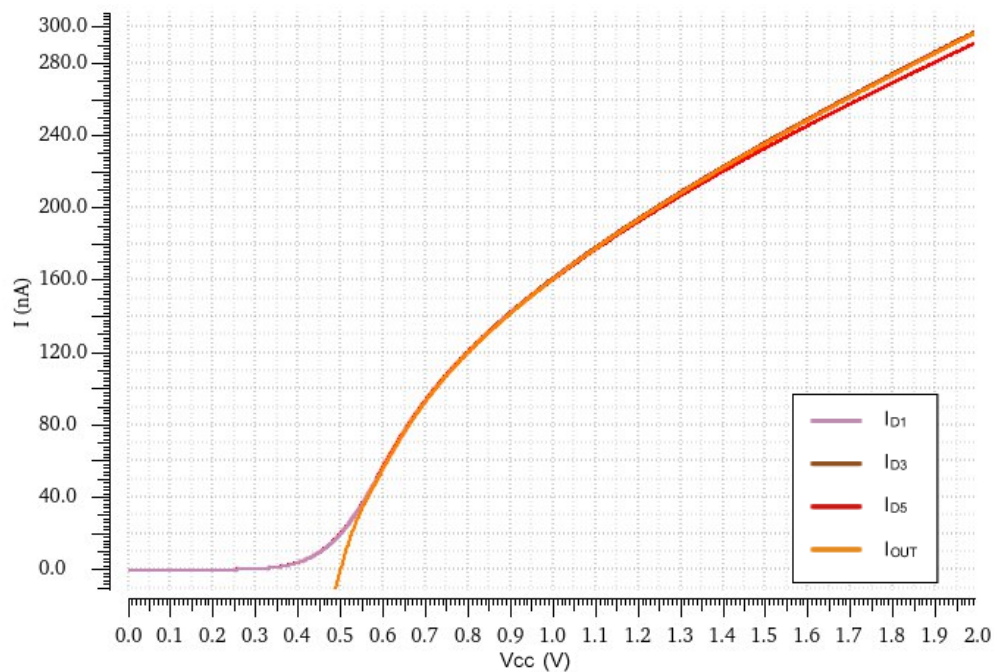
Figura 26: Comportamento da tensão de referência com a tensão de alimentação.



Fonte: Elaborado pelo autor.

Na mesma simulação foi levantado também, e mais relevante, o comportamento em corrente sobre os transistores  $M_1$ ,  $M_3$ ,  $M_5$  e e corrente de saída (indicados na legenda por  $I_{D1}$ ,  $I_{D3}$ ,  $I_{D5}$  e  $I_{OUT}$ , respectivamente).

Figura 27: Corrente em função da tensão de alimentação.



Fonte: Elaborado pelo autor.

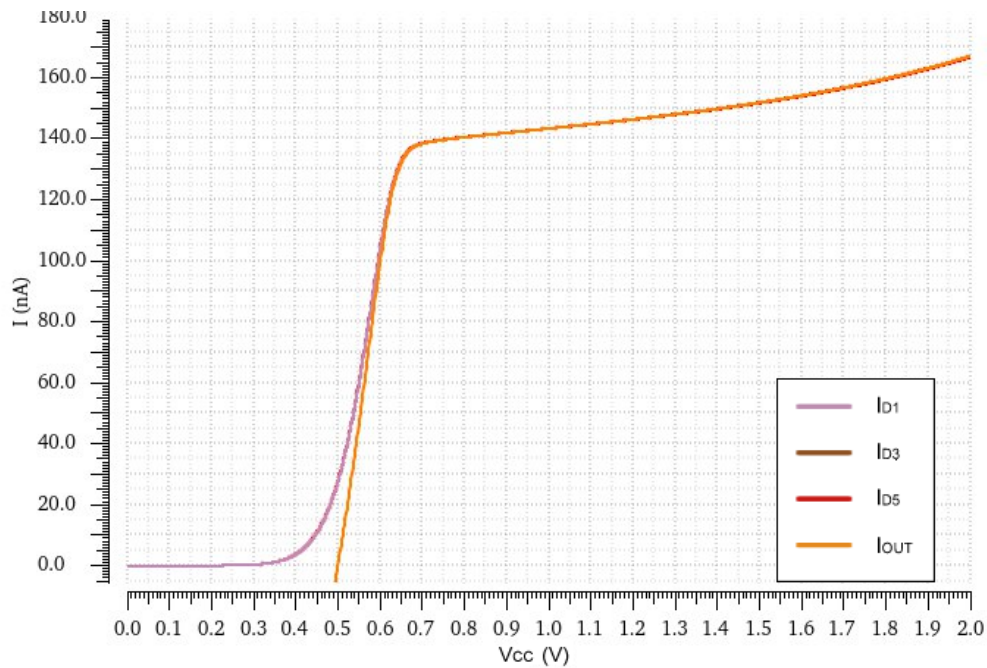
O que se observa é que a corrente de projeto ocorre quando a alimentação está em 891 mV. A derivada da curva  $I_{OUT}(V_{DD})$  no ponto em que ocorre a corrente desejada

fornece uma figura de mérito para indicar a sensibilidade com a alimentação. No caso, esse valor é de  $202 \text{ nA/V}$ . Em outras palavras, há uma variação de  $144\%/V$  ( $0,144\%/mV$ ), que é um valor bastante alto, ou seja é uma fonte bastante sensível a perturbações na alimentação.

#### 4.4 ASSOCIAÇÕES DE TRANSISTORES

Baseado na suspeita que o baixo desempenho da fonte simulada fosse resultado do espelho de corrente foi feita uma nova simulação. Agora cada transistor do espelho é montado pela associação série de dez transistores idênticos, com comprimento de canal  $19 \mu m$  e razão de aspecto 10. O transistor equivalente que resulta dessa associação possui comprimento de canal de  $190 \mu m$  e razão de aspecto unitária. A figura 28 mostra o resultado da simulação.

Figura 28: Corrente em função da tensão de alimentação para montagem com associação.



Fonte: Elaborado pelo autor.

A corrente de projeto é atingida com uma tensão de  $777 \text{ mV}$  na alimentação. Nesse ponto, a derivada da curva é de  $17 \text{ nA/V}$ , ou ainda  $12\%/V$  ( $0,012\%/mV$ ). Resultado agora mais condizente com o que se esperaria de uma fonte de corrente.

A tabela 1 mostra um resumo das dimensões projetadas para a fonte de corrente. Os nomes dos transistores referem-se a figura 25. Sendo iguais, os transistores que compõem o espelho de corrente são mostrados na última linha, com valores equivalentes da associação série realizada.

Tabela 1: Resumo dos dimensões dos transistores projetados.

Transistor	Razão de aspecto (S)	Comprimento de canal (L)	Largura de canal (W)
$M_1$	4,53	6,045 $\mu m$	27,38385 $\mu m$
$M_2$	81,54	6,045 $\mu m$	492,9093 $\mu m$
$M_3$	0,238	6,045 $\mu m$	1,43871 $\mu m$
$M_4$	2,02	6,045 $\mu m$	12,2109 $\mu m$
$M_5$	0,238	6,045 $\mu m$	1,43871 $\mu m$
$M_6$	81,54	6,045 $\mu m$	492,9093 $\mu m$
$M_7 - M_{10}$	1	10 . 19 $\mu m$	190 $\mu m$

**Fonte:** Elaborado pelo autor.

Com esses valores projetados foi possível obter os valores previstos pela metodologia, mostrados na tabela 2.

Tabela 2: Parâmetros resultantes da metodologia desenvolvida.

Parâmetro	Valor
$\alpha_1$	19
$i_{f1}$	0,233
$\alpha_3$	9,5
$i_{f3}$	4,7

**Fonte:** Elaborado pelo autor.

## 5 CONCLUSÃO

A metodologia de projeto desenvolvida neste trabalho apresenta resultados teóricos excelentes. Para diferentes correntes a sensibilidade a variações de tensão de referência, seja causadas por *mismatch* ou por outra fonte de erro, ficou em torno de  $5\%/mV$  e a corrente de saída apresentou um erro sistemático de  $0,55\%$  após a correção de  $\alpha_1$ . Esse erro sistemático é consideravelmente inferior ao que se espera obter de diferença entre o modelo teórico e simulação, portanto pode ser relevado.

As simulações dos ramos SCM isolados, injetando-se corrente no dreno, permitiu uma boa análise dos efeitos não modelados. O refinamento do projeto, encontrando-se os valores mais adequados para os comprimentos de canal, foi facilitado pelas métricas obtidas nessas simulações.

Foi na simulação do circuito completo que se observou o resultado de fato da metodologia. Com a varredura da tensão de alimentação o circuito convergiu para a corrente de projeto com menos de  $900\text{ mV}$ , valor que já caracteriza baixa tensão. Nesse ponto, onde a corrente era aquela projetada, a derivada da corrente pela tensão de alimentação era próxima ao seu valor mínimo. Entretanto, essa simulação também mostrou que, por mais eficiente que seja a metodologia em encontrar as dimensões dos ramos SCM para um ponto de convergência, o desempenho final, em termos de rejeição a variações da alimentação, depende majoritariamente do projeto do espelho de corrente.

A metodologia tem potencial de ser uma ferramenta poderosa para design rápido de fontes de corrente para polarização de circuitos, pois pode ser ajustada para trabalhar com uma variada gama de restrições. O objetivo de minimizar o trabalho do projetista nesse bloco fundamental pode ser atingido, contanto que as restrições do projeto não sejam muito estritas.

### 5.1 TRABALHOS FUTUROS

Naturalmente, apesar de se tratar de um bloco clássico da eletrônica integrada, o assunto de fontes de corrente está longe de ser esgotado. Particularmente neste trabalho, além da implementação da fonte projetada para realizar medições práticas, a metodologia também abre espaço para diversos refinamentos. Deve ser realizada simulação de *corners* para visualização adequada dos efeitos de *mismatch* sobre os resultados. Isso deve facilitar futuras análises também sobre variações de parâmetros. Cabe também explorar como que alterações nas definições da metodologia, como tensão de referência e inclinação no cruzamento, influenciam em parâmetros de desempenho, como tensão mínima de alimentação e sensibilidade ao *mismatch*.

Os resultados analisados das simulações com transistores compostos mostra que projeto deve abraçar também o design do espelho de corrente, visto a sua importância no resultado final para rejeição de fonte de alimentação. Para tal deve analisar os modelos para transistores em saturação e estudar qual o efeito Early permitido para cumprir os requisitos de precisão do projeto.



## REFERÊNCIAS

- [1] COITINHO, Rafael M. et al. A simplified methodology for the extraction of the ACM MOST model parameters. In: Symposium on Integrated Circuits and Systems Design. IEEE, 2001. p. 136-141.
- [2] TUTHILL, Mike. A switched-current, switched-capacitor temperature sensor in 0.6  $\mu\text{m}$  CMOS. IEEE Journal of Solid-State Circuits, v. 33, n. 7, p. 1117-1122, 1998.
- [3] SCHNEIDER, Márcio Cherem; GALUP-MONTORO, Carlos. CMOS analog design using all-region MOSFET modeling. Cambridge University Press, 2010.
- [4] HAN, Il-Song; PARK, Song B. Voltage-controlled linear resistor by two MOS transistors and its application to active RC filter MOS integration. Proceedings of the IEEE, v. 72, n. 11, p. 1655-1657, 1984.
- [5] HURTADO, AF Fernando Ordoñez. Design methodology of a modular CMOS ultra-low Power self-biased current source. MS Thesis, Federal Santa Catarina 2017, 2017.
- [6] HEIM, P.; SCHULTZ, S.; JABRI, M. A. Technology-independent biasing technique for CMOS analogue micropower implementations of neural networks. In: Proc. 4th Int. Workshop Cellular Neural Networks and Their Applications (CNNA-95). 1995.
- [7] ANTÚNEZ-CALISTRO, Guillermo et al. Variability-aware design method for a constant inversion level bias current generator. IEEE Transactions on Circuits and Systems I: Regular Papers, v. 66, n. 6, p. 2027-2036, 2019.
- [8] GALEANO, Edgar Mauricio Camacho et al. Referência de corrente CMOS para aplicações de ultrabaixo consumo de potência. 2004. Tese de Doutorado. Universidade Federal de Santa Catarina, Centro Tecnológico. Programa de Pós-Graduação em Engenharia Elétrica.
- [9] GALUP-MONTORO, Carlos; SCHNEIDER, Márcio Cherem. MOSFET modeling for circuit analysis and design. World scientific, 2007.
- [10] MACHADO, M. B. et al. MOSFET threshold voltage: definition, extraction, and applications. Proceedings of Nanotech, v. 2, p. 710-713, 2011.
- [11] SCHMIDT, Pierre E.; DAS, Mukunda B. Dependence of the threshold voltage on channel length in BC-MOSFET's. Solid-State Electronics, v. 26, n. 5, p. 397-401, 1983.





**APÊNDICE A - Aproximação da Tensão de Referência do Ramo *II***



Sendo a expressão completa de  $\mathbf{V}_y$  dada pela equação (A.1), para se encontrar a sua aproximação nas redondezas da corrente de projeto calcula-se a sua derivada na corrente de projeto, denotado por (A.2).

$$\frac{\mathbf{V}_y}{\phi_t} = \mathcal{F}\left(\frac{I_D}{I_{SQ}S_3}\right) - \mathcal{F}\left(\frac{I_D}{I_{SQ}S_{eII}}\right) \quad (\text{A.1})$$

$$\frac{\mathbf{V}'_y(I_D)}{\phi_t} = \frac{d\mathcal{F}}{dI_D}\left(\frac{I_D}{I_{SQ}S_3}\right) - \frac{d\mathcal{F}}{dI_D}\left(\frac{I_D}{I_{SQ}S_{eII}}\right) \quad (\text{A.2})$$

Com a aplicação da regra da cadeia obtém-se (A.3).

$$\frac{\mathbf{V}'_y(I_D)}{\phi_t} = \mathcal{F}'\left(\frac{I_D}{I_{SQ}S_3}\right) \frac{1}{I_{SQ}S_3} - \mathcal{F}'\left(\frac{I_D}{I_{SQ}S_{eII}}\right) \frac{1}{I_{SQ}S_{eII}} \quad (\text{A.3})$$

A derivada  $\mathcal{F}$  é conhecida de (2.43), resultando em (A.4).

$$\frac{\mathbf{V}'_y(I_D)}{\phi_t} = \frac{1}{2I_{SQ}S_3S_{eII}} \left[ \frac{S_{eII}}{\sqrt{1 + \frac{I_D}{I_{SQ}S_3}} - 1} - \frac{S_3}{\sqrt{1 + \frac{I_D}{I_{SQ}S_{eII}}}} - 1 \right] \quad (\text{A.4})$$

A partir da multiplicação das frações entre colchetes pelos respectivos conjugados de seus denominadores se obtém (A.5).

$$\frac{\mathbf{V}'_y(I_D)}{\phi_t} = \frac{1}{2I_{SQ}S_3S_{eII}} \left[ \frac{S_{eII}(\sqrt{1 + \frac{I_D}{I_{SQ}S_3}} + 1)}{\frac{I_D}{I_{SQ}S_3}} - \frac{S_3(\sqrt{1 + \frac{I_D}{I_{SQ}S_{eII}}}}{\frac{I_D}{I_{SQ}S_{eII}}} \right] \quad (\text{A.5})$$

Com o cancelamento dos termos  $I_{SQ}$ ,  $S_3$  e  $S_{eII}$  sobra (A.6).

$$\frac{\mathbf{V}'_y(I_D)}{\phi_t} = \frac{\sqrt{1 + \frac{I_D}{I_{SQ}S_3}} - \sqrt{1 + \frac{I_D}{I_{SQ}S_{eII}}}}{2I_D} \quad (\text{A.6})$$

E aplicadas as identidades dos níveis de inversão (2.29) o resultado se torna simplesmente (A.7)

$$\frac{\mathbf{V}'_y(I_D)}{\phi_t} = \frac{\sqrt{1 + i_{f3}} - \sqrt{1 + \frac{i_{f3}}{\alpha_3}}}{2I_D} \quad (\text{A.7})$$

O polinômio de Taylor de primeira ordem para  $\mathbf{V}_y$  é denotado em (A.8).

$$\frac{\mathbf{V}_y}{\phi_t} \approx \frac{\mathbf{V}_y(I_D)}{\phi_t} + \frac{\mathbf{V}'_y(I_D)}{\phi_t} \Delta I_D \quad (\text{A.8})$$

Como, por definição, a tensão na corrente de projeto é igual a tensão de referência o primeiro termo é igual a  $\ln \alpha_1$ . O segundo termo, com a substituição por (A.7), resulta em (A.8).

$$\frac{\mathbf{V}_y}{\phi_t} \approx \ln \alpha_1 + \frac{\sqrt{1 + i_{f3}} - \sqrt{1 + \frac{i_{f3}}{\alpha_3}}}{2I_D} \Delta I_D \quad (\text{A.9})$$

Este resultado é utilizado em (3.3).

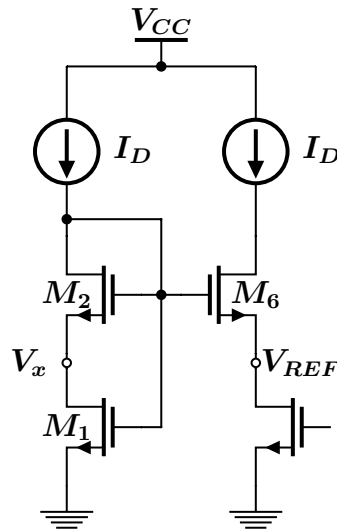
APÊNDICE B – Caracterização do erro na tensão de referência pelo  
*mismatch*



As maiores influências sobre o erro na cópia de tensão na topologia a 6 transistores são o *mismatch* entre os transistores  $M_2$  com  $M_6$  e  $M_3$  com  $M_5$ . O *mismatch*, seja causado por erro de processo ou erros no material, se caracteriza por variações na tensão de limiar entre pares de transistores. Então, o erro na cópia de tensão é aproximado pela soma entre as influências dos dois casos citados.

### B.1 MISMATCH $M_2$ E $M_6$

Figura 29: Análise erro M2-M6.



Fonte: Elaborado pelo autor.

A figura 29 mostra parte do circuito da topologia a seis transistores canal N para isolar um caso de mismatch. Considerando-se que os transistores  $M_2$  e  $M_6$  tem mesmas dimensões a influencia do mismatch entre esses transistores sobre o seguidor de tensão pode ser caracterizado primeiramente definindo-se as variações de tensão de referência ( $\Delta V_{REF}$ ), de tensão de limiar ( $\Delta V_{T,26}$ ) e de nível de inversão ( $\Delta i_{f,26}$ ) através das expressões abaixo.

$$V_{T6} - V_{T2} = \Delta V_{T,26}$$

$$V_{REF} - V_x = \Delta V_{REF}$$

$$i_{f6} - i_{f2} = \Delta i_{f,26}$$

As tensões de fonte dos transistores em questão são dadas pelas equações (B.1) e (B.2).

$$\frac{V_G - V_{T2}}{n\phi_t} - \frac{V_{S2}}{\phi_t} = \mathcal{F}[i_{f2}] \quad (B.1)$$

$$\frac{V_G - V_{T6}}{n\phi_t} - \frac{V_{S6}}{\phi_t} = \mathcal{F}[i_{f6}] \quad (B.2)$$

A subtração entre (B.1) e (B.2) resulta em (B.3).

$$\frac{V_{T2} - V_{T6}}{n\phi_t} - \frac{V_x - V_{REF}}{\phi_t} = \mathcal{F}[i_{f6}] - \mathcal{F}[i_{f2}] \quad (B.3)$$

Usando as definições dos deltas permite escrever (B.4).

$$\frac{V_{T2} - (V_{T2} + \Delta V_{T,26})}{n\phi_t} - \frac{V_x - (V_x + \Delta V_{REF})}{\phi_t} = \mathcal{F}[i_{f2} + \Delta i_{f,26}] - \mathcal{F}[i_{f2}] \quad (\text{B.4})$$

Uma aproximação de primeira ordem exprime (B.5).

$$\frac{\Delta V_{T,26}}{n\phi_t} - \frac{\Delta V_{REF}}{\phi_t} = \mathcal{F}[i_{f2}] + \mathcal{F}'[i_{f2}]\Delta i_{f,26} - \mathcal{F}[i_{f2}] \quad (\text{B.5})$$

Smplificando:

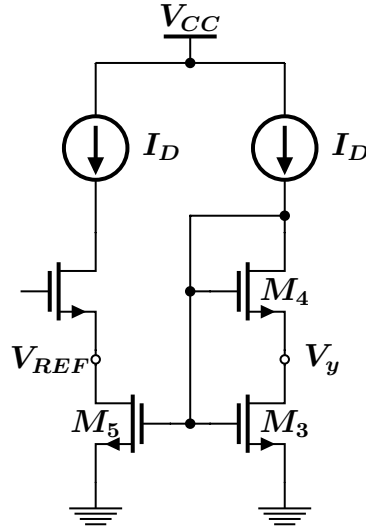
$$\Delta V_{REF} = -\frac{\Delta V_{T,26}}{n} - \mathcal{F}'[i_{f2}]\Delta i_{f2} \quad (\text{B.6})$$

Assumindo igualdade entre as correntes e dimensões dos transistores 2 e 6, bem como que operem em saturação ideal, resulta em  $\Delta i_{f2} = 0$ , portanto (B.7)

$$\Delta V_{REF} = -\frac{\Delta V_{T,26}}{n} \quad (\text{B.7})$$

## B.2 MISMATCH $M_3$ E $M_5$

Figura 30: Análise erro M3-M5.



Fonte: Elaborado pelo autor.

A figura 30 mostra outro recorte do circuito para isolar uma diferente fonte de mismatch. Assim como no caso anterior pode-se definir as variações causadas pelas diferenças em tensão de limiar.

$$i_{f5} - i_{f3} = \Delta i_{f,35}$$

$$i_{r5} - i_{r3} = \Delta i_{r,35}$$

$$V_{T5} - V_{T3} = \Delta V_{T,35}$$

$$V_{REF} - V_y = \Delta V_{REF}$$



Considerando a igualdade das correntes nos transistores  $M_3$  e  $M_5$  obtêm-se a relação (B.8)

$$\begin{aligned} I_{SQ}S_3(i_{f3} - i_{r3}) &= I_{SQ}S_5(i_{f5} - i_{r5}) \\ \Delta i_{r,35} &= \Delta i_{f,35} \end{aligned} \quad (\text{B.8})$$

As equações (B.9) e (B.10) são as expressões da tensão de fonte.

$$\frac{V_G - V_{T3}}{n\phi_t} = \mathcal{F}(i_{f3}) \quad (\text{B.9})$$

$$\frac{V_G - V_{T5}}{n\phi_t} = \mathcal{F}(i_{f5}) \quad (\text{B.10})$$

Fazendo-se a subtração das equações (B.9) e (B.10) obtêm-se (B.11).

$$\frac{V_{T5} - V_{T3}}{n\phi_t} = \mathcal{F}(i_{f3}) - \mathcal{F}(i_{f5}) = \mathcal{F}(i_{f3}) - \mathcal{F}(i_{f3} + \Delta i_{f,35}) \quad (\text{B.11})$$

A partir da aproximação de primeira ordem de  $\mathcal{F}$  obtêm-se (B.12).

$$\frac{\Delta V_{T,35}}{n\phi_t} = \mathcal{F}'(i_{f3})\Delta i_{f,35} \quad (\text{B.12})$$

As equações (B.13) e (B.14) calculam as tensões de drenodos transistores 3 e 5.

$$\frac{V_G - V_{T3}}{n\phi_t} \frac{V_{D3}}{\phi_t} = \mathcal{F}(i_{r3}) \quad (\text{B.13})$$

$$\frac{V_G - V_{T5}}{n\phi_t} \frac{V_{D3}}{\phi_t} = \mathcal{F}(i_{r5}) \quad (\text{B.14})$$

A subtração entre as expressões (B.13) e (B.14) resulta em (B.15)

$$\frac{V_{T5} - V_{T3}}{n\phi_t} + \frac{V_{REF} - V_y}{\phi_t} = \mathcal{F}[i_{r3}] - \mathcal{F}[i_{r5}] = \mathcal{F}[i_{r3}] - \mathcal{F}[i_{r3} + \Delta i_{r,35}] \quad (\text{B.15})$$

A aproximação de primeira ordem resulta em (B.16)

$$\frac{\Delta V_{T,35}}{n\phi_t} + \frac{\Delta V_{REF}}{\phi_t} = \mathcal{F}[i_{r3}] - \mathcal{F}[i_{r3}] - \mathcal{F}'[i_{r5}]\Delta i_{r,35} \quad (\text{B.16})$$

Ao se utilizar (B.8) em (B.16) pode-se relacionar com (B.12) obtendo-se a expressão (B.17)

$$\Delta V_{REF} = \frac{\Delta V_{T,35}}{n} \left( \frac{\mathcal{F}'[i_{r3}]}{\mathcal{F}'[i_{f3}]} - 1 \right) \quad (\text{B.17})$$

Aplicando-se a definição de  $\alpha_3$  (2.27) tem-se a expressão que relaciona o erro da tensão de referência em função do mismatch entre  $M_3$  e  $M_5$ .

$$\Delta V_{REF} = \frac{\Delta V_{T,35}}{n} \left( \frac{\mathcal{F}'[\frac{i_{f3}}{\alpha_3}]}{\mathcal{F}'[i_{f3}]} - 1 \right) \quad (\text{B.18})$$

Abrir a expressão da derivada  $\mathcal{F}'$  exprime (B.19)

$$\Delta V_{REF} = \frac{\Delta V_{T,35}}{n} \left( \frac{\sqrt{1 + i_{f3}} - 1}{\sqrt{1 + \frac{i_{f3}}{\alpha_3}} - 1} - 1 \right) \quad (\text{B.19})$$

Assim como nas expressões para  $V_x$ , aplicar os limites para a aproximação em inversão fraca ( $i_{f3} \rightarrow 0$ ) e forte ( $i_{f3} \rightarrow \infty$ ) gera as expressões (B.20) e (B.21), respectivamente.

$$\Delta V_{REF,WI} = \frac{\Delta V_{T,35}}{n} (\alpha_3 - 1) \quad (\text{B.20})$$

$$\Delta V_{REF,SI} = \frac{\Delta V_{T,35}}{n} (\sqrt{\alpha_3} - 1) \quad (\text{B.21})$$

Os resultados mostrados pelas equações (B.7) e (B.19) mostram que a maior influencia sobre o erro na cópia de tensão é causado pelo mismatch entre os transistores  $M_3$  com  $M_5$ , pois a diferença de tensão de limiar estará sempre multiplicada por um fator maior que um, maior quanto menor o nível de inversão.